

政府科技發展中程個案計畫書  
科技發展類前瞻基礎建設計畫

審議編號： 112-1401-11-20-01

經濟部(技術處/工業局)  
「Å世代半導體-先端技術與產業鏈自主發展計畫」  
(核定版)

計畫全程：110年01月至114年08月

中華民國 111年9月

政府科技發展計畫書修正對照表(A009)

審議編號：112-1401-11-20-01

計畫名稱：Å 世代半導體-先端技術與產業鏈自主發展計畫

申請機關(單位)：經濟部(技術處/工業局)

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
1	<p>應委員審查意見：管制材料分項建議提出產業效益，目前僅寫推動案數，建議增加國產材料自製率/供給率、產業投資、帶動產值、強化供應鏈程度，滾動式檢討調整 KPI 目標。</p>	<p><u>112 年度</u>            關鍵成果 2: 國內半導體產業投資計畫全程累計增加 5 億(含)以上            關鍵成果 3: 國內半導體材料產值計畫全程累計增加 5 億(含)以上  <u>113 年度</u>            關鍵成果 2: 國內半導體產業投資計畫全程累計增加 8 億(含)以上            關鍵成果 3: 國內半導體材料產值計畫全程累計增加 10 億(含)以上  <u>114 年度</u>            關鍵成果 2: 國內半導體產業投資計畫全程累計增加 10 億(含)以上            關鍵成果 3: 國內半導體材料產值計畫全程累計增加 20 億(含)以上</p>	4、9、57
2	<p>應委員審查意見：人才培育分項建議以培育產業所需高階人才、引進國際人才為主，目前僅辦理一般講座/研討會之參加人次為 KPI，應以培育人數引</p>	<p><u>細部計畫重點描述</u>            聚焦半導體新興材料與技術，規劃高階國際化精進人才模式，導入國內外專家能量規劃前瞻技術研習，推動短期加值系列課程、企業客製化講座及</p>	11

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p>介至產業界為指標，滾動式檢討調整 KPI 目標。規劃高階國際化精進人才模式，導入國內外專家能量規劃前瞻技術研習，推動短期加值系列課程、企業客製化講座及國際專家論壇，提升產業人才專業能量。</p>	<p>國際專家論壇，提升產業人才專業能量。</p>	
3	<p>應委員審查意見：預期效益妥適，但未有評估方式，仍須提出追蹤前期效益。</p>	<p><u>效益評估方式規劃</u></p> <ul style="list-style-type: none"> <li>• 評估終端廠設備需求項目與國內潛力供應業者，促成業者申請半導體設備補助方案，協助業者通過品質驗證。爾後，透過與終端廠建立之溝通平台並定期召開設備驗證進度討論會議，檢視計畫進度及成效，確保計畫標的符合終端廠需求。</li> <li>• 協助國際半導體設備大廠來臺建立研發及測試據點(demo lab)部分，全程規劃推動 2 家國際設備大廠來臺，並累計 4 家以上國內廠商完成 β-site 測試。於 110 年已核定日商優貝克科技「半導體前段先進製程濺鍍設備與製程優化開發計畫」，後續維持每半年進行期中查證(已列入本年度查核點)，以確認目標及效益達成情形。</li> </ul>	82-83

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
		<p>• 110 已推動國內廠商投入 7 項半導體材料開發，112-114 年將推動業者產業投資計畫全程累計 10 億(含)以上，並帶動產值計畫全程累計增加 20 億(含)以上，並加速上游材料業者導入下游之<math>\beta</math>-site 驗證計畫全程累計 9 件(含)以上材料，強化供應鏈連結強度。</p> <p>• Beyond 5G/6G 元件子項預計於 112-114 年促成 6 家業者針對高頻關鍵技術先期技術授權或技術合作 33,000K。110 年已與合晶、牛津儀器、長興材料、立積電子等業者針對高頻關鍵技術共同合作，後續除與業者依約交付標的外，亦將定期與客戶保持聯繫，確保計畫目標及後續效益追蹤，持續洽談新案。預計於 112-114 年完成 22 件(含)以上高頻關鍵技術相關專利申請。為確保本計畫研發成果取得推廣先機，避免受限國外大廠，110 年已針對磊晶、元件製程、封裝及前端晶片模組等專利進行佈局，共 16 件；後續將定期檢視專利答辯、獲證情形，並將追蹤已獲證專利成果運用情形，確保計畫成果擴散產業，引領臺灣廠商提前布局</p>	

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
		<p>下世代通訊。</p> <ul style="list-style-type: none"> <li>• 3D 集成/異質整合子項預計 112-114 年完成至少 11 家以上半導體業者先期技術授權或技術合作 38,600K，透過布局先進製程與可程式化 3D 異質集成簡化系統整合難度，可提升產業附加價值以帶動新需求。強化布局範圍與攻防策略，優化核心專利，112-114 年分別完成國內外專利申請 10 件；技術暨專利移轉收入 38,600 仟元；技術服務收入 49,000 仟元，促成廠商投資 3.6 億元。</li> <li>• 辦理國內外優質人才養成培訓，訓後媒合至企業服務達 140 人以上；聚焦半導體新興材料與技術，辦理在職高階人才培訓達 1,980 人次以上。</li> </ul>	
4	<p>應委員審查意見：另請部會按上期期末審查綜合意見表明確修正 112 年計畫，改進並追蹤管考修正項目，前述修正項目並列為本期追蹤列管項目。特別是 110 年進度中 13 案設備國產化 <math>\beta</math>-site，7 項關鍵材料應提供詳細技術規格，以及跟國際領導廠商的競爭評比。</p>	<p>1. 推動 13 項設備在地化規格如下：</p> <p>(1) 90 奈米製程厚鋁物理氣相沉積設備：一次性完成厚鋁鍍膜 <math>&gt;4\mu\text{m}</math></p> <p>(2) 3 奈米製程晶圓離子佈植機：離子植入角度 <math>\leq \pm 0.5^\circ</math></p> <p>(3) 化學機械研磨 PAD 量測設備：面域量測方式，解析度 <math>0.15\mu\text{m}</math></p>	32-36、40-43

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
		<p>(4)晶圓光罩表面電漿清潔設備：量測 150×150mm<sup>2</sup> 範圍內 36 個點之水滴角值，電漿處理後水滴角值為&lt;10°</p> <p>(5)SoIC 銅導線光阻去除設備：光阻須完全去除無殘留</p> <p>(6)RDL 製程厚膜光阻塗佈顯影設備：60um 光阻膜厚不均勻度&lt;3%</p> <p>(7)RDL 製程金屬種子層物理氣相沉積設備：孔內鍍膜厚度達表面厚度 50%、膜厚不均勻度&lt;5%</p> <p>(8)RDL 製程介電層貼合設備：加壓貼合最大壓力 5kg/cm<sup>2</sup>，最高溫度 130°C</p> <p>(9)晶片取放固晶設備：晶粒貼合精度±3um</p> <p>(10)元件封裝抗電磁波鍍膜設備：靶材利用率≥75%，膜厚不均勻度≤5%</p> <p>(11)探針卡光學檢量測設備：AOI 光學解析度≤20 微米</p> <p>(12)探針卡電性測試設備：POWER TRACE 量測阻值 0.1 OHM±10%</p> <p>(13)晶圓電子束掃描檢測設備：最小檢測缺陷 100nm</p> <p>詳細技術規格，以及跟國際領</p>	

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼										
		<p>導廠商的競爭評比更新於附件計畫書 p.32~p.36。</p> <p>2. 開發 7 項關鍵材料技術規格如下:</p> <p>(1)低導電載子濃度半絕緣碳化矽材料</p> <p>(2)高純度 TSA 金屬離子含量 &lt;3ppb</p> <p>(3)晶圓保護用聚醯亞胺介電材具有高解析深寬比關鍵材料 <math>\geq 1.5</math></p> <p>(4)高純度提高顯影對比關鍵材料 Metal content <math>\leq 0.5</math>ppb</p> <p>(5)微細間距半導體構裝用高流動性晶片封裝底部填充膠</p> <p>(6)毫米波低損耗 (0.002@20-100GHz) 晶片構裝型低溫共燒陶瓷材料</p> <p>(7)低溫固化 <math>\leq 180</math> 度 IC 封裝用感光性聚醯亞胺絕緣材料</p> <p>詳細技術規格，以及跟國際領導廠商的競爭評比更新於附件計畫書 p.40~p.43。</p>											
5	依本次公布建議核定經費額度修正計畫書內容	<p>112 年資源投入總經費為 760,000 千元、113 年資源投入總經費為 760,000 千元</p> <table border="1" data-bbox="699 1832 1102 1998"> <tr> <td data-bbox="699 1832 762 1944">112 年度</td> <td data-bbox="762 1832 810 1944">人事費</td> <td data-bbox="810 1832 938 1944">144,451</td> <td data-bbox="938 1832 991 1944">土地建築</td> <td data-bbox="991 1832 1102 1944">0</td> </tr> <tr> <td></td> <td data-bbox="762 1944 810 1998">材料</td> <td data-bbox="810 1944 938 1998">55,808</td> <td data-bbox="938 1944 991 1998">儀器</td> <td data-bbox="991 1944 1102 1998">10,000</td> </tr> </table>	112 年度	人事費	144,451	土地建築	0		材料	55,808	儀器	10,000	6-8、86-89、92-94、141
112 年度	人事費	144,451	土地建築	0									
	材料	55,808	儀器	10,000									

序號	審查意見/計畫修正前	計畫修正後(說明)				修正處頁碼
			費		設備	
			其他經常支出	549,741	其他資本支出	0
			經常門小計	750,000	資本門小計	10,000
			經費小計(千元)		760,000	
		113年度	人事費	144,719	土地建築	0
			材料費	56,047	儀器設備	10,000
			其他經常支出	549,234	其他資本支出	0
			經常門小計	750,000	資本門小計	10,000
			經費小計(千元)		760,000	
6	<p><u>112 年度</u></p> <p>目標1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 20 億(含)以上</p> <p>關鍵成果 2: 累積促成 15 項(含)以上國產半導體設備補助案申請, 完成 4 項</p>	<p><u>112 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 20 億(含)以上</p> <p>關鍵成果 2: 累積促成 15 項(含)以上國產半導體設備補助案申請, 完成 4 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 協助 1 項(含)以</p>	4、8			



序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p>以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</p> <p><u>113 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 30 億(含)以上</p> <p>關鍵成果 2: 累積完成 9 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 累計推動 2 家國際設備大廠來臺設立 demo lab</p>	<p>上 Micro LED 或載板設備補助案申請</p> <p>關鍵成果 4: 累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</p> <p><u>113 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 30 億(含)以上</p> <p>關鍵成果 2: 累積完成 9 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 協助 1 項(含)以上 Micro LED 或載板設備開發並導入終端廠品質驗證測試</p> <p>關鍵成果 4: 累計推動 2 家國際設備大廠來臺設立 demo lab</p>	
7	<p><u>計畫摘要</u></p> <p>在引導半導體設備業發展方面，鑒我國業者較國際大廠規模為小，本計畫提出 <math>\beta</math>-site 整機驗證實測規劃，以加速業者產品通過產線測試，降低其資金壓力及研發風險，另亦推動關鍵模組與技術來臺落地，提升進入國際供應鏈優勢。在半導體關鍵材料方面，鼓勵國內廠商開發管制半導體材料，並結合法人 <math>\alpha</math>-site 驗證能量，同時協助導入半導體製造及後段封裝 <math>\beta</math>-site 驗證。在</p>	<p><u>計畫摘要</u></p> <p>在引導半導體設備業發展方面，鑒我國業者較國際大廠規模為小，本計畫提出 <math>\beta</math>-site 整機驗證實測規劃，以協助業者產品通過產線測試，降低其資金壓力及研發風險，另於 Micro LED 或 IC 載板設備進行高技術門檻之練兵，亦推動關鍵模組與技術來臺落地，提升進入國際供應鏈優勢。在半導體關鍵材料方面，鼓勵國內廠商開發管制半導體材料，並結合法人 <math>\alpha</math>-site 驗證能量，同時協助導入半導體製造及後段封</p>	3

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p>前瞻半導體技術方面聚焦超高頻通信元件與可程式化異質封裝，前者開發高特性低成本之毫米波元件、製程、天線及量測技術；後者研發高設計彈性與生產良率之可程式化封裝架構、減少多樣性產品開發成本與門檻。最後在半導體產業人才方面，引導相關領域工程人才參與符合業界需求之前瞻研究與高階技術開發，並導入國內外頂尖專家能量，規劃前瞻主題式學程，擴大高階人才培育與國際交流。</p>	<p>裝 β-site 驗證。在前瞻半導體技術方面聚焦超高頻通信元件與可程式化異質封裝，前者開發高特性低成本之毫米波元件、製程、天線及量測技術；後者研發高設計彈性與生產良率之可程式化封裝架構、減少多樣性產品開發成本與門檻。最後在半導體產業人才方面，引導相關領域工程人才參與符合業界需求之前瞻研究與高階技術開發，並導入國內外頂尖專家能量，規劃前瞻主題式學程，擴大高階人才培育與國際交流。</p>	
8	<p><u>預期效益</u></p> <p>新價值：發展關鍵核心技術、完善國產自主產業鏈，全程推動國內外優質養成人才達 180 人次以上，並協助推動至少累計 8 案管制／非管制材料，材料導入 α-site 及 β-site 製程驗證總共至少累計 3 件，擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，為我國 Å 世代半導體產業創造新價值。</p>	<p><u>預期效益</u></p> <p>新價值：發展關鍵核心技術、完善國產自主產業鏈，全程推動國內外優質養成人才達 180 人次以上，並協助推動計畫全程累計總共至少 9 案管制／非管制材料，材料導入 α-site 及 β-site 製程驗證計畫全程累計至少總共 4 件，擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，為我國 Å 世代半導體產業創造新價值。</p>	5、82
9	設備國產化	設備自主化	13、48、63、80、112、137

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
10	<p><u>擬解決問題之釐清</u></p> <p>本計畫所研發補助的設備，係針對 12 吋矽晶圓半導體元件製程、先進封裝製程之關鍵設備缺口，並透過指標客戶進行品質驗證，期望提升矽半導體元件製造時產線設備國產化。而相較於矽半導體，目前臺灣在化合物半導體產業發展的問題，主要為碳化矽晶圓皆為國外大廠掌控，故鎖定 6/8 吋碳化矽晶圓長晶爐、氮化鎵金屬氧化物化學氣相沉積 (MOCVD) 等關鍵缺口設備，另規劃化合物半導體計畫開發，以期建立碳化矽晶圓國產供應能力，避免產業發展受國外晶圓供應的牽制。</p>	<p><u>擬解決問題之釐清</u></p> <p>本計畫所研發補助的設備，係針對 12 吋矽晶圓半導體元件製程、先進封裝製程之關鍵設備、Micro LED 或載板設備缺口，透過指標客戶進行品質驗證，期望提升矽半導體元件製造時產線設備自主化，Micro LED 或 IC 載板設備進行高技術門檻之練兵。而相較於矽半導體，目前臺灣在化合物半導體產業發展的問題，主要為碳化矽晶圓皆為國外大廠掌控，故鎖定 6/8 吋碳化矽晶圓長晶爐、氮化鎵金屬氧化物化學氣相沉積 (MOCVD) 等關鍵缺口設備，另規劃化合物半導體計畫開發，以期建立碳化矽晶圓國產供應能力，避免產業發展受國外晶圓供應的牽制。</p>	22、63
11	<p><u>優先研發管制材料</u></p> <p>2019 年各國貿易戰四起，凸顯掌控關鍵原物料供給乃是製造業之根本。國內半導體製造業者因良率控管與毛利連動，為穩定製程，不輕易更換材料，長期仰賴國外材料進口，國內廠商難以切入供應鏈。然經過一連串國際貿易角力，國內廠商重新檢視管制材料國產化之必要性，並盤點出本其他有切入優勢之半導體材</p>	<p><u>優先研發管制材料</u></p> <p>2019 年各國貿易戰四起，凸顯掌控關鍵原物料供給乃是製造業之根本。國內半導體製造業者因良率控管與毛利連動，為穩定製程，不輕易更換材料，長期仰賴國外材料進口，國內廠商難以切入供應鏈。然經過一連串國際貿易角力，國內廠商重新檢視管制材料國產化之必要性，並盤點出本其他有切入優勢之半導體材料，計畫全程預計推動至少 9 家半導體</p>	52、74、75

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	料，計畫全程預計推動至少 8 家半導體材料廠商投入管制／非管制材料技術開發，並推動材料導入 $\alpha$ -site 及 $\beta$ -site 製程驗證總共至少累計 4 件，降低原材料依賴進口及斷鏈風險。	材料廠商投入管制／非管制材料技術開發，並推動材料導入 $\alpha$ -site 及 $\beta$ -site 製程驗證計畫全程累計至少總共 4 件，降低原材料依賴進口及斷鏈風險。	
12	<p>年度目標:</p> <p><u>112 年度</u></p> <p>推動至少累計 6 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 2 件</p> <p><u>113 年度</u></p> <p>推動至少累計 8 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 3 件</p> <p><u>114 年度</u></p> <p>全程推動至少累計 8 案管制／非管制材料，材料導入 <math>\beta</math>-site 製程驗證總共至少累計 4 件</p>	<p>年度目標:</p> <p><u>112 年度</u></p> <p>推動計畫全程至少累計 6 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</p> <p><u>113 年度</u></p> <p>推動計畫全程至少累計 9 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</p> <p><u>114 年度</u></p> <p>推動計畫全程至少累計 9 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</p>	55、88、93
13	<p>預期關鍵成果:</p> <p><u>112 年度</u></p> <ul style="list-style-type: none"> <li>• 累計協助 15 項(含)以上半導體前/後段設備申請終端廠品質驗證測試</li> <li>• 完成 4 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> </ul> <p><u>113 年度</u></p>	<p>預期關鍵成果:</p> <p><u>112 年度</u></p> <ul style="list-style-type: none"> <li>• 累計協助 15 項(含)以上半導體前/後段設備申請終端廠品質驗證測試</li> <li>• 協助 1 項(含)以上 Micro LED 或載板設備補助案申請</li> <li>• 完成 4 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> </ul>	56

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<ul style="list-style-type: none"> <li>• 累計完成 9 項(含)以上半導體前/後段設備通過終端廠品質驗證測</li> </ul> <p><u>114 年度</u></p> <ul style="list-style-type: none"> <li>• 累計完成15 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> </ul>	<p><u>113 年度</u></p> <ul style="list-style-type: none"> <li>• 累計完成 9 項(含)以上半導體前/後段設備通過終端廠品質驗證測</li> <li>• 協助 1 項(含)以上Micro LED 或載板設備開發並導入終端廠品質驗證測試。</li> </ul> <p><u>114 年度</u></p> <ul style="list-style-type: none"> <li>• 累計完成 15 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> <li>• 完成 1 項(含)以上Micro LED 或載板設備通過終端廠品質驗證測試。</li> </ul>	
14	<p>預期關鍵成果:</p> <p><u>112 年度</u></p> <ul style="list-style-type: none"> <li>• 推動至少累計 6 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 2 件</li> <li>• 國內半導體產業投資累計增加 5 億(含)以上</li> <li>• 國內半導體材料產值累計增加 5 億(含)以上</li> <li>• 半導體材料產業平台推動               <ol style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 舉辦產業連結活動，促進產業聯盟</li> <li>(3) 辦理技術交流會議</li> <li>(4) 篩選出具發展潛力</li> </ol> </li> </ul>	<p>預期關鍵成果:</p> <p><u>112 年度</u></p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 6 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</li> <li>• 國內半導體產業投資累計增加 5 億(含)以上</li> <li>• 國內半導體材料產值累計增加 5 億(含)以上</li> <li>• 半導體材料產業平台推動               <ol style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 舉辦產業連結活動，促進產業聯盟</li> <li>(3) 辦理技術交流會議</li> <li>(4) 篩選出具發展潛力之半導體材料</li> </ol> </li> </ul>	57

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p>之半導體材料</p> <ul style="list-style-type: none"> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul> <p><u>113 年度</u></p> <ul style="list-style-type: none"> <li>• 推動至少累計 8 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助推動至少累計 3 件材料導入 <math>\beta</math>-site 製程驗證</li> <li>• 國內半導體產業投資累計增加 8 億(含)以上</li> <li>• 國內半導體材料產值累計增加 10 億(含)以上</li> <li>• 半導體材料產業平台推動</li> </ul> <ol style="list-style-type: none"> <li>(1)提供產業諮詢服務</li> <li>(2)提供產業諮詢服務</li> <li>(3)舉辦產業連結活動，促進產業聯盟</li> <li>(4)辦理技術交流會議</li> <li>(5)篩選出具發展潛力之半導體材料</li> </ol> <ul style="list-style-type: none"> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul> <p><u>114 年度</u></p> <ul style="list-style-type: none"> <li>• 完成全程至少累積 8 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 全程協助推動至少累計 4 件材料導入 <math>\beta</math>-site 製程驗證</li> <li>• 國內半導體產業投資累計增加 10 億(含)以上</li> <li>• 國內半導體材料產值累</li> </ul>	<ul style="list-style-type: none"> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul> <p><u>113 年度</u></p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 9 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> <li>• 國內半導體產業投資累計增加 8 億(含)以上</li> <li>• 國內半導體材料產值累計增加 10 億(含)以上</li> <li>• 半導體材料產業平台推動</li> </ul> <ol style="list-style-type: none"> <li>(1)提供產業諮詢服務</li> <li>(2)提供產業諮詢服務</li> <li>(3)舉辦產業連結活動，促進產業聯盟</li> <li>(4)辦理技術交流會議</li> <li>(5)篩選出具發展潛力之半導體材料</li> </ol> <ul style="list-style-type: none"> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul> <p><u>114 年度</u></p> <ul style="list-style-type: none"> <li>• 完成計畫全程至少累積 9 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</li> <li>• 國內半導體產業投資累計增加 10 億(含)以上</li> <li>• 國內半導體材料產值累計增加 20 億(含)以上</li> </ul>	

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p>計增加 20 億(含)以上</p> <ul style="list-style-type: none"> <li>• 半導體材料產業平台推動</li> <li>(1)提供產業諮詢服務</li> <li>(2)提供產業諮詢服務</li> <li>(3)舉辦產業連結活動，促進產業聯盟</li> <li>(4)辦理技術交流會議</li> <li>(5)篩選出具發展潛力之半導體材料</li> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul>	<ul style="list-style-type: none"> <li>• 半導體材料產業平台推動</li> <li>(1)提供產業諮詢服務</li> <li>(2)提供產業諮詢服務</li> <li>(3)舉辦產業連結活動，促進產業聯盟</li> <li>(4)辦理技術交流會議</li> <li>(5)篩選出具發展潛力之半導體材料</li> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul>	
15	<p>年度目標達成情形： <u>112 年度</u></p> <p>推動國內 110-112 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動至少累計 6 案管制／非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 2 件</li> <li>• 國內半導體材料產值累計增加 5 億(含)以上</li> </ul> <p><u>113 年度</u></p> <p>推動國內 110-113 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動至少累計 8 案管制／非管制材料。</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 3 件</li> <li>• 參與廠商累積 4 家次(含)以上、累計促投達 3 億元(含)以上</li> </ul>	<p>年度目標達成情形： <u>112 年度</u></p> <p>推動國內 110-112 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 6 案管制／非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 2 件</li> <li>• 國內半導體材料產值計畫全程至少累計增加 5 億(含)以上</li> </ul> <p><u>113 年度</u></p> <p>推動國內 110-113 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程累計至少 9 案管制／非管制材料。</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> <li>• 參與廠商計畫全程累積 4 家次(含)以上、累計促投達 8 億元(含)以上</li> </ul>	61

序號	審查意見/計畫修正前	計畫修正後(說明)	修正處頁碼
	<p><u>114 年度</u></p> <p>推動國內 110-114 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動至少累計 8 案管制／非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 4 件</li> <li>• 國內半導體材料產值累計增加 30 億(含)以上</li> </ul>	<p><u>114 年度</u></p> <p>推動國內 110-114 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程累計至少 9 案管制／非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</li> <li>• 國內半導體材料產值累計增加 20 億(含)以上</li> </ul>	
16	<p><u>113 年度</u></p> <p>儀器設備需求-訊號產生器規格：</p> <ul style="list-style-type: none"> <li>• 頻率可達 110GHz</li> <li>• 調變頻寬<math>\geq</math>5GHz</li> <li>• 可支援外部 IQ 輸入</li> <li>• 具備支援外部升頻器</li> <li>• 支援 MATLAB, Pathwave 波形編輯功能</li> <li>• 支援自定義 OFDM 調變訊號編輯功能</li> </ul>	<p><u>113 年度</u></p> <p>儀器設備需求-訊號產生器規格：</p> <ul style="list-style-type: none"> <li>• 頻率可達 110GHz</li> <li>• 調變頻寬<math>\geq</math>4GHz</li> <li>• 可支援外部 IQ 輸入</li> <li>• 具備支援外部升頻器</li> <li>• 支援 MATLAB 波形編輯功能</li> <li>• 支援自定義 OFDM 調變訊號編輯功能</li> </ul>	108



附表、計畫目標及預期關鍵成果之修正對照表

項目	送審版	核定版	
經費	112 年度：700,000 (千元) 113 年度：700,000 (千元) 114 年度：455,000 (千元)	112 年度：760,000 (千元) 113 年度：760,000 (千元) 114 年度：455,000 (千元)	修正說明
計畫目標及預期關鍵成果	<p><u>112 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加20億(含)以上</p> <p>關鍵成果 2: 累積促成 15 項(含)以上國產半導體設備補助案申請，完成 4 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</p> <p><u>113 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加30億(含)以上</p> <p>關鍵成果 2: 累積完成 9 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果3: 累計推動2家國際設備大廠來臺設立 demo lab</p>	<p><u>112 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 20 億(含)以上</p> <p>關鍵成果 2: 累積促成 15 項(含)以上國產半導體設備補助案申請，完成 4 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果3:協助1項(含)以上 Micro LED 或載板設備補助案申請</p> <p>關鍵成果 4:累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</p> <p><u>113 年度</u></p> <p>目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施</p> <p>關鍵成果 1: 國內半導體設備產值累計增加 30 億(含)以上</p> <p>關鍵成果 2: 累積完成 9 項以上國產半導體設備通過終端測試驗證</p>	依核定經費調整，故滾動式調整 KPI 目標

		<p>關鍵成果 3: 協助 1 項 (含)以上 Micro LED 或載板設備開發並導入終端廠品質驗證測試</p> <p>關鍵成果 4: 累計推動 2 家國際設備大廠來臺設立 demo lab</p>	
	<p><u>112 年度</u></p> <p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動至少累計 3 案管制/3 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 2 件</p> <p><u>113 年度</u></p> <p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動至少累計 3 案管制/5 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 3 件</p>	<p><u>112 年度</u></p> <p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動計畫全程累計至少 3 案管制/3 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 2 件</p> <p>關鍵成果 2: 國內半導體產業投資計畫全程累計增加 5 億(含)以上</p> <p>關鍵成果 3: 國內半導體材料產值計畫全程累計增加 5 億(含)以上</p> <p><u>113 年度</u></p> <p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動計畫全程至少累計 3 案管制/6 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</p> <p>關鍵成果 2: 國內半導體產業投資計畫全程累計增加 8 億(含)以上</p> <p>關鍵成果 3: 國內半導體材料產值計畫全程累計增加 10 億(含)以上</p>	<p>依科技會報委員綜合意見, 建議增加國產材料自製率/供給率、產業投資、帶動產值、強化供應鏈程度, 及核定經費調整, 故滾動式檢討並調整 KPI 目標</p>

<p><u>112 年度</u></p> <p>目標 3: 建立超高頻元件製程技術</p> <p>關鍵成果 1: 完成 <math>f_{max}=160</math> GHz, <math>P_{out}=2W/mm</math> @50GHz 高頻元件、<math>P_{sat} \geq 1W@50</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</p> <p>關鍵成果 2: 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</p> <p><u>113 年度</u></p> <p>目標 3: 建立超高頻元件製程技術</p> <p>關鍵成果 1: 完成 <math>f_{max} = 240</math> GHz, <math>P_{out}=1.6W/mm</math> @60GHz 高頻元件、<math>P_{sat} \geq 1W@60</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</p> <p>關鍵成果 2: 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</p>		無須修正
<p><u>112 年度</u></p> <p>目標4: 建立3D 集成/異質整合技術</p> <p>關鍵成果 1: 完成可程式化封裝基板與可程式化測試平台，傳輸速度達到 3 Gbps</p> <p>關鍵成果 2: 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</p> <p><u>113 年度</u></p> <p>目標4: 建立3D 集成/異質整合技術</p> <p>關鍵成果 1: 完成可程式化封裝基板電路及系統，傳輸速度達到 4Gbps</p>		無須修正

<p>關鍵成果 2: 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</p>		
<p><u>112 年度</u></p> <p>目標 5: 擴展國內外高階研發人才養成與國際化精進</p> <p>關鍵成果 1: 推動優質養成人才達 50 人次以上</p> <p>關鍵成果 2: 推動高階國際化精進人才達 780 人次以上</p> <p><u>113 年度</u></p> <p>目標 5: 擴展國內外高階研發人才養成與國際化精進</p> <p>關鍵成果 1: 推動優質養成人才達 60 人次以上</p> <p>關鍵成果 2: 推動高階國際化精進人才達 800 人次以上</p>		<p>無須修正</p>

請機關檢核確認業依立法院通過之預算數及各項審查意見，妥適完成計畫內容修正(含計畫目標及預期關鍵成果修正)    是   否

## 目 錄

壹、基本資料及概述表(A003)	3
附錄 - 最終效益與各年度里程碑規劃表	16
貳、計畫緣起	20
一、政策依據	20
二、擬解決問題之釐清	20
三、目前環境需求分析與未來環境預測說明	23
四、本計畫對社會經濟、產業技術、生活品質、環境永續、學術研究、 人才培育等之影響說明	48
參、計畫目標與執行方法	51
一、目標說明	51
二、執行策略及方法	62
三、達成目標之限制、執行時可能遭遇之困難、瓶頸與解決的方式或 對策	72
四、與以前年度差異說明	74
五、跨部會署合作說明	75
六、與本計畫相關之其他預算來源、經費及工作項目	75
肆、前期重要效益成果說明	76
伍、預期效益及效益評估方式規劃	82
陸、自我挑戰目標	84
柒、經費需求/經費分攤/槓桿外部資源	86
捌、儀器設備需求	98
玖、就涉及公共政策事項，是否適時納入民眾參與機制之說明	111
拾、附錄	112
一、政府科技發展計畫自評結果(A007)	112
二、中程個案計畫自評檢核表(請以正本掃描上傳)	116
三、性別影響評估檢視表	118
四、風險管理評估檢視表	129
五、政府科技發展計畫審查意見回復表(A008)	134
六、資安經費投入自評表(A010)	140
七、其他補充資料	143

## 壹、基本資料及概述表(A003)

審議編號	112-1401-11-20-01			
計畫名稱	Å 世代半導體計畫-先端技術與產業鏈自主發展計畫			
申請機關	經濟部			
預定執行機關 (單位或機構)	技術處/工業局			
預定 計畫主持人	姓名	張能凱	職稱	科長
	服務機關	經濟部技術處		
	電話	02-23946000 #2581	電子郵件	nkchang@moea.gov.tw
計畫摘要	<p>臺灣半導體產業為我國重要經濟支柱，為持續增強在全球科技趨勢與競合關係下之發展動能，本計畫以強化產業生態系為戰略，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫，目標為強化我國半導體產業生態系邁向 2030 年，並建構臺灣成為國際級半導體前瞻中心。</p> <p>在引導半導體設備業發展方面，鑒我國業者較國際大廠規模為小，本計畫提出 <math>\beta</math>-site 整機驗證實測規劃，以協助業者產品通過產線測試，降低其資金壓力及研發風險，另於 Micro LED 或 IC 載板設備進行高技術門檻之練兵，亦推動關鍵模組與技術來臺落地，提升進入國際供應鏈優勢。在半導體關鍵材料方面，鼓勵國內廠商開發管制半導體材料，並結合法人 <math>\alpha</math>-site 驗證能量，同時協助導入半導體製造及後段封裝 <math>\beta</math>-site 驗證。在前瞻半導體技術方面聚焦超高頻通信元件與可程式化異質封裝，前者開發高特性低成本之毫米波元件、製程、天線及量測技術；後者研發高設計彈性與生產良率之可程式化封裝架構、減少多樣性產品開發成本與門檻。最後在半導體產業人才方面，引導相關領域工程人才參與符合業界需求之前瞻研究與高階技術開發，並導入國內外頂尖專家能量，規劃前瞻主題式學程，擴大高階人才培育與國際交流。</p> <p>預期本計畫將催生我國半導體產業上中下游新價值及加速產業自主，透過國產元件、材料及設備及高階人才投入以優化產業生態系，開創下世代產品、次系統及服務的新機會，持續鞏固臺灣半導體產業領先優勢。</p>			
計畫目標、預期關鍵成果及與部會科技施政目標之關聯	計畫目標及預期關鍵成果		與部會 科技施 政 目標之 關聯	
	112 年度	113 年度		
	目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施	目標 1: 增加國內半導體設備產值/引進國際半導體設備大廠來臺建置關鍵設施 關鍵成果 1: 國內半導體設備產值累	經濟部: O1:強化產業創新研	

<p>關鍵成果 1: 國內半導體設備產值累計增加 20 億(含)以上</p> <p>關鍵成果 2: 累積促成 15 項(含)以上國產半導體設備補助案申請, 完成 4 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果3: 協助 1 項(含)以上 Micro LED 或載板設備補助案申請</p> <p>關鍵成果 4: 累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</p>	<p>計增加 30 億(含)以上</p> <p>關鍵成果 2: 累積完成 9 項以上國產半導體設備通過終端測試驗證</p> <p>關鍵成果 3: 協助 1 項(含)以上 Micro LED 或載板設備開發並導入終端廠品質驗證測試</p> <p>關鍵成果 4: 累計推動 2 家國際設備大廠來臺設立 demo lab</p>	<p>發價值</p>
<p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動至少計畫全程累計 3 案管制/3 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</p> <p>關鍵成果 2: 國內半導體產業投資計畫全程累計增加 5 億(含)以上</p> <p>關鍵成果 3: 國內半導體材料產值計畫全程累計增加 5 億(含)以上</p>	<p>目標 2: 推動半導體管制材料自主</p> <p>關鍵成果 1: 推動至少計畫全程累計 3 案管制/6 案非管制材料, 並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</p> <p>關鍵成果 2: 國內半導體產業投資計畫全程累計增加 8 億(含)以上</p> <p>關鍵成果 3: 國內半導體材料產值計畫全程累計增加 10 億(含)以上</p>	<p>經濟部: O1: 強化產業創新研發價值</p>
<p>目標 3: 建立超高頻元件製程技術</p> <p>關鍵成果 1: 完成 <math>f_{max}=160</math> GHz, <math>P_{out}=2W/mm</math> @50GHz 高頻元件、<math>Psat \geq 1W@50</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</p> <p>關鍵成果 2: 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8</p>	<p>目標 3: 建立超高頻元件製程技術</p> <p>關鍵成果 1: 完成 <math>f_{max} = 240</math> GHz, <math>P_{out}=1.6W/mm</math> @60GHz 高頻元件、<math>Psat \geq 1W@60</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</p> <p>關鍵成果 2: 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</p>	<p>經濟部: O1: 強化產業創新研發價值</p>

	億元		
	<p>目標 4: 建立 3D 集成/異質整合技術</p> <p>關鍵成果 1: 完成可程式化封裝基板與可程式化測試平台，傳輸速度達到 3 Gbps</p> <p>關鍵成果 2: 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</p>	<p>目標 4: 建立 3D 集成/異質整合技術</p> <p>關鍵成果 1: 完成可程式化封裝基板電路及系統，傳輸速度達到 4Gbps</p> <p>關鍵成果 2: 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</p>	<p>經濟部:</p> <p>O1: 強化產業創新研發價值</p>
	<p>目標 5: 擴展國內外高階研發人才養成與國際化精進</p> <p>關鍵成果 1: 推動優質養成人才達 50 人次以上</p> <p>關鍵成果 2: 推動高階國際化精進人才達 780 人次以上</p>	<p>目標 5: 擴大國內外高階研發人才養成與國際化精進</p> <p>關鍵成果 1: 推動優質養成人才達 60 人次以上</p> <p>關鍵成果 2: 推動高階國際化精進人才達 800 人次以上</p>	<p>經濟部:</p> <p>O1: 強化產業創新研發價值</p>
預期效益	<p>本計畫引導公私協力，以強化產業鏈為戰略重點，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫，包含材料，驗證及創新服務，可強化我國半導體設備、關鍵材料、半導體技術及研發高階人才能量，以技術面、生態系及人才庫三大主軸，穩健我國半導體產業發展，為產業注入新價值與新機會。總目標為強化我國半導體產業生態系邁向 2030 年，並建構臺灣成為國際級半導體前瞻中心。</p> <p>新價值：發展關鍵核心技術、完善國產自主產業鏈，全程推動國內外優質養成人才達 180 人次以上，並協助推動計畫全程累計總共至少 9 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件，擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，為我國 <math>\text{\AA}</math> 世代半導體產業創造新價值。</p> <p>新機會：引導半導體產品創新，全程協助 15 項半導體前後段設備進入國內半導體終端廠通過品質驗證測試，以加速 <math>\beta</math>-site 整機驗證，引進 2 家國際半導體設備大廠重要關鍵設備或模組來臺生產，建立規模化系統設計服務與整廠輸出，延伸我國產業全球布局，活絡市場投資，為我國 <math>\text{\AA}</math> 世代半導體產業創造新機會。</p>		



計畫群組及比重	請依群組比重填寫，需有比重最高之群組，且加總須 100%。 <input type="checkbox"/> 生命科技 ____% <input type="checkbox"/> 環境科技 ____% <input type="checkbox"/> 數位科技 ____% <input checked="" type="checkbox"/> 工程科技 <u>40</u> % <input type="checkbox"/> 人文社會 ____% <input checked="" type="checkbox"/> 科技創新 <u>60</u> %			
計畫類別	<input checked="" type="checkbox"/> 前瞻基礎建設計畫			
前瞻項目	<input type="checkbox"/> 綠能建設 <input checked="" type="checkbox"/> 數位建設 <input type="checkbox"/> 人才培育促進就業之建設			
推動 5G 發展	<input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否			
資通訊建設計畫	<input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否			
政策依據	1. PRESTSAIP-0105CHIP0000000000-0001：晶片設計與半導體產業推動方案 2. PRESTSAIP-0106DG0601050200：數位國家・創新經濟發展方案：6.5.2 晶片設計與半導體前瞻科技相關科技研發應用計畫 (1)晶片設計與半導體科技研發應用計畫係配合 2017 年 1 月 16 日行政院決定 2018 年的科技預算重點項目，新增「晶片設計與半導體科技」，與 5+2 重點產業創新緊密結合，包含亞洲・矽谷、綠能科技、生醫產業、智慧機械、國防航太、新農業、循環經濟、數位國家創新經濟、文化科技及晶片設計與半導體前瞻科技。 (2)行政院於 2017 年 7 月 10-12 日召開「智慧系統與晶片產業發展策略（SRB）」會議，將促進臺灣成為全球 AI 創新研發基地，推動成為 AI 系統輸出國，並以臺灣優勢領域為主軸，如車用電子、醫療電子、智慧製造等，發展利基型智慧系統整合晶片。 3. FIDP-20170200000000：前瞻基礎建設計畫：貳、數位建設 4. PRESTSAIP-01090100000000：六大核心戰略產業推動方案;資訊及數位產業			
計畫額度	<input checked="" type="checkbox"/> 前瞻基礎建設額度			
執行期間	112 年 01 月 01 日 至 113 年 12 月 31 日			
全程期間	110 年 01 月 01 日 至 114 年 08 月 31 日			
前一年度預算	年度	經費(千元)		
	111	879,850		
資源投入	年度	經費(千元)		
	110	964,350		
	111	879,850		
	112	760,000		
	113	760,000		
	114	455,000		
	合計	3,819,200		
	112 年度	人事費	144,451	土地建築
	材料費	55,808	儀器設備	10,000

		其他經常支出	549,741	其他資本支出	0	
		經常門小計	750,000	資本門小計	10,000	
		經費小計(千元)		760,000		
	113 年度	人事費	144,719	土地建築	0	
		材料費	56,047	儀器設備	10,000	
		其他經常支出	549,234	其他資本支出	0	
		經常門小計	750,000	資本門小計	10,000	
		經費小計(千元)		760,000		
	部會施政計畫 關鍵策略目標	推動產業創新研發				
	本計畫在機關 施政項目之定 位及功能	<p>本計畫依據打造臺灣成為「半導體先進製程中心」施政目標及工作重點，配合行政院「半導體射月計畫」、「數位國家創新經濟發展方案(2017~2025 年)」、「臺灣 AI 行動計畫(2018-2021)」、「行政院科技會報辦公室「半導體科技」、「智慧系統與晶片產業發展策略會議」結論政策議題討論會議決議，以及電子設備產業白皮書發展建議等，規劃將優勢硬體製造結合軟性趨勢，包含材料，驗證及創新服務，期強化我國半導體設備、關鍵材料、半導體技術及研發高階人才能量，以技術面、生態系及人才庫三大主軸，穩健我國半導體產業發展，為產業注入新價值與新機會，目標為強化我國半導體產業生態系邁向 2030 年，並建構臺灣成為國際級半導體前瞻中心。</p> <p>本計畫配合施政項目「推動產業創新研發」及「加強扶植新創及中小企業」，以創新驅動及高階引領產業轉型升級，協助中小企業取得資源，發展科技應用並強化創新競爭能量。另搭配「提升對外經貿格局與多元性」，增加國際人才與技術交流，加強與產業技術先進國家的連結，並鏈結新南向政策。</p> <p>此外，依據 106 年 7 月 7 日總統公布施行之《前瞻基礎建設特別條例》，以加速實現國家需要強化升級之 8 項重大基礎建設中之「數位建設」為依歸，本計畫以強化產業生態系為戰略，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫，進而推升臺灣數位經濟。</p>				
計畫架構說明	依細部計畫說明					
	細部計畫 1 名稱	半導體設備				
	112 年度 概估經費(千元)	282,000	計畫性質	產業服務與應用	預定 執行 機構	
	113 年度 概估經費(千元)	282,000				
	細部計畫 重點描述	•β-site 整機驗證實測： (1) 結合指標客戶需求，提供補助資源，協助國內業者降低				

	<p>半導體設備開發風險，並通過終端廠之品質驗證及可靠度測試，提升國內設備產值。</p> <p>(2) 藉由通過一線客戶品質驗證，後續擴散供應其他半導體相關製程客戶，提高國內半導體設備自主。</p> <p>•建構半導體設備生態鏈： 結合指標客戶及公協會廠商，建構半導體設備產業發展對話平台，針對國內半導體設備需求、資安標準、產業合作、關鍵模組供應媒合等面向提供溝通解決管道，並提供行政及幕僚支援，如追蹤計畫執行進度、研提半導體設備推動策略、決策支援建議、計畫成果推廣等，以落實半導體設備生態鏈之推動。</p> <p>•協助國際半導體設備大廠來臺建立研發及測試據點。</p>				
<p>主要績效指標 KPI</p>	<p>112 年主要績效指標：</p> <ol style="list-style-type: none"> <li>1. 累積促成 15 項(含)以上國產半導體設備補助案申請，完成 4 項以上國產半導體設備通過終端測試驗證</li> <li>2. 協助 1 項(含)以上 Micro LED 或載板設備補助案申請</li> <li>3. 國內半導體設備產值累計增加 20 億(含)以上</li> <li>4. 協助 1 家國際設備大廠來臺設立 demo lab，並累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ol> <p>113 年主要績效指標：</p> <ol style="list-style-type: none"> <li>1. 累積完成 9 項以上國產半導體設備通過終端測試驗證</li> <li>2. 協助 1 項(含)以上 Micro LED 或載板設備開發並導入終端廠品質驗證測試</li> <li>3. 國內半導體設備產值累計增加 30 億(含)以上</li> <li>4. 協助 1 家國際設備大廠來臺設立 demo lab，全程共計推動 2 家國際設備大廠來臺建立研發及測試據點</li> </ol>				
<p>細部計畫 2 名稱</p>	<p>關鍵材料</p>				
<p>112 年度 概估經費(千元)</p>	<p>149,000</p>	<p>計畫性質</p>	<p>產業服務與應用</p>	<p>預定 執行 機構</p>	<p>工業 局</p>
<p>113 年度 概估經費(千元)</p>	<p>149,000</p>				
<p>細部計畫 重點描述</p>	<p>•優先研發管制材料：</p> <p>(1)藉由計畫補助，鼓勵國內廠商開發日本出口管制及非管制半導體材料，包含 DUV 光阻、鍍膜前驅材料、晶圓基板材料、晶圓保護材料、DUV 光阻原料...等項目，並導入終端驗證。</p> <p>(2)成立專家委員會，審查與監督推動項目技術可行性與進度。</p> <p>•建構半導體材料產業鏈：</p>				

		<p>(1) 建置材料特性、材料製程驗證、電性驗證技術，推動材料導入 <math>\alpha</math>-site 以利導入下游使用，加速產品之先期驗證流程以快速導入市場。</p> <p>(2) 整合終端客戶需求及國內外技術發展情況，協助材料廠商觸及最新資訊，藉此提升廠商競爭力。</p>			
	<p>主要績效指標 KPI</p>	<p>112 年主要績效指標：</p> <ol style="list-style-type: none"> <li>1. 國內 110-112 年度主要績效指標如下：推動計畫全程累計至少 3 案管制/3 案非管制材料，並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</li> <li>2. 國內半導體產業投資計畫全程累計增加 5 億(含)以上</li> <li>3. 國內半導體材料產值計畫全程累計增加 5 億(含)以上</li> </ol> <p>113 年主要績效指標：</p> <ol style="list-style-type: none"> <li>1. 國內 110-113 年度主要績效指標如下：推動計畫全程至少累計 3 案管制/6 案非管制材料，並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> <li>2. 國內半導體產業投資計畫全程累計增加 8 億(含)以上</li> <li>3. 國內半導體材料產值計畫全程累計增加 10 億(含)以上</li> </ol>			
	<p>細部計畫 3 名稱</p>	<p>A 世代半導體技術</p>			
	<p>112 年度 概估經費(千元)</p>	<p>280,000</p>	<p>計畫性質</p>	<p>產業應用 技術開發</p>	<p>預定 執行 機構 技術 處</p>
	<p>113 年度 概估經費(千元)</p>	<p>280,000</p>			
	<p>細部計畫 重點描述</p>	<p>•Beyond 5G/6G 半導體元件：針對下世代 B5G/6G 無線通訊往更高頻發展之趨勢，發展 III-V 族超高頻基礎元件技術，並結合超高頻功率放大器之開發、設計及前端模組設計技術，落實 B5G/6G 關鍵半導體組件技術自主。計畫開發含： (1)超高頻基礎元件技術含超高頻元件之設計、製程技術、電路模型與建構超高頻量測環境及量測技術；(2)高功率放大器設計與製作，透過超高頻功率放大器之開發、設計及超高頻前端模組設計，展示其超高頻之輸出功率與功率效率之性能。</p> <p>•3D 集成/異質整合：為建立可程式封裝平台，提供少量生產彈性設計，發展彈性可程式化異質整合技術，一條龍完成可程式結構設計、可程式連接晶片開發、封裝、及 EVB，以建立國內高值半導體少量多樣 AIoT 產業鏈。將於計畫中開發： (1)以創新 TSV 預製基板，達到可調適的互連線路設計及通用高彈性客製化製作需求；(2)以 System-in-Silicon 晶片與系統整合降低功耗，縮短 time-to-market 時程。</p>			

主要績效指標 KPI	<p>112 年主要績效指標：</p> <ul style="list-style-type: none"> <li>•Beyond 5G/6G 半導體元件：           <ol style="list-style-type: none"> <li>1. 完成 8 吋 GaN/Si 高頻元件 160 GHz fmax 2W/mm@50GHz</li> <li>2. 功率放大器 50 GHz PA Psat ≥ 1W、PAE ≥ 20%</li> <li>3. 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元。</li> </ol> </li> <li>•3D 集成/異質整合：           <ol style="list-style-type: none"> <li>1. 完成可程式化封裝基板與可程式化測試平台，傳輸速度達到 3 Gbps</li> <li>2. 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</li> </ol> </li> </ul>			
	<p>113 年主要績效指標：</p> <ul style="list-style-type: none"> <li>•Beyond 5G/6G 半導體元件：           <ol style="list-style-type: none"> <li>1. 完成 8 吋 GaN/Si 高頻元件 240 GHz fmax 1.6W/mm@60GHz</li> <li>2. 功率放大器 60GHz PA Psat ≥ 1W，PAE ≥ 20%。</li> <li>3. 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元。</li> </ol> </li> <li>•3D 集成/異質整合：           <ol style="list-style-type: none"> <li>1. 完成可程式化封裝基板電路及系統，傳輸速度達到 4Gbps</li> <li>2. 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</li> </ol> </li> </ul>			
細部計畫 4 名稱	人才培育與中心維運			
112 年度 概估經費(千元)	49,000	計畫性質	人才培育	預定 執行 機構
113 年度 概估經費(千元)	49,000			
細部計畫 重點描述	<ul style="list-style-type: none"> <li>•以匯聚產業人才需求為導向，透過公私（產學）共育，建構半導體高階人才發展平台，輔以成立半導體國際產學交流聯盟，規劃優質養成人才學程，提升高階人才競爭力。</li> </ul>			

		<ul style="list-style-type: none"> <li>• 聚焦半導體新興材料與技術，規劃高階國際化精進人才模式，導入國內外專家能量規劃前瞻技術研習，推動短期加值系列課程、企業客製化講座及國際專家論壇，提升產業人才專業能量。</li> </ul>
	主要績效指標 KPI	112 年主要績效指標： 1. 推動國內外優質養成人才達 50 人以上，高階國際化精進人才達 780 人次以上
		113 年主要績效指標： 1. 推動國內外優質養成人才達 60 人以上，高階國際化精進人才達 800 人次以上
前一年計畫或相關之前期程計畫名稱	Å 世代半導體-先端技術與產業鏈自主發展計畫(1/5)	
前期 主要績效	<ul style="list-style-type: none"> <li>• 透過法人協助國內設備廠商進行硬體改善、參數調整及優化、產能效率提升，累計推動 10 項設備完成終端廠產線品質驗證；投入研發補助協助國內業者之設備通過指標客戶品質驗證，累計 4 項。</li> <li>• 開發功率用 GaN on Si HEMT，完成功率元件大尺寸(8 吋)晶圓磊晶技術與元件設計及製程技術，元件驅動電流達 10A，崩潰電壓 &gt;600V，符合計畫目標。</li> <li>• 與國內手機晶片大廠聯發科合作，共同制訂設計規格、並共同開發驗證，實現了包括在 38 GHz 頻段、250 MHz 頻段，包括上行/下行、8 × 8 64 天線單元之基站端相位天線陣列、8 × 4 32 天線單元之用戶終端相位天線陣列、混合型波束形成架構之射頻前端、波束追蹤演算法設計、峰值傳輸速率可達 1 Gbps、支援大於 60 Km/hr 移動傳輸與 200 米涵蓋範圍之第五代無線行動通訊毫米波軟硬體驗證平台與室內和室外的場測。</li> <li>• 以 3D 集成/異質整合建立可程式異質整合平台，以一條龍完成可程式設計、封裝及 EVB，解決系統產品須 case by case 重新設計的問題，對應少量多樣 IoT 產品開發需求。開發新世代異質整合技術並布局相關戰略性專利，專利申請總計 15 件，完成 12 件技術移轉，促成國內外投資約 3.5 億元。</li> <li>• 籌組產、官、學半導體人才國家招募團隊，辦理國內頂大、馬來西亞、越南人才招募活動，建置國內/國際 473 位高階人才資料庫，拓展高階人才來源；鎖定前瞻技術主題，導入日本、新加坡(IEEE 專家)等國際級師資講授，促成台積電、聯發科、日月光等 1,165 人次參與，提升高階技術人才研發動能。</li> </ul>	

跨部會署計畫	<input type="checkbox"/> 是 <input checked="" type="checkbox"/> 否 (若屬跨部會合作計畫，請續填說明。)			
	合作部會署 1		112 年度經費 (千元)	
			113 年度經費 (千元)	
	負責內容	總字數 300 字內		
中英文關鍵詞	半導體設備(Semiconductor Equipment)、先進封裝設備(Advanced Packaging Equipment)、出口管制(Export Control)、管制材料在地化(Regulated Materials Localization)、磊晶(Epitaxy)、可程式化(Programmable)、預製封裝(Prefabricated Package)、異質整合(Heterogeneous Integration)、矽基系統(System-in-Silicon)、高電子遷移率電晶體(High Electron Mobility Transistor, HEMT)、功率放大器(Power Amplifier, PA)、人才發展(Talent Development)			
計畫連絡人	姓名	陳曼蝶	職稱	技正
	服務機關	經濟部技術處		
	電話	02-23946000 #2589	電子郵件	mtchen@moea.gov.tw

## 本計畫與其他計畫關聯說明表

意見	說明
<p>1. 本計畫內容與化合物半導體計畫相近，請說明兩計畫間之差異</p>	<p>本計畫以投入 GaN 為主，化合物半導體計畫以 SiC 為主，分別就設備、材料、元件技術說明如下：</p> <p>1. 半導體設備：</p> <p>Å 世代半導體計畫所研發補助的設備，是針對 12 吋矽晶圓半導體元件製程、先進封裝製程之關鍵設備缺口，並透過指標客戶進行品質驗證，期望提升矽半導體元件製造時產線設備自主化。相較於矽半導體，目前臺灣在化合物半導體產業發展的問題，是碳化矽晶圓來源皆被國外大廠把持，故化合物半導體計畫研發補助優先鎖定高溫(2000 度以上)的 6/8 吋碳化矽晶圓長晶爐與氮化鎵金屬氧化物化學氣相沉積(MOCVD)等關鍵缺口設備，期望能建立碳化矽晶圓國產供應能力，避免產業發展受國外晶圓供應的牽制。故二計畫在設備品項及發展目的皆具差異性。</p> <p>2. 關鍵材料：</p> <p>矽基半導體材料使用量世界第一(全球 22%)，半導體相關原物料及材料成為戰略物資。Å 世代半導體材料計畫為推動我國廠商建立"矽晶圓"製程關鍵用材料，包括受出口管制之相關半導體原物料或因應下世代高速行動通訊未來晶</p>



意見	說明
	<p>片微型化與 3D 結構所需材料所需要用的材料。計畫鼓勵我國業者投入管制材料與部分非管制材料項目研發，結合法人 <math>\alpha</math>-site 驗證，並導入下游廠 <math>\beta</math>-site 驗證加速產品通過產線測試，提升半導體材料自主性維持我國半導體領先優勢。另外化合物半導體計畫主軸以推動廠商開發碳化矽晶圓用材料、與該領域元件構裝用高功率、高耐壓元件材料，主要應用載具為車用。兩計畫產品載具與未來供應之下游產業領域大不相同。</p> <p>3.元件技術:</p> <p>5G 世代半導體計畫因應未來通訊趨勢，布局具備高頻優勢之氮化鎵(GaN)，聚焦大尺寸矽基氮化鎵製程、元件與封裝關鍵技術開發，應用場域著重通訊系統、小基站等，協助我國建立具成本競爭力之高頻半導體完整生態鏈，加速技術自主。化合物半導體計畫以發展碳化矽(SiC)高功率半導體設備、材料、元件技術為主，開發碳化矽晶圓切割技術、關鍵材料以及 1700V 高耐壓元件，主要應用為電動車動力總成，將可以加速化合物半導體關鍵設備與材料國產化，並與車用產業跨領域連結，完善產業鏈發展。兩計畫所對應的目標產業與應用皆有所不同，計畫分工明確，互補性高。</p>

意見	說明
<p>2. 本計畫、AI on chip、AI 晶片異質整合等計畫皆"涉及"異質整合技術，其關連性及差異性宜再說明清楚</p>	<p>Å 世代半導體計畫之可程式 3D 異質集成技術乃建立可程式封裝平台，提供生產通用且高彈性設計，縮短新型產品上市時間(time-to-market)；AI on Chip 計畫為發展晶片間系統整合共通介面，以先進封裝技術進行數位/類比 AI 晶片系統整合，具高效、高速之特性；以上兩計畫皆可實現少量多樣之特色；而 AI 晶片異質整合計畫為與產業共創異質整合，進行多樣少量試製與試產線驗證。</p>
<p>3. 本計畫與高雄循環專區計畫開發項目是否重覆?</p>	<p>Å 世代半導體材料計畫為推動"廠商投入"矽半導體用關鍵或管制材料開發，應用於針對未來產業如高速行動通訊、未來晶片微型化與 3D 結構。結合法人 <math>\alpha</math>-site 驗證，並導入下游半導體廠商做 <math>\beta</math>-site 實廠驗證加速產品通過產線測提升半導體材料自主性維持我國半導體領先優勢，鼓勵我國業者投入以避免未來國際情勢變化導致材料斷鏈。高雄循環經濟專區所屬之計畫為法人科專，"法人"投入材料循環再利用技術開發，包括矽晶片回收當作半導體原材料來源等，未來開發完成後再推入產業化。</p>

## 附錄 - 最終效益與各年度里程碑規劃表

最終效益(Endpoint)與里程碑(Milestone)規劃	修正說明
<p>最終效益：</p> <ol style="list-style-type: none"> <li>1. <b>提升國內設備產業產值：</b>提供補助資源，協助國內業者降低半導體設備開發風險，完成 15 項以上通過終端廠之品質驗證及可靠度測試，預計 2027 年新增國內半導體設備自給產值 60 億元以上。</li> <li>2. <b>外商設備製造在地化：</b>推動 2 家國際設備大廠來臺設立 demo lab，加速國內廠商取得成為大廠之模組或次系統供應商認證，預計穩固並擴大設備大廠在臺供應體系，並逐步擴大在臺採購與投資。</li> <li>3. <b>完備半導體產業生態系：</b>透過垂直整合下游新材料需求，並結合 <math>\alpha</math>-site 及 <math>\beta</math>-site 驗證，扶植國內業者發展至少 8 項管制／非管制材料，降低關鍵材料對外商的依賴，鞏固臺灣半導體領先優勢。</li> <li>4. <b>加速高頻半導體自主化：</b>為協助國內產業搶先布局下世代通訊市場，提升頻率開發 B5G 至 6G 之超高頻關鍵核心技術，建立從元件製程、封裝、功率放大器至毫米波前端模組驗證之有國際競爭力的 &gt;100GHz PA 暨 &gt;320GHz 高頻半導體完整解決方案。預計促成先期參與廠商 4 家次、帶動國內廠商投資達 6 億元。</li> <li>5. <b>軟體可程式化基板提高智慧產品開發彈性：</b>預為製作好特製線路、可大量製造的整合基板，根據不同應用需求規格，再以軟體自動選擇最佳線路設計，故能以量大的整合基板搭配軟體，完成 Energy Efficiency <math>\leq 20</math> pJ/bit 規格，適應少量多樣 IoT 產品開發需求。預計促成先期參與廠商 4 家次、帶動國內廠商投資達 6 億元。</li> <li>6. <b>提升高階人才專業能量：</b>聚焦本國人才為主、外籍人才為輔，結合國內外攬才活動，推動國內外優質養成人才達 180 人次以上，高階國際化精進人才達 3,880 人次以上。</li> </ol>	<p>無</p>

最終效益(Endpoint)與里程碑(Milestone)規劃	修正說明
<p>110 年度里程碑：</p> <ol style="list-style-type: none"> <li>1. 促成 4 項(含)以上國產半導體設備補助案申請。</li> <li>2. 推動 1 家國際設備大廠來臺設立 demo lab。</li> <li>3. 運用產業升級創新平台輔導計畫主題式研發之補助計畫，推動第一期(110.1.1-111.12.31)補助款計畫，預計組成專家委員會，協助補助款計畫計畫審查與查核，協助國內廠商投入至少 4 案管制／非管制材料開發規劃。</li> <li>4. 研發 GaN/Si 高頻元件製程及高功率放大器等核心關鍵技術，完成 <math>f_{max} = 100 \text{ GHz}</math>, <math>P_{out}=1\text{W/mm}@28\text{GHz}</math> 高頻元件、<math>P_{sat}\geq 2\text{W}@28 \text{ GHz}</math>, <math>PAE\geq 30\%</math>之功率放大器開發(自我挑戰：<math>120 \text{ GHz}</math>, <math>P_{out}=2.2\text{W/mm}@39\text{GHz}</math> 高頻元件、<math>P_{sat}\geq 2\text{W}@39 \text{ GHz}</math>, <math>PAE\geq 25\%</math>功率放大器設計、模擬；促成先期參與廠商 1 家次、帶動國內廠商投資達 1 億元。</li> <li>5. 完成導通孔陣列核板，整合微處理器及記憶體，傳輸速度達到 1 Gbps；促成先期參與廠商 1 家次、帶動國內廠商投資達 1 億元。</li> <li>6. 建構半導體高階人才發展平台 1 案，推動高階國際化精進人才達 950 人次以上。</li> </ol>	無
<p>111 年度里程碑：</p> <ol style="list-style-type: none"> <li>1. 累積促成 9 項(含)以上國產半導體設備補助案申請。</li> <li>2. 累計 2 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試。</li> <li>3. 延續 110 年第一期補助款計畫，確保執行廠商完成至少 4 案管制／非管制材料開發，並結合法人與下游實際使用者完成至少 4 案 <math>\alpha</math>-site 及 <math>\beta</math>-site 驗證，加速導入供應鏈。</li> <li>4. 完成 <math>f_{max} = 120 \text{ GHz}</math>, <math>P_{out}=2.2\text{W/mm}@39 \text{ GHz}</math> 高頻元件、<math>P_{sat}\geq 2\text{W}@39 \text{ GHz}</math>, <math>PAE\geq 25\%</math>之功率放大器開發(自我挑戰：<math>160 \text{ GHz}</math>, <math>P_{out}=2\text{W/mm}@50\text{GHz}</math> 高頻元件、<math>P_{sat}\geq 1\text{W}@50 \text{ GHz}</math>, <math>PAE\geq 20\%</math>功率放大器設計、模擬)；促成先期參與廠商累計 2 家次、帶動國內廠商投資累計達 2.4 億元。</li> </ol>	無

最終效益(Endpoint)與里程碑(Milestone)規劃	修正說明
5. 完成 Active Interconnection 中介層核板，傳輸速度達到 2 Gbps；促成先期參與廠商累計 2 家次、帶動國內廠商投資累計達 2.4 億元。 6. 推動優質養成人才達 40 人次以上，推動高階國際化精進人才達 950 人次以上。	
112 年度里程碑： 1. 累積促成 15 項(含)以上國產半導體設備補助案申請，完成 4 項以上國產半導體設備通過終端測試驗證。 2. 累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 $\beta$ -site 測試。 3. 評估第一期推動成果，滾動修正並規劃第二期補助款計畫推動材料項目，運用產業升級創新平台輔導計畫主題式研發之補助計畫，推動第二期(112.9.1-114.8.31)補助款計畫，協助國內廠商投入至少 4 案管制／非管制材料開發規劃。 4. 完成 $f_{max} = 160$ GHz, $P_{out}=2W/mm@50GHz$ 高頻元件、 $P_{sat} \geq 1W@50$ GHz, $PAE \geq 20\%$ 之功率放大器開發(自我挑戰： $240$ GHz, $P_{out}=1.6W/mm@60$ GHz 高頻元件、 $P_{sat} \geq 1W@60$ GHz, $PAE \geq 20\%$ 功率放大器設計、模擬)；促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元。 5. 完成可程式化封裝基板與可程式化測試平台，傳輸速度達到 3 Gbps；促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元。 6. 推動優質養成人才達 50 人次以上，推動高階國際化精進人才達 780 人次以上。	無
113 年度里程碑： 1. 累積完成 9 項以上國產半導體設備通過終端測試驗證。 2. 累計推動 2 家國際設備大廠來臺設立 demo lab。 3. 延續第二期補助款計畫，協助廠商完成至少 4 案管制／非管制材料開發。	無

最終效益(Endpoint)與里程碑(Milestone)規劃	修正說明
<p>4. 完成 <math>f_{max} = 240</math> GHz, <math>P_{out}=1.6W/mm@60GHz</math> 高頻元件、<math>P_{sat} \geq 1W@60</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發(自我挑戰：320 GHz, <math>P_{out}=1.2W/mm@100</math> GHz 高頻元件、<math>P_{sat} \geq 0.5W@100</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器設計、模擬) 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元。</p> <p>5. 完成可程式化封裝基板電路及系統，傳輸速度達到 4Gbps；促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元。</p> <p>6. 推動優質養成人才達 60 人次以上，推動高階國際化精進人才達 800 人次以上。</p>	
<p>114 年度(8 月)里程碑：</p> <p>1. 累積完成 15 項以上國產半導體設備通過終端測試驗證。</p> <p>2. 累計推動 2 家國際設備大廠來臺設立 demo lab 及累計 4 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試。</p> <p>3. 延續第二期補助款計畫，結合法人與下游實際使用者完成至少 4 案 <math>\alpha</math>-site 及 <math>\beta</math>-site 驗證，加速導入供應鏈，全程累計推動至少 8 案管制/非管制材料，並推動至少 8 件材料導入 <math>\beta</math>-site 製程驗證。</p> <p>4. 完成 <math>f_{max} = 320</math> GHz, <math>P_{out}=1.2W/mm@100</math> GHz 高頻元件、<math>P_{sat} \geq 0.5W@100</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發(自我挑戰：450 GHz, <math>P_{out}=0.5W/mm@150GHz</math> 高頻元件、<math>P_{sat} \geq 0.5W@150</math> GHz, <math>PAE \geq 15\%</math> 之功率放大器設計、模擬)，Demo 100 GHz mmWave FEM：4 × 8 array, BW=2.16 GHz, EIRP <math>\geq 52</math>dBm；全程促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 6 億元。</p> <p>5. 完成 Programmable Interconnection Package Substrate，整合微處理器、記憶體、無線傳輸晶片及儲存晶片，傳輸速度達到 5 Gbps；全程促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 6 億元。</p> <p>6. 推動優質養成人才達 30 人次以上，推動高階國際化精進人才達 400 人次以上。</p>	無

## 貳、計畫緣起

### 一、政策依據

本計畫依據打造臺灣成為「半導體先進製程中心」施政目標及工作重點，配合行政院「半導體射月計畫」、「數位國家·創新經濟發展方案(2017-2025年)」、「臺灣 AI 行動計畫(2018-2021)」、行政院科技會報辦公室「半導體科技」、「智慧系統與晶片產業發展策略會議」結論政策議題討論會議決議，以及電子設備產業白皮書發展建議等，由本部技術處與工業局共同匯聚產學研能量、發展關鍵技術、連結國內外資源、健全產業生態及人才供需等，以突破創新與多元整合，發展我國半導體產業向下一個突破性發展的具體方案。

配合本部施政項目「推動產業創新研發」及「加強扶植新創及中小企業」，以創新驅動及高階引領產業轉型升級，協助中小企業取得資源，發展科技應用並強化創新競爭能量。另搭配「提升對外經貿格局與多元性」，增加國際人才與技術交流，加強與產業技術先進國家的連結，並鏈結新南向政策。

依據 106 年 7 月 7 日總統公布施行之《前瞻基礎建設特別條例》，以加速實現國家需要強化升級之 8 項重大基礎建設中之「數位建設」為依歸，本計畫以強化產業生態系為戰略，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫，進而推升臺灣數位經濟。

### 二、擬解決問題之釐清

2019 年全球半導體產業產值下滑，創下近十年以來最嚴重的產業衰退，主要的原因為動盪的全球貿易局勢、記憶體與其他類型晶片定價疲軟，以及智慧型手機、伺服器和個人電腦等主要應用需求放緩，致使全球半導體市場跌至 2009 年以來的最低水準。



圖一、全球晶片半導體市場營收預估(資料來源：HIS Market、2019 年)

半導體設計、製造、封裝三大產業環節均受到波及，不僅是記憶體晶片，根據 IHS Markit 2019 年資料顯示，邏輯 IC 下降 4.8%、微組件下降 4.2%、類比IC 下降 6.1%、離散元件收入下降 1.9%，感測器和驅動器也下降 2%，對半導體業來是一個嚴重的打擊。另根據工研院 IEK 調查，雖然去年全球半導體產業市場規模衰退 13.3%，不過，臺灣卻是衰退潮中的亮眼新星，逆勢成長 0.1%，市場達新臺幣 2.6 兆元。



圖二、2000-2022 臺灣半導體產業產值概況(資料來源：工研院產科國際所、2019 年)

半導體產業是臺灣的「國家級產業」，是政府推動 5+2 產業創新的最重要支柱與基礎，要有半導體的厚實的基礎，才能長出累累果實（5+2 產業創新及各種 IoT 應用）。因應新世代之創新應用市場興起，業者面臨新興應用少量多樣及缺乏規模經濟的困境。所幸根據 IHS Markit 資料顯示，半導體市場從 2020 年開始將再次大幅攀升至 4,480 億美元，這主要得益於 5G、AIoT 的發展。

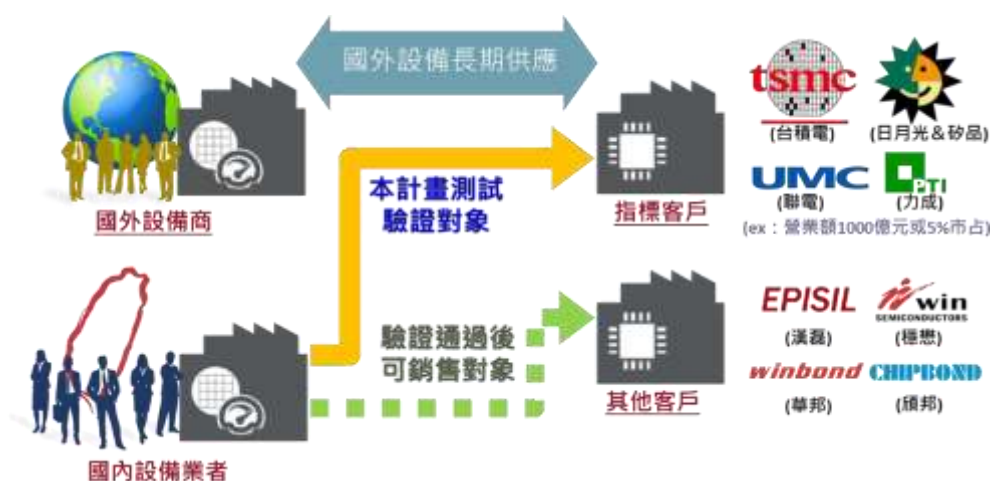
半導體為所有資通訊系統應用的核心，為持續增強我國半導體產業在全球科技趨勢下之發展動能，本計畫以強化產業生態系為戰略，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫，目標為強化我國半導體產業生態系邁向 2030 年，並建構臺灣成為國際級半導體前瞻中心。

本計畫將在國內半導體設備產業中扮演提升供應國際級終端客戶產品不可或缺的角色。透過提供補助資源，協助國內業者加速已完成開發之



製程設備通過終端使用廠之產線品質驗證及可靠度測試，並降低因為設備進入終端製造廠測試驗證時間過長所造成的資金壓力及開發風險。同時藉由通過終端指標客戶驗證品質之經驗，未來有助於爭取產品訂單定供應予其他半導體相關終端客戶，可為國內半導體設備產業發展帶來事半功倍的效果。此外，本計畫亦將透過政府補助政策工具，協助國內零組件供應商提升研發能量，切入國際半導體大廠產業鏈，吸引國際半導體設備大廠來臺建立研發及測試據點，引進重要關鍵設備或模組落地。

本計畫所研發補助的設備，係針對 12 吋矽晶圓半導體元件製程、先進封裝製程之關鍵設備、Micro LED 或載板設備缺口，透過指標客戶進行品質驗證，期望提升矽半導體元件製造時產線設備自主化，Micro LED 或 IC 載板設備進行高技術門檻之練兵。而相較於矽半導體，目前臺灣在化合物半導體產業發展的問題，主要為碳化矽晶圓皆為國外大廠掌控，故鎖定 6/8 吋碳化矽晶圓長晶爐、氮化鎵金屬氧化物化學氣相沉積(MOCVD)等關鍵缺口設備，另規劃化合物半導體計畫開發，以期建立碳化矽晶圓國產供應能力，避免產業發展受國外晶圓供應的牽制。



圖三、β-site 整機驗證實測計畫之核心價值(資料來源：本計畫整理)

臺灣為全球半導體代工產業重鎮，比例高達 52%，其中半導體材料使用量占全球 22%，需求名列第一。鑒於韓國半導體產業因日本取消戰略材料優先出口權影響產業發展，如何強化國內半導體產業上中下游供應鏈材料自主性，成為鞏固產業發展競爭力之重要課題。以應用面而言，5G、IoT、AI 應用提供半導體製程對材料新特性需求，因此除了管制項目外，部分非管制材料項目亦有在地化生產之需求，因此提升半導體材料自主性係維持我國半導體領先優勢之重要課題。

而在前瞻半導體技術方面，本計畫聚焦超高頻通信元件與可程式化異質封裝等二個方向。發展大尺寸晶圓超高頻元件製造技術，降低未來 B5G

6G 高頻元件成本，並進一步發展從 MMIC、高頻封裝技術、天線到 RF 前端模組整合之完整 6G 高頻技術與產業鏈。另為協助產業建立生產少量多樣之能力，本計畫透過預先製造大量的共通基板以大幅提昇少量生產之良率，協助廠商降低多樣生產之產品成本，拉高利潤空間，取得發展系統應用的優勢地位。透過前述發展，將得以強化國內半導體生態系，橫向鏈結先進材料及國產設備產業，使技術可延伸至封裝及基板產業，補足半導體系統整合生態缺口，確保 IC 產業持續領先。

近年來新科技發展帶動半導體創新成長，而半導體產業所帶來的創新，亦成為推進其他產業成長動能。2019 年臺灣半導體產業產值達新臺幣 2.6 兆，人才的充裕發展更為產業提升的關鍵要素之一。本計畫亦將針對半導體前瞻技術領域，規劃透過公私產學共育方式，建構半導體高階人才發展平台，擴大國內外高階人才之養成與國際化精進，推動優質養成人才與高階國際化精進人才模式，提升產業人才質與量，期能強化半導體產業持續創新發展力道。

### 三、目前環境需求分析與未來環境預測說明

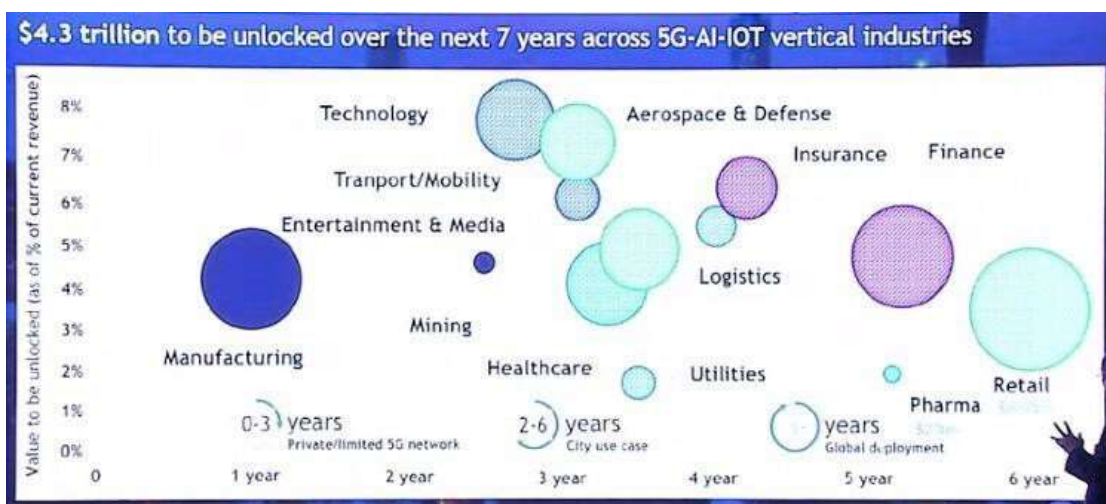
臺灣半導體產業為我國經濟重大支柱，總產值已突破新臺幣 2.6 兆元，居全球第二，得利於我國政策高瞻引導、產業優質環境及堅強人才實力，不僅在半導體代工服務居全球龍頭，也是資通訊產品的主要生產國，生產數量全球市占第一。而無論是智慧型手機、自駕車、還是智慧雲端語音助理，這些新興科技產品中使用到的半導體晶圓，超過一半全是「Made in Taiwan」。此外，我國垂直應用領域科技化程度亦高，包含醫療照護、智慧城市、數位政府服務、智慧製造及精緻農業等，具有完整的硬體供應鏈及建構完整智慧系統的能力，也為臺灣發展高科技產業注入強大的隱形助力。

評比項目	美國	香港	新加坡	荷蘭	瑞士	瑞典	中國大陸	德國	臺灣	英國	以色列	日本	韓國
整體排名	1	2	3	4	5	9	13	15	17(14)	20	21	25	27
1.經濟表現	1	9	7	6	25	24	2	12	14(12)	45	37	15	20
2.政府效能	26	1	3	8	2	11	46	19	12(10)	18	20	41	29
3.企業效能	12	1	11	6	9	4	15	19	20(15)	21	18	36	43
4.基礎建設	1	23	8	9	2	5	19	11	22(21)	10	13	15	18
(1)基本建設	12	6	7	11	10	8	19	23	39(30)	28	43	42	22
(2)技術建設	3	19	2	10	9	8	1	16	18(15)	12	4	13	14
(3)科學建設	1	24	17	13	3	8	2	6	10(10)	9	4	5	7
(4)醫療與環境	8	23	25	17	2	3	50	6	33(36)	13	24	7	32
(5)教育	21	18	2	11	8	10	45	32	19(25)	16	14	30	25

圖四、臺灣技術／科學建設在世界競爭力排名(資料來源：IMD 2018 年報)

全球半導體產業經歷過 2017 和 2018 年的大漲，2019 年被市場視為是週期性調整的一年，雖然整體產值下滑，但根據 IHS Markit 資料顯示，全球半導體市場從 2020 年開始將再次大幅攀升至 4,480 億美元，這主要得益於 5G、AIoT、雲端運算及巨量資料等新興技術及應用高速發展。另據 IBS 報告，這些應用驅動著半導體市場將在 2027 年達到 7,989 億美元，對應 2018 年為 4,713 億美元，年複合成長率為 6.04%。

另據臺灣半導體產業協會（TSIA）統計，2019 年全球半導體市場產值達 4,121 億美元，較 2018 年衰退 12.1%，但臺灣半導體市場產值表現逆勢成長，在晶圓代工龍頭廠台積電發展先進製程持續帶動下，全年達到新臺幣 2.6 兆元（約 863 億美元），較 2018 年成長 1.7%。預計台積電今年（2020）年亦將持續擴大投資，資本支出金額將達 150 億美元以上。其中，80% 的資本支出將用於 3 奈米、5 奈米與 7 奈米等製程，10% 用於先進封裝和光罩，另 10% 發展特殊製程，同時也將提升本土設備占比，為國內設備供應鏈注入強勁動能。其它指標型半導體廠方面，聯電預計今年將投入資本支出 10 億美元與力成合作發展先進封裝製程；日月光預估今年資本支出約 13.7 億美元，將持續布局系統級封裝、天線封裝、2.5D / 3D 等先進封裝製程，並規劃未來十年將於高雄橋頭科學園區投資興建 10 座新廠；力成今年資本支出預估約 5 億美元，用於發展面板級先進封裝製程。因此，國際半導體產業協會（SEMI）也預估 2020 年全球半導體設備市場可望達 608 億美元，增加 5.5%，其中臺灣半導體設備市場需求預估 154.3 億美元，可望再度蟬聯全球第一大市場寶座。



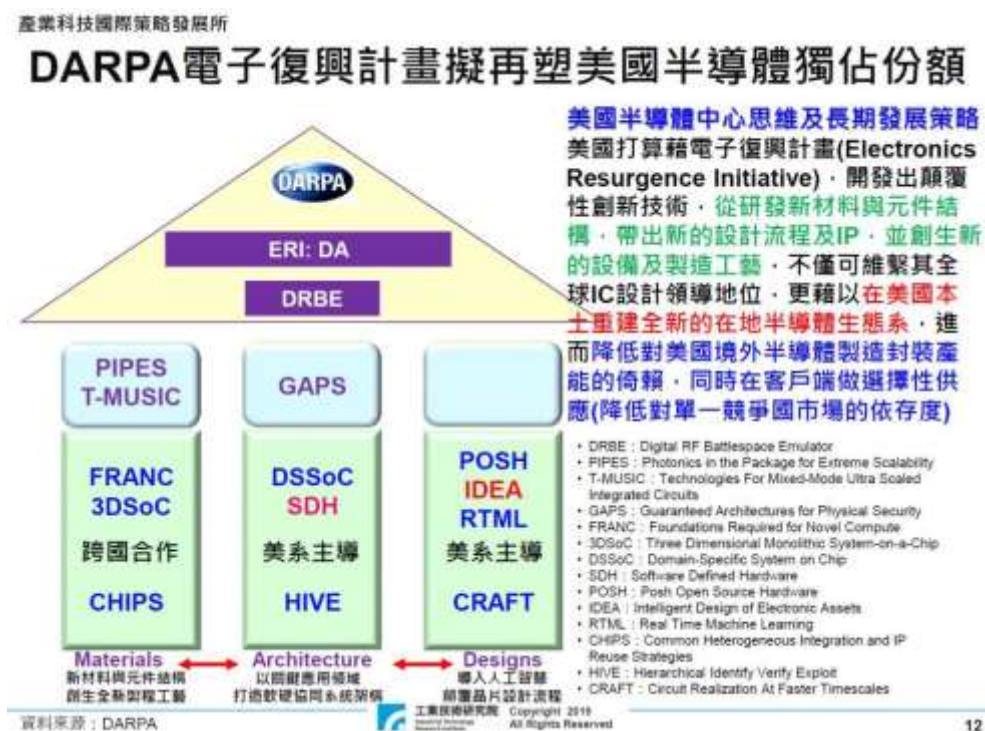
圖五、5G、AI、IOT 共同驅動半導體產業持續成長(資料來源：EETAIWAN 報導、2019 年)

縱觀近年來我國科技產業發展政策，多以硬體扮演經濟推力，軟體為拉力，軟硬思維整合同時強調高階人才培養，全面啟動產業智慧化發展，



期在下一波的智慧革命中取得機會與優勢，帶動經濟發展並邁向尖端智慧國家。而由全球歷程來看，雖然在 2010 年代初期到中期，大部分注意力和資金都投向軟體公司，但現在已有不少投資者意識到，在提供高性能的 AI、網路和儲存解決方案上，硬體可能比軟體本身更為重要。

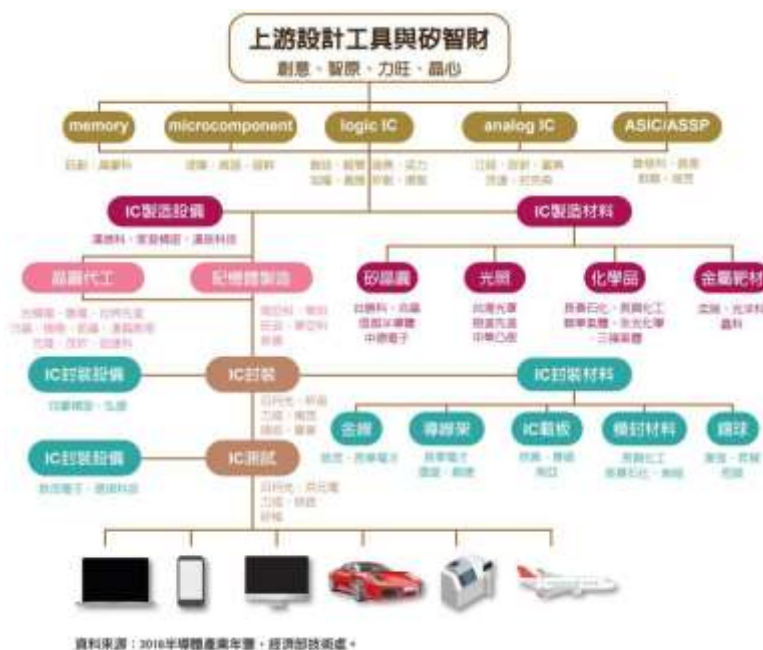
2018 年在科技龍頭美國，其國防部高級研究計畫局（DARPA）於啟動「電子復興計畫」（ERI, Electronic Resurgence Initiative），主要透過電路專業化（circuit specialization）針對後摩爾定律階段衍生的複雜性進行專案研發。五年計畫項目共分成三個重點：(1)結構、(2)設計和(3)材料與元件整合。結構包含軟硬體晶片系統（SDH 及 DSSoC），IC 設計包含電子裝置的智慧設計（IDEA）和開源硬體（POSH），材料與元件整合包含三維晶片系統（3DSoC）和新穎計算的材料（FRANC）。這也顯示了硬體與軟體相互加成及應用的時代已經來臨，軟硬結合是技術發展趨勢的必然。在摩爾定律已經失效的當下，新摩爾定律的大門打開，軟體與硬體疊加才能為客戶提供高性價比和易被繼承的產品。



圖六、美國 DARPA 於啟動「電子復興計畫」（資料來源：工研院 IEK 整理 2019 年）

2019年12月25日總統蔡英文於參訪「台積電晶圓第 18 廠」時表示，半導體產業是國家發展非常重要的戰略型產業，宣示要把臺灣發展為「亞洲高階製造及研發中心」。前經濟部沈榮津部長於同年12月16日出

席經濟日報與經濟部共同主辦的「投資臺灣論壇」時也表示，將推進臺灣成為「半導體先進製程中心」，推動產業朝向高科技研發及半導體製程等方向發展，維持臺灣在半導體產業的領先優勢。



圖七、臺灣半導體產業鏈及代表廠商(資料來源：經濟部、2018年)

依據觀察國際半導體發展趨勢，本計畫預測未來環境可能會有以下趨勢：

### 趨勢挑戰一、5G 驅動半導體製程創新

5G 在 2020 年即將迎來大規模的商用，作為行動通訊技術的重大變革，5G 技術將帶來全新的網路傳輸體驗，也將為半導體產業注入全新的活力。資策會產業情報研究所 (MIC) 指出，2019 年全球已有 32 個國家約 56 家電信商宣佈部署 5G 網路，其中 39 家電信商已正式開通 5G 服務，預估到 2020 年，全球將有 170 家電信商提供 5G 商用服務。

5G 的發展對所有手機、基地臺中的各種各樣的晶片，包括處理器、記憶體、感測器都帶來極大的提升，這些提升為整個儀器儀錶、生產測試產業帶來非常大的拉抬作用。而在 5G 應用發酵下，製造、醫療、能源等三

大應用商機可期，為滿足這三大場景需求，5G 對系統及元件提出了高速、寬頻、低功耗、高頻及低等多項技術要求，這也使得半導體製程技術創新與變革也勢在必行。

	2019	2020	2021	2022	全程預期效益
<b>一. 推動5G垂直應用場域實證</b>	<ul style="list-style-type: none"> <li>• 精進實證5G多元應用實驗場域，包括智慧城市實驗場域、物聯網應用場域、校園實驗網等</li> <li>• 精進5G應用實驗相關管理規範，包括實驗申請、場域申請、及應用領域管制等法規，以加速5G應用實驗的開展，並擴大實驗可驗證的功能與營運範圍</li> </ul>				<ul style="list-style-type: none"> <li>• 建立5G應用驗證實驗10件（分屬5個不同應用領域）</li> <li>• 帶動20家台廠參與5G實驗</li> <li>• 精進5G實驗或應用相關法規5件</li> </ul>
<b>二. 建構5G創新應用發展環境</b>	<ul style="list-style-type: none"> <li>• 協助降低5G新創業者之試辦平台、資金、法規等門檻，營造跨業合作平台，催生5G產業生態系</li> <li>• 統整學校課程、研究計畫、人才培訓，在職訓練等管道，培育5G技術與應用人才</li> <li>• 以政府力量建構5G民生公共物聯網、5G文化科技、5G智慧醫療等創新應用標準實驗，帶動5G產業茁壯發展</li> </ul>				<ul style="list-style-type: none"> <li>• 扶植10家5G新創業者跨業合作</li> <li>• 培育5G技術與應用人才4,000人</li> <li>• 建立5G創新應用標準實例3例</li> </ul>
<b>三. 完備5G技術核心及資安防護能量</b>	<ul style="list-style-type: none"> <li>• 建立5G前瞻技術能力、核心技術能量、及系統試驗平台，推動5G應用科技整合與垂直應用專網發展，寫成5G系統整合方案</li> <li>• 制訂我國5G資安整體發展政策，精進5G資安技術，打穩5G產品資安防護機制，並強化5G關鍵基礎設施及營運資安防護能力</li> </ul>				<ul style="list-style-type: none"> <li>• 推動10家台廠進入國際大廠5G可信賴供應圈</li> <li>• 5G國產品年產值新台幣500億元</li> <li>• 國產5G小基帶全球市佔率30%</li> <li>• 強化5G網路資安防護能力3件</li> </ul>
<b>四. 規劃釋出符合整體利益之5G頻譜</b>	<ul style="list-style-type: none"> <li>• 依產業需求與市場發展趨勢，完善我國5G頻譜政策的整體規劃，並與國際接軌；按階段完成對應的一覽表修訂，並展開含海外5G頻譜釋出的籌備作業</li> <li>• 進行我國5G頻譜整齊等事項，以利第一階段5G頻譜轉商作業進展順利完成，並視需要展開後續階段之5G頻譜整齊及釋商作業</li> </ul>				<ul style="list-style-type: none"> <li>• 制訂我國5G頻譜政策，引動產業投資與創新應用，並促進競爭與平衡城鄉發展</li> <li>• 如期完成我國第一階段5G頻譜釋商運作</li> </ul>
<b>五. 調整法規以創造5G發展有利環境</b>	<ul style="list-style-type: none"> <li>• 精進5G電信管理法規，以放寬電信市場競爭門檻及跨業合作彈性，並強化5G網路基礎設施共建共用，加速5G網路普及建設</li> <li>• 因應5G產業應用及技術發展架構，持續檢討並精進資通安全管理法及資安相關法規，以維護5G網路、5G應用之資通訊安全</li> </ul>				<ul style="list-style-type: none"> <li>• 完成電信管理法等法案立法程序並公告實施</li> <li>• 促成5G網路基礎設施於非人口密集地區共建共用</li> </ul>

圖八、臺灣 5G 行動計畫(資料來源：國發會、2019 年)

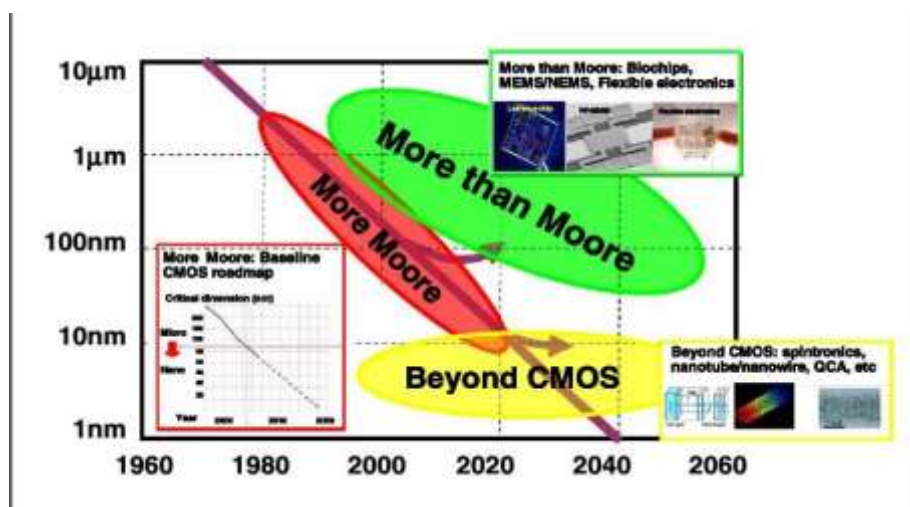
## 趨勢挑戰二、少量多樣且快速的特色製程創新

未來應用將需要不斷增加的資料量和要考慮的參數數量，顯然需要一種新的運算、感測和超安全傳輸方式，這也對傳統的半導體產業形成挑戰。工程師面臨的嚴峻挑戰是在性能和功耗之間取得適當平衡的創新解決方案，並開發縮短上市時間所需的各種軟體和工具，同時為目標應用帶來較大的總成本競爭優勢。

當前晶片製造業仍然遵循著兩條發展路徑向前演進：一條是推進微影節點，追求更小線寬的摩爾定律道路；另一條是基於成熟製程設備，不斷



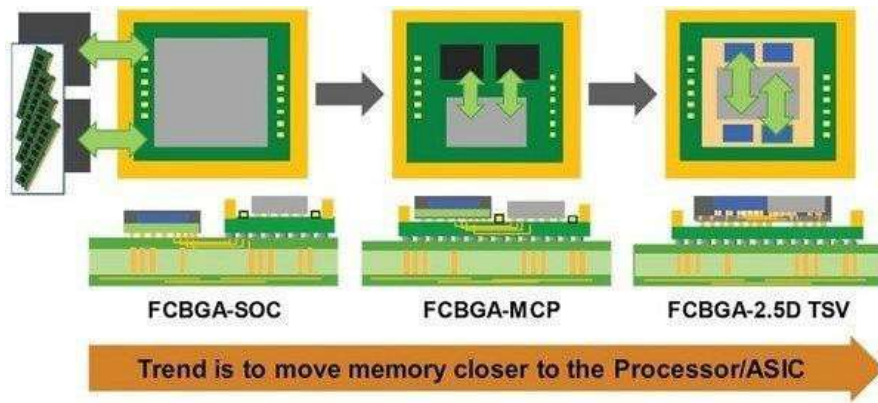
研發探索技術邊界，透過技術創新以提高晶片性能和可靠性，同時降低生產成本。



圖九、半導體晶片技術發展趨勢(資料來源：IEEE、2010年)

無論嵌入式儲存、功率半導體還是射頻 CMOS 元件，先進製程都扮演決定性推動作用的角色。例如現在邏輯電路採用的 FinFET 製程已經在 10 奈米以下節點穩定量產，而 NOR Flash 所採用的 floating gate 製程還在 40 奈米以上節點，所以 NOR Flash 難以完全整合到邏輯電路裡面。因此隨著市場需求的提高，以及製程的不斷演進，以 MRAM 為代表的新型記憶體是未來記憶體發展的方向。另外在 5G 全面商用的浪潮下，核心 5G 射頻製程需要精準的 PSP-SOI 模型，便於最佳化射頻前端模組及天線開關的設計。SOTB 製程基於 SOI 晶圓，可以極大地降低工作和待機電流，實現了相同性能下約 1/10 的傳統低功耗 MCU 元件的功率損耗。

針對半導體應用領域及其豐富變化，對於產品的性能要求更高了，在萬物互連的時代，也要用豐富的產品線和生態系統來應對。在另一個發展方向上，Chiplet 異質整合以及全晶圓晶片系統，正在創造封裝領域的 Gate Array / FPGA，極可能為原來的半導體產業鏈產生革命性的影響。未來透過大量預製共通基板，不僅可以提升良率、降低少量生產成本，同時也大幅縮短晶片的設計與製造時間。



圖十、先進的封裝發展趨勢(資料來源：AMKOR、2019 年)

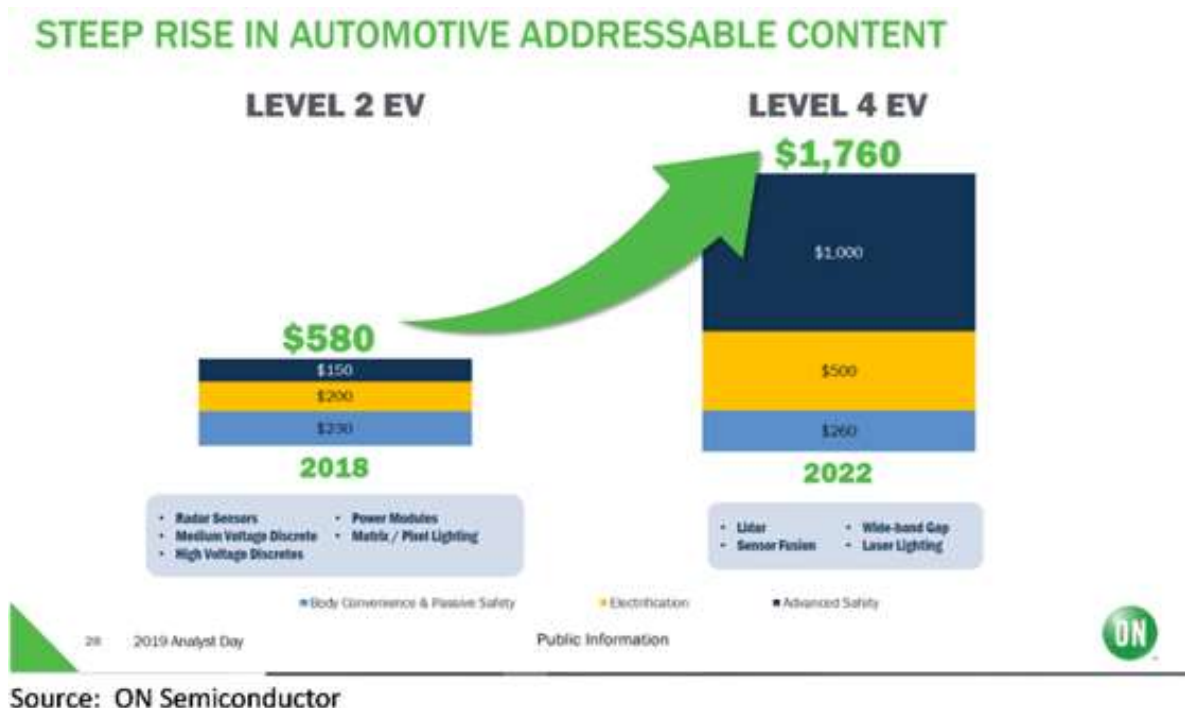
### 趨勢挑戰三、高階物聯應用促使半導體元件性能升級

智慧化趨勢從消費性的行動設備已向工業延伸，是另一波半導體晶片的創新需求。在工業感知、監控及量測的高速大量訊息的領域中，已產生了新性能特點的半導體元件的新需求，如更有效率的高頻元件、更密集的記憶體元件、更多樣性的晶片架構等。而隨著面臨的資料量級和複雜度急劇增長，AI 晶片需要先進的圖形處理、神經網路加速，以及短距離無線連接，都成為推動未來創新關鍵。

自動駕駛技術的不斷發展，包括 ADAS 系統、新能源技術等方面的全新產品需求也會帶動半導體元件需求的水漲船高。不僅自動駕駛、車聯網和新能源車發展都會帶來對記憶體需求的追加從硬體上來說，實現汽車智慧化需要更多異質整合（環境感知感測器、MCU、邏輯與記整合等），汽車電子各功能單元也都需要更高性能的快閃記憶體，包含隨著更多複雜的軟體程式碼不斷增加，從而對更高效能的非揮發性記憶體件形成強大需求。

不論是工業 4.0、自動駕駛，或者更廣義的 AIoT 所帶來的這波浪潮，者借助邊緣到雲端運算、AI、軟體可配置系統等方面的重大技術進步，將極大地提高工業生產的生產力、靈活性和安全性。基於大環境趨勢使然，新的物聯世界將有越來越多的工作負載轉移到邊緣端，也加大快速部署的重要性，需要實現更多的設備標準化和操作互通性，也需要更多開放的架構、統一的標準和開放的資訊傳遞等。





圖十一、自駕車等級與半導體/晶片成本(資料來源：國研院科政中心報導、2019年)

### 因應方案一、政策加持臺設備廠進入國際鏈

臺灣為全球半導體發展重鎮，2020年產值約為新臺幣 3.2 兆元，其中 IC 製造業產值占 56%、IC 設計占 26%、IC 封裝占 12%、IC 測試占 5%，顯示臺灣係以 IC 製造為半導體產業的發展主軸。為維持市場競爭力，國內半導體業者持續投入先進製程研發及其新產線建置，因而每年皆有製程與檢測設備採購需求。但由於先進製程條件日趨嚴苛，導致所需的製程與檢測設備不僅研發困難度高，而且耗費不貲，目前全球半導體設備市場皆由資金充沛的歐、美、日等國際大廠所主導。2020年前五大半導體設備供應商的總產值約為 605 億美元，約占比重 65.4%，較 2019 年增加 20.8%。因此，目前我國半導體廠商採購設備仍以國外大廠為主。

單位：百萬美元

排名(*20)	公司名稱	2019年營收	市占(%)	2020年營收	市占(%)	2020年/ 2019年
1	 APPLIED MATERIALS	13,468	17.3%	16,365	17.7%	21.5%
2	 ASML	12,770	16.4%	15,396	16.7%	20.6%
3	 Lam RESEARCH	9,549	12.2%	11,929	12.9%	24.9%
4	 TOKYO ELECTRON	9,552	12.2%	11,321	12.3%	18.5%
5	 KLA	4,704	6.0%	5,443	5.9%	15.7%
<b>前五大小計</b>		<b>50,043</b>	<b>64.1%</b>	<b>60,454</b>	<b>65.4%</b>	<b>20.8%</b>
全球產值		78,032		92,405		18.4%

圖十二、全球前五大半導體設備供應商營收規模(資料來源：VLSI Research2021 年)

國內半導體設備商多由自動化與系統整合廠商起家，或印刷電路板及顯示器設備供應商轉型，以後段封裝製程設備為主要供應項目。近年來，由於國內半導體廠持續擴充產能而帶動設備需求，於是吸引越來越多國內設備商跨入半導體設備業務。然而國內半導體設備供應商營運規模相較國外廠商小，大多數年營收低於新臺幣 100 億元，故需要政策支持發展協助產業發展，並鼓勵業者朝向開發先進製程所需之高階設備，提升我國半導體設備產業競爭力。

一般半導體設備開發程序包括：確定開發項目與了解客戶需求、擬定方案、審核方案、與客戶確定設計方案、設計開發、機構審核、零組件採購、機器組裝、機器測試與調整 ( $\alpha$ -site test)、包裝出貨、客戶驗機與產品驗證 ( $\beta$ -site test)、完成驗收與量產，其中驗機與產品驗證為開發之半導體設備能否導入客戶生產線的關鍵，通常先進製程使用的高階設備所耗費之驗證時程較長，且負擔費用極高，所需承擔失敗的風險也較大，藉由政府經費補助國內設備商於客戶端設備驗證所需費用，將可協助其順利跨過驗機門檻而成為量產設備，一旦獲得採用日後擴產勢必成為優先採購對象。

配合全球半導體製造製程推進與發展藍圖，藉全球研發創新夥伴計劃，引進國際設備大廠引進新設備，在臺執行開發、研發、採購與製造，強化臺灣在全球供應鏈研發的重要性，協助本地精密機械供應鏈廠商切入國際大廠供應體系，並持續且緊密合作，讓臺灣得以與其他競爭國抗衡甚至取得技術開發優勢。



圖十三、半導體設備行業投資風險示意圖(資料來源：本計畫整理)

本計畫 110-112 年所推動 13 項關鍵設備規格與國際領導廠商的競爭評比如下：

第 1 項：90 奈米製程厚鋁物理氣相沉積設備-天 O

現行晶圓厚鋁製程需要快速成膜，由天O科技開發之厚鋁製程物理氣相沉積設備可透過自有專利設計帶走反應腔體內之累溫，無須等待降溫分次鍍膜，可有效提升生產效率。

比較項目/公司	天 O	美國 A 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 鍍膜精度達<math>&gt;4\mu\text{m}</math></li> <li>■ 一次性可完成</li> </ul>	<ul style="list-style-type: none"> <li>■ 分多次完成</li> </ul>
市場佔有率(%)	$<1\%$	$>85\%$

第 2 項：3 奈米製程晶圓離子佈植機-漢 O

離子植入是利用電場將離子加速後直接射入矽晶圓以改善材料特性或調整元件電性。漢O科技為離子植入設備專業供應商，本案發展3奈米晶圓製程用離子植入設備，導入客戶晶圓生產線進行品質驗證。

比較項目/公司	漢 O	A 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 低能量離子束控制精準</li> <li>■ 客戶服務迅速確實</li> <li>■ 離子束平行度：<math>\leq\pm 0.5^\circ</math></li> <li>■ 離子能量純度：<math>\geq 99.8\%</math></li> </ul>	<ul style="list-style-type: none"> <li>■ 離子束控制略差</li> <li>■ 客戶服務彈性低</li> <li>■ 離子束平行度：<math>\leq\pm 1.0^\circ</math></li> <li>■ 離子能量純度：<math>\geq 99\%</math></li> </ul>
市場佔有率(%)	30%	70%

第 3 項：化學機械研磨 PAD 量測設備-大 O

大O科技開發半導體化學機械研磨之PAD量測監控設備，可即時監控研磨PAD表面形態變化及磨耗情形，減少產品不良及耗材成本。

比較項目/公司	大 O	S 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 面域測量</li> <li>■ 軌跡分析與重建</li> <li>■ 多重掃描模式建立</li> <li>■ 解析度 0.15um</li> </ul>	<ul style="list-style-type: none"> <li>■ 單點測量</li> </ul>
市場佔有率(%)	100%	

#### 第 4 項：晶圓光罩表面電漿清潔設備-馮 O

馮O搭配客戶需求開發客製化先進晶圓光罩表面電漿清潔設備，以寬幅式常壓電漿及單點式常壓電漿，去除光罩上面之有機、無機污染物，保護光罩避免微塵的污染進而增加晶片生產良率。

比較項目/公司	馮 O	客製化設備 無相關競爭廠商
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 量測 150×150mm<sup>2</sup> 範圍內 36 個點之水滴角值</li> <li>■ 電漿處理後水滴角值為 &lt;math&gt;&lt; 10^\circ&lt;/math&gt;</li> </ul>	
市場佔有率(%)	100%	

#### 第 5 項：SoIC 銅導線光阻去除設備-弘 O

SoIC製程需將多個小晶片整合成一個更小且薄的系統單晶片，弘O開發之濕式銅導線製程設備可符合客戶所需之銅導線光阻去除要求。

比較項目/公司	弘 O	美商 L 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 無光阻殘留</li> <li>■ 藥液回收率 &gt; 98%</li> </ul>	<ul style="list-style-type: none"> <li>■ 無光阻殘留</li> <li>■ 藥液回收率~95%</li> </ul>
市場佔有率(%)	50%	35%

第 6 項：厚膜光阻塗佈顯影設備-億 O 鑫

億O鑫發展全自動塗佈顯影設備，將導入RDL製程之厚膜塗佈顯影製程，預計通過客戶生產線驗證後，可取代國外TEL設備。

比較項目/公司	億 O 鑫	T 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 真空取片</li> <li>■ 可客製 8/12 吋共用</li> <li>■ 三重熱技術</li> <li>■ 雙循環加熱系統</li> <li>■ 智慧自檢，預防保養</li> <li>■ 60um 光阻膜厚不均勻度&lt;3%(客製化規格)</li> </ul>	<ul style="list-style-type: none"> <li>■ 夾取式取片</li> <li>■ 尺寸無法共用</li> <li>■ 雙重加熱技術</li> <li>■ 單循環加熱系統</li> </ul>
市場佔有率(%)	<1%	約 95%

第 7 項：RDL 製程金屬種子層物理氣相沉積設備-力 O

力O精密開發之高真空濺鍍設備可提供最佳的氧化物去除率，進而降低在更小的晶片中製作更多的電晶體時，所帶來的耗電、發熱問題。

比較項目/公司	力 O	A 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 孔內鍍膜厚度達表面厚度 50%</li> <li>■ 膜厚不均勻度&lt;5%</li> </ul>	<ul style="list-style-type: none"> <li>■ 孔內鍍膜厚度達表面厚度 50%</li> <li>■ 膜厚不均勻度&lt;10%</li> </ul>
市場佔有率(%)	<10%	90%

第 8 項：RDL 製程介電層貼合設備-志 O

志O工業開發晶圓級RDL介電製程設備，可解決堆疊層數增加所需之導通需求。

比較項目/公司	志 O	日本 Nitto
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 貼合最大壓力 5kg/cm<sup>2</sup></li> <li>■ 最高溫度 130°C</li> <li>■ 不限定材料</li> </ul>	<ul style="list-style-type: none"> <li>■ 貼合最大壓力 1kg/cm<sup>2</sup></li> <li>■ 最高溫度 100°C</li> <li>■ 限定材料</li> </ul>
市場佔有率(%)	30%	70%

第 9 項：晶片取放固晶設備-均 O

均O開發先進封裝高精度固晶製程設備，可完成客戶所需之高精度、高產出、異質整合之熱壓固晶製程。

比較項目/公司	均 O	S 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 量產精度<math>\pm 3 \mu m</math></li> <li>■ 取經及壓合同時作業</li> <li>■ 高精度對位視覺鏡頭及相機</li> <li>■ 客製化與售後服務優</li> </ul>	<ul style="list-style-type: none"> <li>■ 量產精度<math>\pm 5 \mu m</math></li> <li>■ 取經及壓合排序作業</li> <li>■ 一般鏡頭</li> <li>■ 客製化及售後服務反應慢、費用高</li> </ul>
市場佔有率(%)	10%	約 85%

第 10 項：元件封裝抗電磁波鍍膜設備-凌 O

凌O開發Conformal Shielding PVD鍍膜設備，可提高客戶產量（UPH）及降低EMI屏蔽解決方案的整體成本。

比較項目/公司	凌 O	C 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ UPH：36,000 pcs/h</li> <li>■ 靶材利用率：&gt;75%</li> <li>■ Cu 靶材壽命：&gt;3800kwh</li> <li>■ 膜厚不均勻度：<math>\leq \pm 5\%</math></li> </ul>	<ul style="list-style-type: none"> <li>■ UPH：28,000 pcs/h</li> <li>■ 靶材利用率：&gt;70%</li> <li>■ Cu 靶材壽命：&gt;3600kwh</li> <li>■ 膜厚不均勻度：<math>\leq \pm 10\%</math></li> </ul>
市場佔有率(%)	60%	30%

第 11 項：探針卡光學檢量測設備-旭 O

旭O機械發展先進製程晶圓檢測探針卡光學檢量測設備，具備高解析 Hybrid光學檢量測及AI辨識技術，並開發高精準的對位及元件辨識軟體技術，使其與現有電性檢測具互補性。

比較項目/公司	旭 O	客製化設備 無相關競爭廠商
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ AOI 光學解析度<math>\leq 20</math> 微</li> </ul>	

	米 <ul style="list-style-type: none"> <li>■ 光學倍率 10X~80X</li> <li>■ 客製化量測數據分析</li> </ul>	
市場佔有率(%)	100%	

第 12 項：探針卡電性測試設備-思 O

思O科技發展多通道高精度多功能之探針卡測試平台，取代原有設備之PIN COUNT數不足的之問題，並符合未來之測試需求。

比較項目/公司	思 O	A 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 軟硬體可搭配客戶端設計及製造</li> </ul>	<ul style="list-style-type: none"> <li>■ 提供標準規格產品，再由客戶端自行調整</li> </ul>
市場佔有率(%)	10%	80%

第 13 項：晶圓電子束掃描檢測設備-台 O 電 O

台O電O開發電子束掃描檢測及缺陷分析設備，可進行晶圓在切割前後的缺陷結構形貌/異常成份之定位檢測，滿足客戶缺陷分析需求。

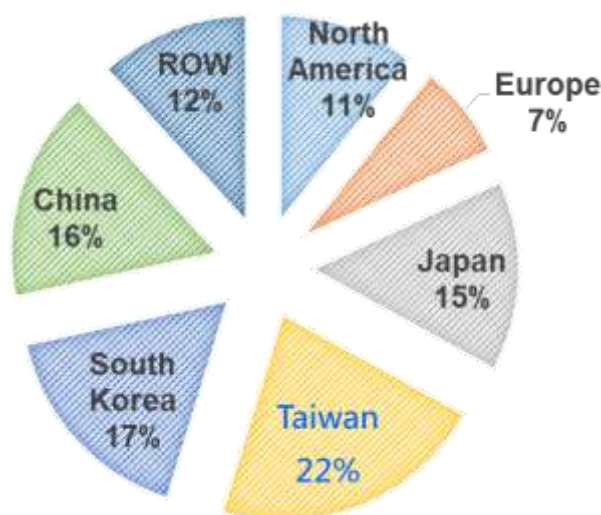
比較項目/公司	台 O 電 O	日本 H 公司
規格、技術、服務比較	<ul style="list-style-type: none"> <li>■ 可檢測範圍直徑 38.4cm</li> <li>■ 不受樣品翹曲度 3mm 影響</li> <li>■ 累積電荷減除-真空紫外光激發技術</li> </ul>	<ul style="list-style-type: none"> <li>■ 可檢測範圍直徑 30cm</li> <li>■ 累積電荷減除-低加速電壓模式</li> </ul>
市場佔有率(%)	10%	> 60%

因應方案二、優先研發管制性半導體材料

2019 年全球半導體市場規模近 4,357 億美金，其製造主要集中於亞太地區，半導體產值亦達 861 億美金，中下游半導體設計、製造、封測導銷售專業分工且產業聚落完整，然最上游半導體材料供應卻長期把持於外商手中。



半導體材料應用於晶圓生產、晶片製造、3D 載板製作與晶片封裝等環節。由於半導體製造至封測技術的複雜性，從晶圓裸片到晶片至成品，中間需要經過氧化、擴散、清洗、蝕刻、塗佈、罩幕、曝光、光刻、蒸鍍、濺鍍、離子佈植、連線、被覆、載板以及封裝測試等上百道特殊的技術步驟。半導體技術的不斷進步，也帶動了上游專用材料與設備產業的快速發展。就半導體材料而言，主要應用領域集中在晶圓生產至晶片封裝環節，依SEMI 整理之結果，2019 年半導體材料市場共計 525 億美金，前段製程占 328 億美金，後段封裝占 197 億美金，以國別而言臺灣係目前全球最大需求國，共計 114 億美金（22%），其次為韓國（17%）、中國（16%）及日本（15%）。



圖十四、2019 全球半導體材料地區需求占比(資料來源：SEMI、2019 年)

前段製程除了矽晶圓與少部分光罩，後段製程有部分中低階構裝材料有能力自製外，其他材料幾乎全部掌握於外商手中，一方面是因為高階精密材料開發時間長，另一方面是國內材料廠商缺乏產品驗證技術，下游終端廠商已有固定配合的供應商，且換料可能影響製程穩定性，故缺乏使用國產原料之動力。

2019 年 7 月 1 日日本經濟產業省宣布，日本選擇性對南韓限制出口三項半導體材料，包含含氟聚醯亞胺、光阻及氟化氫，便直接衝擊韓國半導體產業稱霸全球之計畫，實際上，日本輸出管制的戰略材料項目與半導體相關的材料共計 28 項（詳如表一），過度仰賴海外原料供給的臺灣半導體產業也暴露在同樣風險中，提升半導體材料自主是強化產業競爭之基石，尤以管制材料項目應列為優先研發。



表一、日本輸出管制項目盤點表

No.	ECCN	材料項目	說明
1	1A003	芳香族聚醯亞胺(PI、PSPI及其單體)	芳香族聚醯亞胺製造之液狀、膜狀、片狀、捲帶狀或絲帶狀製品 “可熔融”、非可熔融、感光性、非感光性
2	1C001	電磁波吸收材料(5G 應用)	a. 吸光波：吸收頻率超過 $1.5 \times 10^{14}$ Hz，但小於 $3.7 \times 10^{14}$ Hz 之材料，且對可見光不具穿透性者；
3			b. 吸電磁波：本質上為導電性聚合材料，其‘體積導電率’超過 10,000 S/m (Siemens/metre)，或‘片(表面)電阻率’低於 100 ohms/square，且以下列任一聚合物為主： 1. 聚苯胺 2. 聚吡咯 3. 聚噻吩 4. 聚苯乙烯 5. 聚噻吩乙烯(PSS)。
4	1C007	陶瓷粉末、非“複合”陶瓷材料、陶瓷“基質”、“複合材料”及前驅材料：	c. 以玻璃或氧化物為“基質”，且以纖維強化之陶瓷-陶瓷“複合”材料，並具下列所有特性： 1. 矽-氮(Si-N)； 2. 矽-碳(Si-C)； 3. 矽-鋁-氧-氮(Si-Al-O-N)； 4. 矽-氧-氮(Si-O-N)；
5			d. 具有或不具連續金屬相態之陶瓷-陶瓷“複合”材料，內含顆粒、鬚晶或纖維，其“基質”由矽、鋁或硼之碳化物或氮化物構成；
6			e. 用以生產本項所述任何相態之材料的前驅材料(即特殊用途聚合物或有機金屬材料)，如下： 1. 聚二有機矽烷(用以生產碳化矽)； 2. 聚矽氮烷(用以生產氮化矽)； 3. 聚碳矽氮烷(用以生產具有矽、碳及氮成分之陶瓷)；
7			f. 以氧化物或玻璃為“基質”，以下列任一系統之連續性纖維強化之陶瓷-陶瓷“複合”材料： 1. 氧化鋁(Al <sub>2</sub> O <sub>3</sub> )(CAS 1344-28-1)； 2. 矽-碳-氮(Si-C-N)。
8	1C008	非氟化聚合物(PI 單體)	a. 醯胺，如下所列： 1. 雙順丁烯二醯亞胺； 2. 芳香族聚醯胺-醯亞胺(PAI)，其‘玻璃轉換溫度(Tg)’超過 563K(290 °C)； 3. 芳香族聚醯亞胺，其‘玻璃轉換溫度(Tg)’超過 505 K(232 °C)； 4. 芳香族聚醯醯亞胺，其‘玻璃轉換溫度(Tg)’超過 563 K(290 °C)；
9			b. 聚亞芳基酮類
10			c. 聚亞芳基硫化物，其中亞芳基為聯亞苯基、三亞苯基或其組合
11			e. 玻璃轉換溫度(Tg)超過 563 K(290 °C)之聚聯苯醯砒

No.	ECCN	材料項目	說明
12	2B350	化學製造設施、裝備及零件	a. 反應槽、容器、管路、外殼(閥體)、預製外殼襯裏、抗腐蝕，由下列任一材料製造： 2. 含氟聚合物(聚合物或彈性材料含氟重量百分比超過 35 %者) 3. 玻璃(包括玻璃化鍍膜或搪瓷鍍膜或玻璃襯裏) 9. 石墨或‘碳石墨’ 10. 碳化矽 11. 碳化鈦 12. 陶瓷材料如下： a. 以重量計算，碳化矽純度在 80 %或以上； b. 以重量計算，氧化鋁(礬土)純度在 99.9 %或以上； c. 氧化鋇
13	3C001	基板材料(異質磊晶)	任一材料堆疊磊晶生長多層膜之“基板”所構成之異質磊晶材料 a. 碳化矽(SiC) b. 鎵或銦之 III/V 族化合物。
14	3C002	光阻	正光阻，其使適用於波長小於 245 nm，但等於或大於 15 nm，(ArF or KrF 光阻)
15			其使適用於波長小於 15 nm，但大於 1 nm；EUV 光阻
16			用於表面影像技術而被最佳化之所有光阻。[表面 Imaging 技術用光阻(TARC)/表面 Imaging 技術用光阻(BARC)]
17			所指利用熱或光固化製程之壓印微影設備設計或最佳化之光阻。[Imprint lithography 用光阻熱可塑性、光硬化性材料"]
18	3B001g~j	光罩	設計與電子束或離子束配合使用之所有光阻，且靈敏度等於或優於 0.01 $\mu\text{coulomb}/\text{mm}^2$ ；E-beam
19			ArF PSM(Phase shift mask)(相轉移膜)、Pellicle
20		光罩鍍膜層材料	鈾和矽的多層反射結構的 mask blanks
21		無光罩製程材料	Imprint lithography template(壓印光刻模板)
22	3C003	有機-無機化合物(ALD precursor)	a. 純度(金屬為基準)優於 99.999 %之鋁、鎵或銦之有機金屬化合物； b. 純度(無機元素為基準) 優於 99.999 %之有機砷化物、有機銻化物、及有機磷化物。
23	3C005a	半導體基板材料	單晶：碳化矽晶圓(SiC)、氮化鎵(GaN)、氮化鋁(AlN)或氮化鋁鎵(AlGaIn)之半導體“基板”，或錠、圓柱狀、其它型態之上述材料，在 20 °C 時電阻率大於 10,000 ohm-cm 者。
24	3C006 & 3C005b	多晶型基板材料	多晶型基板(Polycrystalline substrates)：所述“基板”，至少有一個磊晶層為碳化矽，氮化鎵，氮化鋁或氮化鋁鎵。

No.	ECCN	材料項目	說明
25	6C004	光學材料	a.由化學氣相沈積製程生產之硒化鋅(ZnSe)及硫化鋅(ZnS)“毛坯基板”，具有下列任一特性： 1. 體積大於 100 cm <sup>3</sup> ；或 2. 直徑大於 80 mm，其厚度為 20 mm 或以上；
26			b.由碳化矽或鍍混鍍(Be/Be)沈積材料構成之“毛坯基板”，其直徑或主軸長度超過 300 mm；
27			c.於波長超過 200 nm，但不超過 14,000 nm 時之光吸收率低於 10 <sup>-5</sup> cm <sup>-1</sup> 之人造鑽石材料
28	1C350	半導體化學品	化學品，可用作毒性化學藥劑之前驅物如下，及含一或多種該化學品之“化學品混合物”第 24. 氟化氫(7664-39-3) 但不管制含有 1 種或以上，“化學品混合物”，惟化學品混合物中所含上列管制化學品個別成分之重量百分比不超過 30 %

除了日本管制項目外，部分非管制材料亦有在地化之急迫性，如近年中美貿易戰角力下，美國祭出微量原則 (De minimis rule)，限制其他國家供應服務或商品給中國。倘若其他國家製造的高科技產品中，美製零組件或材料對其總值占比超過 25%，則國外廠商在將這些產品供應至中國時，必須先向美國申請執照，華盛頓也可直接阻止產品運送至中國。因目前半導體製程使用之多項原物料來自美國，未來可能間接造成臺灣半導體製造商無法出貨中國，為提前控管風險，建立自主化材料供應是當務之急。

本計畫 112 年推動 7 項關鍵材料規格與國際領導廠商的競爭評比如下：

第 1 項：六吋半絕緣碳化矽晶圓材料

開發高品質低缺陷之 6 吋半絕緣碳化矽晶圓及高品質 GaN on SI SiC 磊晶圓，以符合客戶的需求。

名稱項目	本計畫環球晶圓(4" v.s 6")	CREE 公司(6")	II-VI 公司(6")
1.1 Wafer 價格	1,500-1,800 USD/pc	6,500 USD/pc	6,000 USD/pc
1.2 SI- SiC Wafer	1,200 pcs/year	9,000 pcs/year	8,500 pcs/year
2.產品上市時間	4" 已上市(2019) 6" 計劃完成後(2023)	已上市	已上市

第 2 項：原子層沉積前驅物

預計開發半導體級高純度三甲矽烷基胺(TSA)前驅物，建立我國半導體級 ALD 前驅物製造技術，降低對國外材料之依賴，以確保能快速研發新產品及維持生產競爭優勢。

公司 比較項目	本計畫	Air Liquid	Hansol
1. 價格(單位：千元/公斤)	75 (114年)	160~180 (109年)	
2.上市時間	未上市	已上市	已上市
3.技術比較/服務比較			
(1)在地化供應	O	X	X
(2)成本	優	劣	劣
(3)產能 (噸)	20	40~46	
(4)純度	優	優	優

### 第 3 項：晶圓保護用聚醯亞胺介電材

開發具感光性之聚醯亞胺晶圓保護介電材，提供晶圓製程保護及元件信賴性，強化國內半導體上中下游完整供應鏈，鞏固並提升產業競爭力。

公司 比較項目	本計畫	日本 H 社	日本 A 社
1.價格(單位：USD/Kg)	1080	1200-1300	1200-1300
2.上市時間	預計 2023	2015	2019
3.技術比較/服務比較			
(1) 材料物性	高機械強度( $\geq 5\text{GPa}$ ) 高耐熱性( $T_g 250^\circ\text{C}$ ) 固烤時間短(1 hr)	機械強度較低(2.9GPa) 耐熱性較差( $T_g 227^\circ\text{C}$ ) 固烤時間短(1 hr)	機械強度較低(3.0GPa) 耐熱性較差( $T_g 220^\circ\text{C}$ ) 固烤時間長(2 hr)
(2) 介面附著性	提升附著力 (鈍化層&金屬走線) 提升元件信賴性	信賴性測試未達 客戶要求	信賴性測試通過 客戶要求
(3) 客戶服務	具備地緣優勢，能配合客戶需求，快速提供整合性解決方案	研發與技術人員皆須從日本派過來，對應速度較慢	研發與技術人員皆須從日本派過來，對應速度較慢

### 第 4 項：DUV 光阻配合材料

本計畫預計開發兩種 DUV 光阻用配合材料，包括底材及表面改質劑，此兩種材料於先進製程中扮演極關鍵角色，於微影蝕刻製程中不但可增強圖案化且可調控光阻表面以保護微細的線路。

比較項目 \ 公司	本計畫	外商公司
1.價格(單位：千元/加侖)	45	~75
2.上市時間	2023/Q1	已上市
3.技術比較/服務比較		
(1)技術優勢	耐化性佳，耐乾蝕刻及濕蝕刻，對基板附著性佳，蝕刻速率快	Hardmask 材料技術純熟
(2)品質優勢	光阻技術純熟，精準度高，不良率低	從最上游原材料及最終成品，為一條龍式生產，品質及良率掌控度高
(3)技術服務	彈性且快速	時效無法符合需求

#### 第 5 項：晶片封裝底部填充膠

本計畫開發高功能性、高信賴性、高流動性需求的晶圓級封裝材料或是未來 5G 應用所需的天線構裝(Antenna in Package, AiP)需求的 underfill 底部填充膠材。

比較項目 \ 公司	本計畫	日本N公司
1.價格(單位：Kg)	NTD 30,000	NTD 60,000
2.上市時間	2023	1996
3.技術比較/服務比較		
(1)粉體含量 (wt%)	67	67
(2)粉體粒徑大小(μm) (mean/ max.)	1/ 5	1/ 5
(3) 膠材黏度 (cps@25°C) (1rpm / Shear rate : 3.84 1/S)	55,000	55,000

#### 第 6 項：低損耗射頻晶片模組材料

本計畫預計開發投入高頻天線模組材料，滿足其模組化、多面向及系統廣域天線佈建需求。

比較項目 \ 公司	本公司	村田製作所(日)	環德電子
1.價格(單位：NT/unit)	250	400	500
2.上市時間	2021/Q4	2020/Q2	未知
3.技術比較/服務比較	LTCC	LTCC	LTCC
(1)產品形式	整合晶片天線模組	陣列天線模組	陣列天線模組
(2)晶片種類	8通道相位移晶片	無	雙通道相位移晶片
(3)封裝方式	晶片封裝於模組另一側	另外放置於通訊電路板上	另外放置於通訊電路板上

#### 第 7 項：IC 封裝用感光性聚醯亞胺絕緣材料

本計畫開發 180°C 低溫硬化負型 PSPI，可將不同功能的 die 整合在一起，且解決封裝的疊構之間異質介面的問題，並具高機械特性、耐化性且可異質介面匹配的需求。

比較項目/公司	本公司	Asahi	Fujifilm
1.價格(單位： )	具競爭優勢	高	高
2.產品上市時間	2022	已上市	已上市
3.技術比較	優	優	優
(1)樹脂	Polyamic ester	Polyamic ester	Polyamic ester
(2)硬化溫度	180°C	200°C	200°C
(3)合成方式	無氣	含氣	含氣

#### 因應方案三、發展完整高頻微波技術鏈與解決方案

傳統上高頻微波元件以 GaAs 元件技術為重心，GaAs 雖具備優越之高頻特性，但由於材料之基本物理特性，生產用晶圓至今限制於 6 吋，產業規模不易放大，成本難以下降。同時，GaAs 元件輸出功率小、散熱特性不佳，未來在毫米波以上頻段，這些缺點將更加明顯，導致未來系統之設計將更加複雜與昂貴，不僅增加了建置之障礙，也將大幅提升在未來之操作營運與維護之成本。故對未來 6G 建設與營運之需求，產業須有新的對策來克服預期之障礙，相對於如 GaAs、InP 等之第二代半導體材料，

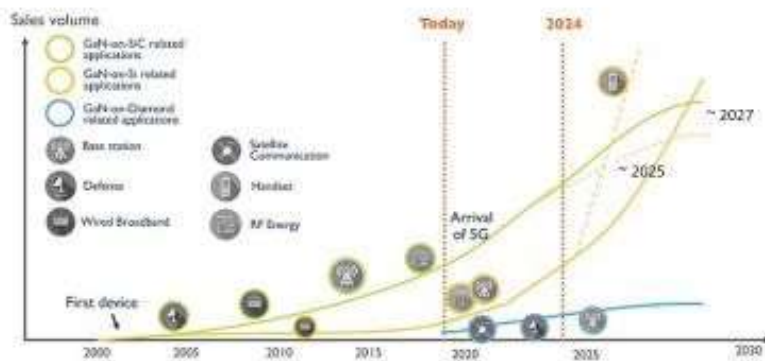


第三代半導體材料的 GaN 具備了良好的潛力可以克服上述之障礙。GaN 同時具備了高頻與高功率之優秀特性，在較低頻之釐米波高功率（基站）市場上已逐漸取代傳統之 LDMOSFET，在未來高頻毫米波應用上更有取代 GaAs 之趨勢。同時 GaN 元件也可製作於大尺寸 Si 基板上，故可以運用標準 CMOS 產線之先進製程技術與經濟規模之優勢，大幅降低成本。整體而言 GaN on Si 之元件特性與生產結構尤其適合 AIoT 與未來 B5G / 6G 需要大量布置低成本基地台之特性。市場趨勢預測 GaN on Si 具備巨大之市場潛力，保守估計 2030 前，GaN on Si 市場可望超越 GaN on SiC。GaN on Si 能否超越 GaN on SiC 之關鍵即在於大尺寸製程技術之成熟度。GaN on Si 與 GaAs 等元件有相當不同之特性，故不僅在元件設計、製造上須有不同於傳統高頻元件之作法，在電路設計、方法與相關 IP 以至於模組封裝更須有革命性創新，開發 B5G / 6G 新的高頻技術鏈，並建構產業鏈。

## On Si vs. SiC?

### GaN-on-SiC, GaN-on-Si, GaN-on-Diamond: future developments

(Source: RF GaN Market: Applications, Players, Technology and Substrates 2019 report, Yole Développement, 2019)



<https://www.everythingrf.com/News/details/8486-RF-GaN-Market-Will-Grow-to-2-Billion-by-2024>

圖十五、GaN 高頻市場規模預測(資料來源：Yole、2020 年)

因應人工智能物聯網 (AIoT) 帶動行動通訊技術快速發展，資料傳輸的頻率越來越高、速度越來越快，高速數位電路中，訊號線對雜訊的效應更加敏感，加上高增益高指向性天線與散熱需求，需要新一代系統模組封裝技術以維持良好訊號傳輸特性並避免雜訊干擾。國際大廠英飛凌發展新一代嵌入式晶圓級球閘陣列 (Embedded Wafer-level Ball Grid Array, eWLB) 技術，使射頻元件操作頻率達 252 GHz，台積電則擴展 InFO 技術應用，開發 Antenna in Packaging (InFO-AiP) 技術，達成射頻模組體積微小化，

天線效益增強 40%目標。為達成天線、開關 (switch) 與功率放大器系統整合，本計畫投入Antenna in SiP (AiSiP) 技術開發，結合高導熱低介損模封 (molding compound) 材料、電磁屏蔽材料、散熱結構設計與低損耗電路設計等技術，開發新一代B5G / 6G 系統應用超高頻系統整合模組。

針對下世代B5G/6G 無線通訊往更高頻發展之趨勢，需要更高操作頻率、更低傳輸損失、更高散熱效益封測之完整解決方案，發展 GaN 先進製程技術，據以推進並提升國內在 III-V 與矽半導體產業製程之研發，搶先布局下世代 B5G / 6G；甚至 THz 更高頻先進製程與超高頻功率放大器之開發、設計及超高頻前端模組設計技術，搶先布局下世代 B5G / 6G 甚至 THz 之龐大應用商機。



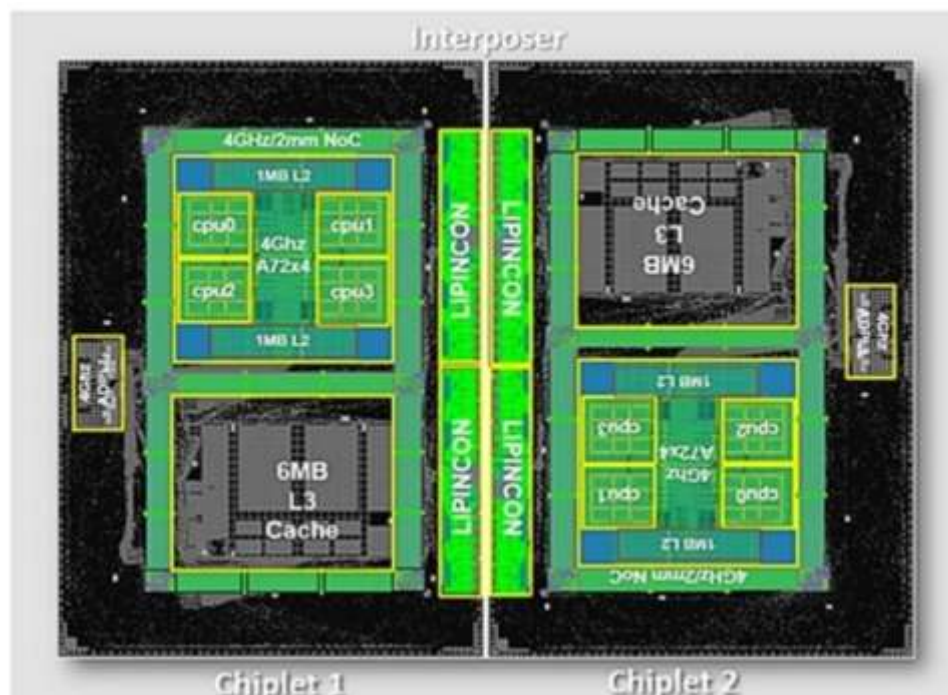
圖十六、國際主要標準組織已開始對 B5G/6G 進行討論(資料來源：本計畫整理)

#### 因應方案四、發展System-in-Silicon 異質整合創新技術

半導體產業發展超過四十年，面對大數據應用需求所帶來之運算需求量以指數成長持續上升情況，且面臨到摩爾定律日漸趨緩所導引之成本大幅上升的挑戰，使一般廠商已無力負擔半導體先進製程(<5 nm)的開發成本。雖然運用 Chiplet/異質整合的方式可延續摩爾定律進行系統整合，但在 AIoT 少量客製化的產品特性下，使產線無法有效提高產品的良率，降低生產成本與縮短產品開發時程，造成 time to market 推動上的困難。面



對無法有效提高產品的良率，降低生產成本與縮短產品開發時程等三大問題，需要新的晶片架構思維、設計與製作及異質整合技術，以增進產業 AIoT 創新競爭力。



圖十七、Chiplet 技術之雙小晶片系統實例(資料來源：數位時代報導、2019 年)

現存垂直分工明確的半導體產業特性的優點是可提高標準化設計下大量生產的良率，良率一提高，成本自然具有競爭性，所以整個國內產業的競爭力都必須圍繞著良率及成本，而其背後就是標準設計及大量製造。但這個生態無法滿足新創產業對於創新電路及系統的多樣性需求。本計畫提出一種預製型可調適模組電路封裝的創新專利方向，改變現有一種晶片及系統電路所設計的封裝互連線只能滿足一個產品需求的作法。透過此專利創新結構，擷取整體晶片及系統電路封裝中最耗時間及影響良率的部份，將此晶片及系統電路封裝核心部分進行可調適模組電路設計，對此共用型可調適模組電路進行大量製造，提高其良率，且因此可調適模組電路為預製型，所以在成本及交期上都有很大的競爭優勢，其應用即可滿足新創產業對於創新電路及系統的多樣性需求。

隨著行動通訊技術由 4G 走向 5G，連接數十億設備的人工智能物聯網 (AIoT) 將不停創造、處理並交換大量數據，AI 處理器需要整合更高容

量記憶體儲存資料，並透過高效率電源管理技術降低功耗負載。法國著名科研機構電子暨資訊技術實驗室（CEA-Leti）整合國際大廠意法半導體（STMicroelectronics）研發能量，共同於 2020 年 ISSCC 發表高速運算應用 96 核心處理器技術，將主動式中介層（Active interposer）與 6 晶片組（Chiplets）進行 3D 整合，達成低延遲（0.6 ns/mm）、高頻寬密度（3Tb/s/mm<sup>2</sup>）與高效能電源（82%，較現行技術提升 10%）目標。本計畫透過晶圓級系統封裝整合不同功能數位與類比元件，形成主動式矽中介層（Siinterposer），並透過 3D 整合落實高儲存容量晶片組系統封裝，提升 20% 信號傳輸速率與 50% 功耗表現。

另一方面，臺灣半導體封測產業鏈缺乏 3D 集成／異質整合技術平台，無法快速有效整合國產不同製程晶片（處理器、AI 晶片、記憶體、感測器等），滿足終端裝置運算需求。透過本分項之異質整合平台，利用堆疊樂高積木架構，統整不同功能及運算能力的晶片。先進異質整合封裝技術的發展，扮演著降低成本及提高晶片整合功能之至關角色，透過建立臺灣異質整合封裝 Chiplet 共通介面標準，提高國產晶片的運算速度與系統整合互通性，讓少量客製化的 AIoT / XR / VR 應用能快速發展。

此外，少量客製化的晶片產品要進行系統整合任務，實屬高階技術，國內大多數晶片業者欠缺在應用、晶片架構及軟體支援這三方面的整合技術，導致產能不足，再加上國內 IC 設計廠商缺乏與國際軟體大廠（如微軟）的鏈結，面臨國際大廠積極投入的環伺威脅下，降低臺灣半導體封測技術產業於國際上之能見度。目前產業發展所面臨的少量客製化議題需超前佈署下世代晶片封裝技術，發展多樣可適性異質整合、異質共用介面等技術，可協助本國 IC 產業鏈運用共用介面於裝置端晶片，取得新產品快速開發之契機。

而在系統整合層面，嵌入式系統應用範疇相當廣泛，其關鍵核心處理器單元在系統中扮演著運算和資源管理的重要角色，往往需針對特定應用場域所訂作。然而處理器的資源通常非常有限，因此處理器的設計成為是否能運用最低的成本，達到最高效能的關鍵。其設計考量集中在耗電量、編譯程式碼密度、周邊整合度以及硬體加速四個方面。

嵌入式處理器的應用開發相當繁瑣複雜，於產品開發中扮演著極為關鍵的腳色。當其中一顆處理器生命週期結束時，往往會造成該項產品被迫

終止生產。本計畫提出一套完整的解決方案，透過可調式多元邏輯控制閘，針對既有系統硬體模組，隨時可替換處理器控制單元，如此將不再因更換處理器而需耗費大量時間成本來重新開發。

#### 四、本計畫對社會經濟、產業技術、生活品質、環境永續、學術研究、人才培育等之影響說明

本計畫以發展關鍵核心技術、完善國產自主產業鏈，全程推動國內外優質養成人才達 180 人次以上，並協助推動 4 件材料導入 $\beta$ -site 製程驗證，擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，為我國 A 世代半導體產業創造新價值。引導半導體產品創新，全程協助 15 項半導體前後段設備進入國內半導體終端廠通過品質驗證測試，以加速 $\beta$ -site 整機驗證，引進 2 家國際半導體設備大廠重要關鍵設備或模組來臺生產，建立規模化系統設計服務與整廠輸出，延伸我國產業全球布局，活絡市場投資，為我國 A 世代半導體產業創造新機會。

##### • 社會經濟

我國半導體設備產業約有 126 家廠商，且中小企業比率高達 90%，公司在營運規模、研發經費規模、研發風險承受度等皆不如國際設備大廠。藉由本計畫「 $\beta$ -site 整機驗證補助」方案推動之下，可有效加速國內半導體設備 15 項(含)以上通過半導體指標終端廠產線測試時程，並降低設備業者開發資金壓力及研發風險，未來成果可擴及至其他半導體相關製程終端廠商，提升我國半導體設備產值。

根據統計處資料，2015 至 2019 年半導體設備產業年複合成長率約 4%，以此產業情境推估 2027 年產值可達新臺幣 580 億元。如透過本計畫 5 年期間合計投入之補助款及廠商自籌款為新臺幣 20 億元計算，估計 2027 年可新增國內半導體設備銷售額約 60 億元，使 2027 年產值將達到新臺幣 640 億元，整體年複合成長率將提高至 5.5%。若以國內自製設備售價平均約新臺幣 4,000 萬元估算，預計國產設備銷售量將可新增 150 台以上，將有助我國半導體設備自主化發展。

此外，本計畫亦推動國際設備大廠在臺供應鏈深化，將可加速關鍵模組落地，促使國外技術與關鍵模組生產製造移轉至本國，加速爭取更多模組與技術來臺落地與製造落地機會，並加速國內廠商取得成為大廠之模組或次

系統供應商認證。同時亦可深化在臺供應在臺供應體系，提升設備關鍵模組國產比例，有助引導既有供應商由零組件／材代工提升至組件與次系統供應鏈，進而提升製造技術層次，逐步擴大在臺採購。

## • 產業技術

本計畫在前瞻半導體技術方面聚焦超高頻通信元件與可程式化異質封裝，前者開發高特性低成本之毫米波元件、製程、天線及量測技術，高頻技術與產品向來為國際 IDM 大廠所掌握，B5G/6G 通訊基礎設施與架構將發生革命性之演變，連帶市場與產業生態鏈也將產生重大之變化。國內產業界可以藉此演變之機會，立足於已有之產業基礎與技術能力，進一步將技術能量推展至 Sub-THz 超高頻無線通訊領域，建立自足而完整之高頻產業鏈，結合由國內產業之量能與經濟規模構成之成本優勢，創造國內產業在未來 6G 市場的優勢地位，包含自主磊晶保有優勢、超高頻模組材料與封裝散熱技術完善智權佈局，加速 B5G / 6G 應用半導體組件關鍵技術自主，並藉由次系統之建立與驗證技術，建立本地之高頻設計產業。

另在研發高設計彈性與生產良率之可程式化封裝架構，透過預先製造大量的共通基板有助大幅提昇少量生產良率，並可縮短設計與製造時間（估計設計時間縮短至一個月、減少製造時間達六個月），如此可滿足企業 time-to-market、搶佔市場先機的需求。並且透過這項創新架構，可在廠商面對少量客製化的產品開發需求時，節省先進製程設計 NRE 費用，發揮 Chiplet 如積木般的靈活特性組合成不同性能的產品。

半導體屬於高科技資本密集產業，其關鍵生產製程設備具有技術門檻高、寡占市場、客戶集中度高、設備生命週期長等特色。半導體前段晶圓製造為奈米製程等級，主要製程設備投資金額大且為外商壟斷局面。由於摩爾定律趨於瓶頸，後段先進封裝被視為摩爾定律延伸的利器，其製程設備精度屬微米等級，加上國內台積電、日月光等半導體前後段業者同步擴大先進封裝的資本支出，也為國內半導體設備業者創造絕佳的切入時機。

在關鍵材料開發方面，本計畫優先研發管制材料，藉由系統與晶圓設計需求帶動半導體上中下游產業鏈發展，以實現創新驅動經濟、促進產業創新升級、鞏固國際競爭優勢，進而創造我國半導體產業下一波經濟成長動能。另透過材料技術性能提升，協助國內廠商成突破產品進入障礙，加速下游客戶產品創新，擴大領先優勢。

預期可在因應半導體廠商生產成本策略下，提供國內材料廠商切入半導體產業供應鏈新契機並藉由技術研發補助計畫突破國外大廠壟斷局面，預計全程可促使材料廠商投資至少 20 億，進而穩固國內半導體產業既有之領先優勢，提升國內半導體材料廠商市佔率，強化我國半導體產業競爭力。

- **人才培育**

臺灣半導體產業於全球扮演舉足輕重的地位，加上近年來 AI、5G 等應用，更將擴大半導體產業的新契機。然而在面對全球競相爭取優秀人才、國內少子化趨勢下，如何延續半導體產業長期競爭力，將有賴更具策略性之人才發展規劃，並鏈結產學研能量，為臺灣產業人才奠基長期永續競爭力。

本計畫於高階人才發展，聚焦半導體企業人才需求，針對前瞻技術主題規劃（如 5G / 6G、衛星通訊、量子電腦等），延聘國內外專家講授，吸引國內外優秀研發人才，擴大人才吸納管道，預期本年度建構半導體高階人才發展平台、推動高階國際化精進人才，期提升高階人才國際視野與專業技術能量，契合企業創新發展需求，帶動我國半導體產業之躍升發展。

## 參、計畫目標與執行方法

### 一、目標說明

半導體為所有資通訊系統應用的核心，為持續增強我國半導體產業在全球科技趨勢下之發展動能，本計畫以強化產業生態系為戰略重點，分就設備、關鍵材料、半導體技術及人才培育等面向，提出整體精進發展計畫。在

引導半導體設備業發展方面，鑒我國業者較國際大廠規模為小，本計畫提出 $\beta$ -site 整機驗證實測規劃，以加速業者產品通過產線測試，降低其資金壓力及研發風險，另亦推動關鍵模組與技術來臺落地，提升進入國際供應鏈優勢。在半導體關鍵材料方面，鼓勵國內廠商開發管制／非管制半導體材料，並結合法人  $\alpha$ -site 驗證能量，同時協助導入半導體製造及後段封裝  $\beta$ -site 驗證。在前瞻半導體技術方面聚焦超高頻元件與可程式化異質封裝，前者開發高特性低成本之毫米波元件、製程、天線及量測技術；後者研發高設計彈性通用之可程式化封裝架構、減少多樣性產品開發成本與門檻。最後在半導體產業高階人才方面，將聚焦高階技術發展方向，規劃高階技術主題學程，結合國際級專家師資，進行產業技術主題研究，培育契合企業所需高階人才。

整體而言，在產業面為鏈結半導體關鍵材料與後段製程設備生態系，包含  $\beta$ -site 整機驗證實測及優先研發管制材料，分別納為本計畫之分項一「半導體設備」及分項二「關鍵材料」；在技術面著重 Beyond 5G / 6G 半導體元件、3D 集成／異質整合技術，共同列入分項三「Å 世代半導體技術」；在人才面則推動分項四「人才培育與中心維運」，聚焦產業人才需求，推動公私產學合作共育國內外高階人才。本計畫四個分項協力推動本計畫終極目標：「強化我國半導體產業生態系邁向 2030 年，並建構臺灣成為國際級半導體前瞻中心。」



圖十八、2030 年十大重點技術仍與半導體相關(資料來源：國發會、2019 年)



茲分就各分項之細部目標補充說明如下：

## 分項一：半導體設備

### 1-1 $\beta$ -site 整機驗證實測

半導體製程設備為高度客製化，需搭配客戶製程進行長時間的測試，以售價新臺幣 2,000 萬元以上的設備為例，至少挹注 3 倍以上的資金進行開發測試，面臨的投資風險極大。雖然國內半導體設備市場需求持續增加，但國產設備產值仍遠低於外商，爰此，建立在地供應鏈體系發展自主化半導體整機設備，已是當前刻不容緩的重要任務，本計畫期盼藉由補助國內半導體設備業者通過終端廠品質驗證，目標於 2027 年能新增國內半導體設備銷售額 60 億元以上。

### 1-2 國際設備大廠在臺供應鏈深化

#### ■ 加速關鍵模組落地

- 促使國外技術與關鍵模組生產製造移轉至本國
- 加速爭取更多模組與技術來臺落地與製造落地機會
- 加速國內廠商取得成為大廠之模組或次系統供應商認證

#### ■ 深化在臺供應鏈

- 穩固並擴大在臺供應體系，提升設備關鍵模組國產比例
- 既有供應商由零組件/耗材代工提升至組件與次系統供應鏈，提升製造技術層次，逐步擴大在臺採購

## 分項二：關鍵材料

### 2-1 優先研發管制材料

2019 年各國貿易戰四起，凸顯掌控關鍵原物料供給乃是製造業之根本。國內半導體製造業者因良率控管與毛利連動，為穩定製程，不輕易更換材料，長期仰賴國外材料進口，國內廠商難以切入供應鏈。然經過一連串國際貿易角力，國內廠商重新檢視管制材料國產化之必要性，並盤點出本其他有切入優勢之半導體材料，計畫全程預計推動至少 9 家半導體材料廠商投入管制/非管制材料技術開發，並推動材料導入  $\alpha$ -site 及  $\beta$ -site 製程驗證計畫全程累計至少總共 4 件，降低原材料依賴進口及斷鏈風險。

### 分項三：Å 世代半導體技術

#### 3-1 Beyond 5G / 6G 半導體元件

以開發 B5G / 6G 所需之超高頻元件為主，並進一步發展放大器、天線與 SiP 封裝模組。規劃中，6G 工作頻率在 100GHz 以上，毫米波與次太赫波在空氣中傳輸衰減極大，故傳輸距離短，工作於此一頻段之通訊系統，須能有效地輸出功率，以達到訊號傳輸之目的；其次工作於此頻段之系統與元件，具有功耗大，輸出小與效率低之特，是未來 6G 系統與元件亟需克服之議題。

未來應用於 6G 之高频元件需至少具備  $f_{\max} > 250 \text{ GHz}$  以上之特性，同時具備相當之輸出功率，功率放大器與天線模組之效能，也需顯著提升；同時由於毫米短距傳輸之特性，6G 基地台須大量增加，因此建置成本成為急需考量之重點之一。綜合上述考量，目前技術較為成熟之 GaAs 與 InP 元件技術，雖可工作於較高之頻率，但元件輸出功率較低，散熱特性較差，同時產業經濟規模難以放大，成本難以下降，對未來 6G 之發展，將是可能是顯著之障礙，以 GaN 為基礎之高频技術與生產鍊具備同時克服 GaAs 與 InP 缺點之特性，是未來 6G 成功之關鍵。

本子項目標發展項包含：(1)超高頻基礎元件技術、(2)高功率放大器設計、製作與天線模組整合，以及(3)系統驗證技術。結合超高頻功率放大器設計、先進封裝與前端模組之設計及驗證技術，建立從製程、元件開發、封裝、模組及測試驗證之 320 GHz 高频元件完整技術鏈與解決方案。

#### 3-2 3D 集成／異質整合技術

現今半導體產業在運算需求量持續以指數成長的情況下，面臨到摩爾定律日漸趨緩的挑戰，且一般廠商已無力負擔半導體先進製程的開發成本。雖然透過 Chiplet／異質整合的方式可延續摩爾定律，但在少量客製化的潮流下無法有效提高產品的良率，造成商業推動上的困難。本計畫目標為：

- **使多樣生產之產品具商業化機會**：預先製造大量的共通基板可提升良率，亦即可降低少量生產成本。此外亦可縮短設計與製造時間，滿足企業 time-to-market、搶佔市場先機的需求。在初期節省 50% 設計時間、50% 價格；中長期僅需 10% 設計時間、10% 價格。加速產品落地速度，擴展少量客製化產品線。
- **創造 IC 產業新價值**：廠商面對少量客製化的產品開發需求時，可節省先進製程設計 NRE 費用，並發揮 Chiplet 如積木般的靈活特性，易於組合成不同性能的產品。對於 IC 設計 (fabless) 廠商，透



過可程式化封裝技術，讓非重複性的電路設計份量降到最低，使系統設計服務可被規模化；對於晶圓廠來說，可讓客製化的系統整合變為更簡單，開創臺灣 IC 產業的新機會。

#### 分項四：人才培育與中心維運

##### 4-1 公私（產學）共育國內外高階人才

有鑑於臺灣面臨少子化、智慧科技帶動半導體產業成長及人才需求等趨勢，本計畫目標以擴大國內外高階研發人才養成與國際化精進主軸，透過公私產學共育方式，提升高階研發人才質量需求。本計畫將聚焦高階技術發展方向，規劃高階技術主題學程，結合國際級專家師資，進行產業技術主題研究，培育契合企業高階人才。110 年完成建構半導體高階人才發展平台，推動高階國際化精進人才達 950 人次以上，111 年推動國內外優質養成人才達 40 人以上，高階國際化精進人才達 950 人次以上；112 年推動國內外優質養成人才達 50 人以上，高階國際化精進人才達 780 人次以上；113 年推動國內外優質養成人才達 60 人以上，高階國際化精進人才達 800 人次以上；114 年推動國內外優質養成人才達 30 人以上，高階國際化精進人才達 400 人次以上。全程推動國內外優質養成人才達 180 人次以上，高階國際化精進人才達 3,880 人次以上，期提升高階人才國際視野與專業技術能量，挹注產業人才需求，帶動產業向上躍升。

計畫全程總目標(end point)					
<ul style="list-style-type: none"> <li>協助國產設備通過終端廠驗證 15 項，引進 2 家國際半導體設備大廠在臺建立 demo lab</li> <li>推動至少 4 項半導體管制材料產業化技術建置，並推動 4 項關鍵材料導入 <math>\beta</math>-site 驗證</li> <li>開發大尺寸矽基晶圓 320 GHz GaN 元件及建構產業鏈，並開創可預製且可程式化共通基板，以系統型 3D 集成技術強化臺灣優勢生態系</li> <li>推動國內外優質養成人才達 180 人次以上，高階國際化精進人才達 3,880 人次以上</li> </ul>					
里程碑(milestone)					
年度	第一年 民 110 年	第二年 民 111 年	第三年 民 112 年	第四年 民 113 年	第四年 民 114 年 (8 月)
年度目標	1-1 國內半導體設備產值增加 5 億(含)以上	1-1 國內半導體設備產值累計增加 10 億(含)以上	1-1 國內半導體設備產值累計增加 20 億(含)以上	1-1 國內半導體設備產值累計增加 30 億(含)以上	1-1 國內半導體設備產值累計增加 40 億(含)以上

1-2	1-2	1-2	1-2	1-2
<ul style="list-style-type: none"> <li>推動 1 家國際設備大廠來臺設立 demo lab</li> </ul>	<ul style="list-style-type: none"> <li>累計 2 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<ul style="list-style-type: none"> <li>累計 3 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<ul style="list-style-type: none"> <li>累計推動 2 家國際設備大廠來臺設立 demo lab</li> </ul>	<ul style="list-style-type: none"> <li>累計推動 2 家國際設備大廠來臺設立 demo lab</li> <li>累計 4 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>
2-1	2-1	2-1	2-1	2-1
<ul style="list-style-type: none"> <li>推動至少 2 案管制／非管制材料</li> </ul>	<ul style="list-style-type: none"> <li>推動至少累計 4 項管制材料，並導入 <math>\alpha</math>-site 或 <math>\beta</math>-site 驗證至少 1 項</li> </ul>	<ul style="list-style-type: none"> <li>推動計畫全程至少累計 6 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</li> </ul>	<ul style="list-style-type: none"> <li>推動計畫全程至少累計 9 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> </ul>	<ul style="list-style-type: none"> <li>推動計畫全程至少累計 9 案管制／非管制材料，材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</li> </ul>
3-1	3-1	3-1	3-1	3-1
<ul style="list-style-type: none"> <li>完成 <math>f_{max}=100</math> GHz 高頻元件設計與基礎製程開發</li> <li>完成 28 GHz 射頻功率電晶體設計與放大器開發</li> </ul>	<ul style="list-style-type: none"> <li>完成 <math>f_{max} = 120</math> GHz 高頻元件開發</li> <li>完成 39 GHz 高線性射頻功率放大器開發</li> </ul>	<ul style="list-style-type: none"> <li>完成 <math>f_{max} = 160</math> GHz, <math>P_{out}=2W/mm</math> @50GHz 高頻元件、<math>P_{sat} \geq 1W@50</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</li> <li>促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</li> </ul>	<ul style="list-style-type: none"> <li>完成 <math>f_{max} = 240</math> GHz, <math>P_{out}=1.6W/mm</math> @60GHz 高頻元件、<math>P_{sat} \geq 1W@60</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</li> <li>促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</li> </ul>	<ul style="list-style-type: none"> <li>完成 <math>f_{max} = 320</math> GHz, <math>P_{out}=1.2W/mm</math> @100 GHz 高頻元件、<math>P_{sat} \geq 0.5W@100</math> GHz, <math>PAE \geq 20\%</math> 之功率放大器開發</li> <li>全程促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 6 億元</li> </ul>
3-2	3-2	3-2	3-2	3-2
<ul style="list-style-type: none"> <li>完成 TSV 預製核板</li> <li>整合 chiplet 集成系統，晶片</li> </ul>	<ul style="list-style-type: none"> <li>完成設計 switch 電路並整合於 TSV 預製核板</li> <li>整合 chiplet</li> </ul>	<ul style="list-style-type: none"> <li>完成可程式化封裝基板與可程式化測試平台，傳輸速度達到 3 Gbps</li> </ul>	<ul style="list-style-type: none"> <li>完成可程式化封裝基板電路及系統，傳輸速度達到 4Gbps</li> <li>促成先期參與</li> </ul>	<ul style="list-style-type: none"> <li>完成 Programmable Interconnection Package Substrate，整合</li> </ul>

	<p>整合數<math>\geq 2</math></p>	<p>集成系統，晶片整合數<math>\geq 3</math></p>	<ul style="list-style-type: none"> <li>促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</li> </ul>	<p>廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</p>	<p>微處理器、記憶體、無線傳輸晶片及儲存晶片，傳輸速度達到 5 Gbps</p> <ul style="list-style-type: none"> <li>全程促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 6 億元</li> </ul>
	<p>4-1</p> <ul style="list-style-type: none"> <li>建構半導體高階人才發展平台，發展高階國際化精進人才</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>推動國內外優質養成人才與高階國際化精進</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>擴展國內外高階研發人才養成與國際化精進</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>擴大國內外高階研發人才養成與國際化精進</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>擴大國內外高階研發人才養成與國際化精進</li> </ul>
預期關鍵成果	<p>1-1</p> <ul style="list-style-type: none"> <li>協助 4 項(含)以上半導體前/後段設備申請終端廠品質驗證測試</li> </ul>	<p>1-1</p> <ul style="list-style-type: none"> <li>累計協助 9 項(含)以上半導體前/後段設備申請終端廠品質驗證測試</li> </ul>	<p>1-1</p> <ul style="list-style-type: none"> <li>累計協助 15 項(含)以上半導體前/後段設備申請終端廠品質驗證測試</li> <li>協助 1 項(含)以上 Micro LED 或載板設備補助案申請</li> <li>完成 4 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> </ul>	<p>1-1</p> <ul style="list-style-type: none"> <li>累計完成 9 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> <li>協助 1 項(含)以上 Micro LED 或載板設備開發並導入終端廠品質驗證測試。</li> </ul>	<p>1-1</p> <ul style="list-style-type: none"> <li>累計完成 15 項(含)以上半導體前/後段設備通過終端廠品質驗證測試</li> <li>完成 1 項(含)以上 Micro LED 或載板設備通過終端廠品質驗證測試。</li> </ul>
	<p>1-2</p> <ul style="list-style-type: none"> <li>1 家國際設備大廠來臺設立 demo lab</li> <li>1 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<p>1-2</p> <ul style="list-style-type: none"> <li>1 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<p>1-2</p> <ul style="list-style-type: none"> <li>1 家國際設備大廠來臺設立 demo lab</li> <li>1 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<p>1-2</p> <ul style="list-style-type: none"> <li>1 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>	<p>1-2</p> <ul style="list-style-type: none"> <li>1 家以上國內廠商於國際設備大廠 demo lab 內完成 <math>\beta</math>-site 測試</li> </ul>

site 測試		site 測試		site 測試	
<p>2-1</p> <ul style="list-style-type: none"> <li>• 推動至少 2 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助推動至少 2 件材料導入 <math>\alpha</math>-site 驗證</li> <li>• 半導體材料產業平台推動 <ul style="list-style-type: none"> <li>(1) 組成專家委員會</li> <li>(2) 舉辦計畫說明會 2 場</li> <li>(3) 提供產業諮詢服務</li> </ul> </li> <li>• 篩選出具發展潛力之半導體材料</li> </ul>	<p>2-1</p> <ul style="list-style-type: none"> <li>• 推動至少累計 4 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助推動至少累計 2 件材料導入 <math>\alpha</math>-site 驗證</li> <li>• 半導體材料產業平台推動 <ul style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 舉辦計畫說明會 2 場</li> <li>(3) 舉辦產業連結活動，促進產業聯盟</li> <li>(4) 辦理技術交流會議</li> <li>(5) 篩選出具發展潛力之半導體材料</li> </ul> </li> <li>• <math>\beta</math>-site 場域洽談</li> </ul>	<p>2-1</p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 6 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 3 件</li> <li>• 國內半導體產業投資累計增加 5 億(含)以上</li> <li>• 國內半導體材料產值累計增加 5 億(含)以上</li> <li>• 半導體材料產業平台推動 <ul style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 舉辦產業連結活動，促進產業聯盟</li> <li>(3) 辦理技術交流會議</li> <li>(4) 篩選出具發展潛力之半導體材料</li> </ul> </li> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul>	<p>2-1</p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 9 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> <li>• 國內半導體產業投資累計增加 8 億(含)以上</li> <li>• 國內半導體材料產值累計增加 10 億(含)以上</li> <li>• 半導體材料產業平台推動 <ul style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 提供產業諮詢服務</li> <li>(3) 舉辦產業連結活動，促進產業聯盟</li> <li>(4) 辦理技術交流會議</li> <li>(5) 篩選出具發展潛力之半導體材料</li> </ul> </li> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul>	<p>2-1</p> <ul style="list-style-type: none"> <li>• 完成計畫全程至少累積 9 案管制／非管制材料技術，降低國際貿易障礙並完備供應鏈</li> <li>• 協助導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</li> <li>• 國內半導體產業投資累計增加 10 億(含)以上</li> <li>• 國內半導體材料產值累計增加 20 億(含)以上</li> <li>• 半導體材料產業平台推動 <ul style="list-style-type: none"> <li>(1) 提供產業諮詢服務</li> <li>(2) 提供產業諮詢服務</li> <li>(3) 舉辦產業連結活動，促進產業聯盟</li> <li>(4) 辦理技術交流會議</li> <li>(5) 篩選出具發展潛力之半導體材料</li> </ul> </li> <li>• 協助廠商導入 <math>\beta</math>-site 驗證</li> </ul>	

<p>3-1-1 超高頻基礎元件技術</p> <p>•無裂縫大面積曲率控制技術：</p> <p>(1)建立試片內外溫度以及翹曲率之間的關係，並且利用不同的加熱區間控制內外溫差</p> <p>(2)基板的摻雜以及邊緣的倒角控制，降低基板彎曲以及邊緣裂縫</p> <p>(3) bow <math>\leq 50 \mu\text{m}</math>、晶片片電阻值 <math>R_{sh} \leq 500 \Omega/\square</math></p> <p>•元件設計與基礎製程開發，<math>f_{max} = 100 \text{ GHz}</math>；Power Cell 1 W/mm@28 GHz</p> <p>• Model 去嵌入技術開發及驗證，頻率規格：100 MHz~65 GHz，完成大信號模型驗證達 28 GHz</p>	<p>3-1-1 超高頻基礎元件技術</p> <p>•主動層品質改善：</p> <p>(1)利用超晶格結構改善應力並提升晶格品質</p> <p>(2)利用 back barrier 結構增加主動層載子侷限</p> <p>(3)晶片電子遷移率 <math>\geq 1,850 \text{ cm}^2/\text{V}\cdot\text{s}</math>、晶片片電阻值 <math>R_{sh} \leq 400 \Omega/\square</math></p> <p>•元件開發 <math>f_{max} = 120 \text{ GHz}</math>；Power Cell 2.2 W/mm@39 GHz</p> <p>•Model DC 及小信號模型建立，頻率規格：100 MHz~65 GHz，單點模型誤差 <math>\leq 10\%</math>，完成大信號模型驗證達 39 GHz</p>	<p>3-1-1 超高頻基礎元件技術</p> <p>•位障層減薄技術：</p> <p>(1)成長超薄 AlN 位障層技術，利用 migration-enhanced epitaxy(MEE) 技術和磊晶介面處理，改善 AlN 位障層品質</p> <p>(2)晶片主動層(QB)厚度 <math>\leq 10 \text{ nm}</math>、晶片片電阻值 <math>R_{sh} \leq 350 \Omega/\square</math></p> <p>•元件開發 <math>f_{max} = 160 \text{ GHz}</math>；Power Cell 2 W/mm@50 GHz</p> <p>•Model 大訊號模型修正，頻率規格：50 GHz，單點模型誤差 <math>\leq 10\%</math></p>	<p>3-1-1 超高頻基礎元件技術</p> <p>•高電導率薄膜技術：</p> <p>(1)利用高摻雜或區域再成長 n+GaN 技術，降低金屬與磊晶薄膜間的電阻</p> <p>(2)晶片片電阻值 <math>R_{sh} \leq 300 \Omega/\square</math></p> <p>•元件開發 <math>f_{max} = 240 \text{ GHz}</math>；Power Cell 1.6 W/mm@60 GHz</p> <p>•Model 大訊號模型修正：基於模型之參考電路設計及驗證，頻率規格：60 GHz，單點模型誤差 <math>\leq 10\%</math></p>	<p>3-1-1 超高頻基礎元件技術</p> <p>•超高電導率磊晶技術</p> <p>(1)利用含 In 的位障層(AlInN 或 AlInGaN)磊晶技術，成長高鋁含量且晶格匹配的位障層增加極化電場，使得通道載子濃度提升</p> <p>(2)晶片片電阻值 <math>R_{sh} \leq 250 \Omega/\square</math></p> <p>•元件開發 <math>f_{max} = 320 \text{ GHz}</math>；Power Cell 1.2 W/mm@100 GHz</p> <p>•Model 大訊號模型修正：基於模型之參考電路設計及驗證，頻率規格：100 GHz，單點模型誤差 <math>\leq 10\%</math></p>
<p>3-1-2 高功率放大器設計、製作與天線模組整合</p>	<p>3-1-2 高功率放大器設計、製作與天線模組整合</p>	<p>3-1-2 高功率放大器設計、製作與天線模組整合</p> <p>• 50 GHz 射頻功</p>	<p>3-1-2 高功率放大器設計、製作與天線模組整合</p> <p>• 60 GHz 射頻功</p>	<p>3-1-2 高功率放大器設計、製作與天線模組整合</p> <p>• 100 GHz 射頻</p>

<ul style="list-style-type: none"> <li>• 28 GHz 射頻功率電晶體設計與放大器原型開發(使用穩懋 0.15 <math>\mu\text{m}</math> GaN on SiC), <math>\text{Psat} \geq 2\text{W}</math>。</li> <li>• 超高頻功率放大器性能評估版設計</li> <li>• 28 GHz 4x4 天線單元天線封裝與散熱機構設計、模擬與驗證</li> <li>• 1 GHz 超大頻寬 DPD 演算法開發</li> <li>• 功率放大器(PA)與天線整合封裝(應用頻率 28 GHz), PA 晶片 <math>T_j \leq 150^\circ\text{C}</math>, 模組熱阻 <math>\leq 6^\circ\text{C/W}</math></li> </ul>	<ul style="list-style-type: none"> <li>• 39 GHz 高線性射頻功率放大器原型開發(使用本計畫 GaN on Si 製程或穩懋0.15 <math>\mu\text{m}</math> GaN on SiC), <math>\text{Psat} \geq 2\text{W}</math></li> <li>• 商用 39 GHz GaN 功率放大器性能評估</li> <li>• 39 GHz 4x8 天線單元天線封裝與散熱機構設計、模擬與驗證</li> <li>• 1 GHz 超大頻寬 DPD 演算法實現與量測</li> <li>• 多晶片元件(PA &amp; LNA)與天線整合技術封裝(應用頻率 39 GHz), PA 晶片 <math>T_j \leq 125^\circ\text{C}</math>, 模組熱阻 <math>\leq 4^\circ\text{C/W}</math></li> </ul>	<p>率放大器開發, <math>\text{Psat} \geq 1\text{W}</math>, <math>\text{PAE} \geq 20\%</math></p> <ul style="list-style-type: none"> <li>• ITRI 設計之超高頻功率放大器性能評估版設計</li> <li>• 50 GHz 4x8 天線單元天線封裝與散熱機構設計、模擬與驗證</li> <li>• 2 GHz 數位預失真線性化演算法設計技術開發</li> <li>• 多晶片元件(PA &amp; LNA)與天線整合封裝技術開發(應用頻率 50 GHz), PA 晶片 <math>T_j \leq 125^\circ\text{C}</math>, 模組熱阻 <math>\leq 2^\circ\text{C/W}</math></li> </ul>	<p>率放大器開發, <math>\text{Psat} \geq 1\text{W}</math>, <math>\text{PAE} &gt; 20\%</math>。</p> <ul style="list-style-type: none"> <li>• ITRI 設計之超高頻功率放大器性能評估版設計</li> <li>• 60 GHz 4x8 天線單元天線封裝與散熱機構設計、模擬與驗證</li> <li>• 2 GHz 數位預失真線性化驗證技術最佳化</li> <li>• 多晶片元件(PA, LNA &amp; RFIC)與天線整合封裝技術開發(應用頻率 60 GHz), PA 晶片 <math>T_j \leq 125^\circ\text{C}</math>, 模組熱阻 <math>\leq 1^\circ\text{C/W}</math></li> </ul>	<p>功率放大器開發, <math>\text{Psat} \geq 0.5\text{W}</math>, <math>\text{PAE} &gt; 20\%</math></p> <ul style="list-style-type: none"> <li>• 100 GHz 4x8 天線單元天線封裝與散熱機構設計、模擬與驗證</li> <li>• 針對 ITRI 設計之 100 GHz 超高頻功率放大器 2 GHz 超大頻寬 DPD 演算法實現與前端模組量測與性能展示</li> <li>• 多晶片元件(PA, LNA &amp; RFIC)與天線整合封裝技術開發(應用頻率 100 GHz), PA 晶片 <math>T_j \leq 125^\circ\text{C}</math>, 模組熱阻 <math>\leq 0.8^\circ\text{C/W}</math></li> </ul>
<p>3-2</p> <ul style="list-style-type: none"> <li>• 可調適模組電路開發(TSV 預製核板中介層 w/ TSV, pitch: 20 <math>\mu\text{m}</math>); 晶片整合數 <math>\geq 2</math>; Switch 晶片設計及驗證: signal speed <math>\geq 1\text{ Gbps}</math></li> <li>• 對應可調適模組低功耗需求</li> </ul>	<p>3-2</p> <ul style="list-style-type: none"> <li>• 可調適晶片電路開發: 晶片整合數 <math>\geq 3</math>; 整合 TSV 預製核板 + Switch 晶片: signal speed <math>\geq 2\text{ Gbps}</math></li> <li>• 對應可調適模組低功耗需求開發解決方案, 完成系統模組(晶片數 <math>\geq</math></li> </ul>	<p>3-2</p> <ul style="list-style-type: none"> <li>• 完成可程式化封裝基板與可程式化測試平台, 傳輸速度達到 3 Gbps</li> <li>• 可調適晶片及系統電路整合設計驗證: 晶片整合數 <math>\geq 3</math>; signal speed <math>\geq 3\text{ Gbps}</math></li> </ul>	<p>3-2</p> <ul style="list-style-type: none"> <li>• 完成可程式化封裝基板電路及系統, 傳輸速度達到 4Gbps</li> <li>• 可調適晶片及系統電路整合基板設計驗證, 晶片整合數 <math>\geq 4</math>; signal speed <math>\geq 4\text{ Gbps}</math></li> </ul>	<p>3-2</p> <ul style="list-style-type: none"> <li>• 完成 Programmable Interconnection Package Substrate, 整合微處理器、記憶體、無線傳輸晶片及儲存晶片, 傳輸速度達到 5 Gbps</li> <li>• 可調適晶片及系統電路整合</li> </ul>

	<p>開發解決方案，完成系統模組(晶片數<math>\geq 3</math>)設計與製作，熱阻<math>\leq 8^{\circ}\text{C}/\text{W}</math></p> <ul style="list-style-type: none"> <li>可調適模組中介層預製核板開發，<math>\text{CD} = 10\ \mu\text{m}</math>, <math>\text{pitch} = 20\ \mu\text{m}</math>, <math>\text{L}/\text{S} \leq 10/10\ \mu\text{m}</math></li> </ul> <p>完成可程式邏輯門陣列，可同時編程控制，晶片整合數<math>\geq 2</math>之運算系統 power activity 控制能力<math>\geq 0.5\text{W}</math></p>	<p>3)設計與製作，熱阻<math>\leq 5^{\circ}\text{C}/\text{W}</math>，可靠度通過 JEDEC 規範</p> <ul style="list-style-type: none"> <li>可調適模組中介層預製核板開發，TSV open density <math>&gt; 15\%</math>，<math>\text{L}/\text{S} \leq 2/2\ \mu\text{m}</math>，<math>\text{RDL layer} \geq 2</math></li> </ul> <p>完成處理器預載 BSP 驅動程式，晶片整合數<math>\geq 3</math>之運算系統 power activity 控制能力<math>\geq 1\ \text{W}</math></p>	<p>對應可調適模組低功耗需求開發主動式中介層技術(晶片數<math>\geq 4</math>)設計與製作，熱阻<math>\leq 3^{\circ}\text{C}/\text{W}</math></p> <ul style="list-style-type: none"> <li>內埋array MIM 電容元件，<math>\text{THK} \leq 1\ \mu\text{m}</math></li> </ul> <p>完成可程式系統應用開發平台，晶片整合數<math>\geq 3</math>，整合感測器之可重組應用情境累計<math>\geq 2</math>種</p>	<p>對應可調適模組低功耗需求開發主動式中介層技術(晶片數<math>\geq 4</math>)設計與製作，熱阻<math>\leq 2^{\circ}\text{C}/\text{W}</math></p> <ul style="list-style-type: none"> <li>可調適模組系統封裝技術開發與驗證，<math>\text{RDL layer} \geq 3</math>，晶片整合數<math>\geq 4</math></li> </ul> <p>完成三合一 Driver Board 驗證與測試，晶片整合數<math>\geq 4</math>，整合感測器之可重組應用情境累計<math>\geq 4</math>種</p>	<p>設計驗證晶片整合數<math>\geq 4</math>；<math>\text{signal speed} \geq 5\ \text{Gbps}</math></p> <ul style="list-style-type: none"> <li>對應可調適模組低功耗需求開發主動式中介層技術(晶片數<math>\geq 5</math>)設計與製作，熱阻<math>\leq 1^{\circ}\text{C}/\text{W}</math></li> <li>可調適模組系統整合封裝，<math>\text{RDL layer} \geq 4</math>，晶片整合數<math>\geq 4</math></li> <li>完成 3D 集成系統驗證與測試，晶片整合數<math>\geq 4</math>系統，整合感測器之可重組應用情境累計<math>\geq 5</math>種</li> </ul>
	<p>4-1</p> <ul style="list-style-type: none"> <li>建構半導體高階人才發展平台 1 案。推動高階國際化精進人才達 950 人次以上</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>推動優質養成人才達 40 人次以上。推動高階國際化精進人才達 950 人次以上</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>推動優質養成人才達 50 人次以上。推動高階國際化精進人才達 780 人次以上</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>推動優質養成人才達 60 人次以上。推動高階國際化精進人才達 800 人次以上</li> </ul>	<p>4-1</p> <ul style="list-style-type: none"> <li>推動優質養成人才達 30 人次以上。推動高階國際化精進人才達 400 人次以上</li> </ul>
<p>年度目標達成情形 (重大效益)</p>	<p>1-1</p> <ul style="list-style-type: none"> <li>藉由國產半導體設備導入終端廠驗證，帶動周邊零組件供應鏈發展，提升半導體設備產業產值 5 億元以上</li> </ul> <p>2-1</p>	<p>1-1</p> <ul style="list-style-type: none"> <li>透過國產半導體設備通過終端廠驗證後，承接量產訂單，累計提升半導體設備產業產值 10 億元以上</li> </ul> <p>2-1</p>	<p>1-1</p> <ul style="list-style-type: none"> <li>透過國產半導體設備通過終端廠驗證後，承接量產訂單，累計提升半導體設備產業產值 20 億元以上。</li> </ul> <p>2-1</p>	<p>1-1</p> <ul style="list-style-type: none"> <li>透過國產半導體設備通過終端廠驗證後，承接量產訂單，累計提升半導體設備產業產值 30 億元以上。</li> </ul> <p>2-1</p>	<p>1-1</p> <ul style="list-style-type: none"> <li>透過國產半導體設備通過終端廠驗證後，承接量產訂單，累計提升半導體設備產業產值 40 億元以上</li> </ul> <p>2-1</p>

<ul style="list-style-type: none"> <li>• 推動國內 2 項管制材料開發，並導入 <math>\alpha</math>-site 驗證 2 項</li> <li>3-1</li> <li>• 參與廠商 1 家次</li> <li>3-2</li> <li>• 參與廠商 1 家次</li> <li>4-1</li> <li>• 運用公私共育多元模式，提升高階人才專業能量，厚植產業技術優勢與下世代先端技術人才發展</li> </ul>	<p>推動國內 110-111 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動累計 4 項管制材料開發</li> <li>• 導入 <math>\alpha</math>-site 或 <math>\beta</math>-site 驗證至少 1 項</li> <li>• 參與廠商累積 2 家次(含)以上、累計促投達 1.5 億元(含)以上</li> <li>3-1</li> <li>• 參與廠商累積 2 家次、累計促投達 2.4 億元</li> <li>3-2</li> <li>• 參與廠商累積 2 家次、累計促投達 2.5 億元</li> <li>4-1</li> <li>• 發展優質養成人才學程，搭配企業高階技術人才需求主題，援引國際級師資，提升產業人才技術能量</li> </ul>	<p>推動國內 110-112 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程至少累計 6 案管制/非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 2 件</li> <li>• 國內半導體材料產值計畫全程至少累計增加 5 億(含)以上</li> <li>3-1</li> <li>• 參與廠商累積 3 家次</li> <li>3-2</li> <li>• 促成先期參與廠商累計 3 家次、帶動國內廠商投資累計達 3.8 億元</li> <li>4-1</li> <li>• 拓展國內外人才延攬，呼應企業需求，導入先端技術主題學程，協助企業布局前瞻技術與高階人才發展</li> </ul>	<p>推動國內 110-113 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程累計至少 9 案管制/非管制材料。</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> <li>• 參與廠商計畫全程累積 4 家次(含)以上、累計促投達 8 億元(含)以上</li> <li>3-1</li> <li>• 參與廠商累積 4 家次</li> <li>3-2</li> <li>• 促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 5.2 億元</li> <li>4-1</li> <li>• 擴大結合產學研能量與國際級師資，因應企業前瞻技術與先進製程需求，提升技術人才研發能量，延續半導體產業長期競爭力</li> </ul>	<p>推動國內 110-114 年度達成目標如下：</p> <ul style="list-style-type: none"> <li>• 推動計畫全程累計至少 9 案管制/非管制材料</li> <li>• 材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 5 件</li> <li>• 國內半導體材料產值累計增加 20 億(含)以上</li> <li>3-1</li> <li>• 參與廠商累積 4 家次、累計促投達 6 億元</li> <li>3-2</li> <li>• 全程促成先期參與廠商累計 4 家次、帶動國內廠商投資累計達 6 億元</li> <li>4-1</li> <li>• 搭配產業前瞻技術發展與企業人才需求，運用優質養成與國際化精進模式深耕高階人才發展，支援我國成為國際級半導體前瞻中心</li> </ul>
---	---	---	--	---



## 二、執行策略及方法

在半導體產業的歷史上，每一次重大的技術創新都引發了對積體電路的新需求，並在低迷階段之後觸發了新的增長，這些創新包括從前的網際網路和智慧手機，而現在 5G、AIoT 也將打破高科技產業的界限，新的應用將影響社會各個層面並刺激整體經濟中新活動的產生，同時也推動半導體需求的提升。

隨著登納德縮放定律（Dennard scaling）與摩爾定律（Moore's Law）的失效，加上阿姆達爾定律（Amdahl's Law）設定的種種限制，阻礙了積體電路處理能力的提升。同時，隨著製程精準度的提升，晶片設計成本提高，製造時限嚴重拖長。出於成本和時間原因，每次開發新的晶片元件都使用新的特定領域架構（DSA）的做法已不再可行。可程式化／可調適架構是一種解決方案，因為它不必重新開發，因此可以用最低一次性工程費用（Non-recurring engineering, NRE）實現快速開發與部署。

同時，互連的智慧世界意味著每天要處理和儲存數十億設備產生的海量新資料，這些新資料中大多數是非結構化資料，處理起來需要更加複雜的運算，這一發展趨勢對傳統半導體架構的極限也產生挑戰，再加上 AI 時代來臨，未來用於 AI 推斷應用的半導體數量運算需求，也將以驚人的速度增長。

因應前述的產業發展需求與技術演進趨勢，本計畫一方面除了維持發展下世代應用所需更高階的半導體元件外（如分項三「Å 世代半導體技術」之 B5G / 6G 的高頻元件），另一方面則開發全新的晶片架構與製程技術（如分項三「Å 世代半導體技術」之 3D 集成／異質整合技術），同時也積極串連我國自主的半導體設備產業及關係材料廠商共同參與，建置加速設備測試的驗證環境（如分項一「半導體設備」之  $\beta$ -site 整機驗證實測）以及建置材料特性（如分項二「關鍵材料」之優先研發管制材料）、製程驗證及電性評價平台，以加速產品先期驗證導入市場。綜總有關策略作法包含：

- （一）為我國半導體設備中小企業加速產線測試時程降低資金壓力及研發風險；
- （二）確保半導體所需管制/非管制材料供應的穩定性以擺脫國際約束；
- （三）開發自主超高頻元件，並建立元件、IC 設計、封裝、測試到系統驗證的 RF 半導體技術鏈；

- (四) 因應國際技術趨勢，開創全新的少量生產服務、為我國半導體產業創造新價值與新機會；
- (五) 結合產學研資源與能量，培育基礎與工程人力，並介接國際人才及研發高階人才。

產業與技術的發展不可或缺的即是人才，本計畫分項四「人才培育與中心維運」透過公私（產學）共育國內外高階人才，整合產官學資源及法人研發能量，規劃建構半導體高階人才發展平台，輔以推動半導體國際產學交流聯盟，契合企業需求，另呼應政府性平政策，於培訓中鼓勵女性專業人員，或透過發放性平文宣，協助性別平等意識推廣。期透過系統性之半導體高階人才發展策略，強化人才研發實務能力與國際化，推動我國 A 世代半導體產業能量之發展。

茲分就各計畫之細部推動策略說明如下：

細部計畫名稱	執行策略說明
<p style="text-align: center;"><b>半導體設備</b></p>	<p><b><u>1-1 <math>\beta</math>-site 整機驗證實測</u></b></p> <p>半導體設備為國家科技發展之重點產業，針對半導體設備已有長期性規劃及分工，前段晶圓製程設備以引進外商來臺設立製造據點為主，後段封裝製程設備則將扶植國內廠商發展自主化設備，推動半導體設備之零組件、製程chamber、次系統等技術發展可運用產創平台-創新優化計畫、A+計畫等補助資源以利技術突破，另於Micro LED 或 IC 載板設備進行高技術門檻之練兵，建立自主供應能力。本分項主要目標為協助設備廠商聚焦於主題式設備開發，解決因設備廠商因研發風險大、需求資金高，導致廠商卻步，藉由此計畫鏈結國內全球市占 5%或營業額 1,000 億元以上之指標客戶設備需求，以 top down 方式補助國產設備通過<math>\beta</math>-site 整機驗證實測，解決設備研發風險及資金需求問題。此外，同時規劃成立半導體設備產業聯盟，邀集產學研共同研擬國際技術媒合、資安、</p>

關鍵零組件等發展目標。

**補助整機開發：**(1)新增主題式產業升級創新平台輔導計畫，鎖定售價新臺幣 2,000 萬元以上，並符合國內終端廠對半導體新產品製程需求之設備，作為補助開發標的。(2)終端廠對象須為營業額新臺幣 1,000 億元以上，或全球市占 5% 以上具驗證能量之公司，如台積電、日月光、友達、群創等，並擔任提案設備商  $\beta$ -site test 角色。

**建構半導體設備生態鏈：**結合公協會組織成立半導體設備發展聯盟，針對半導體設備之客製化的資安需求、專利諮詢服務、功能性驗證、國際技術合作、關鍵模組供應媒合等，提供溝通解決管道。並提供召集人團隊行政及幕僚支援，如追蹤與彙報推動方案及計畫執行進度、研提半導體設備推動策略、決策支援建議、計畫成果推廣等，以落實半導體設備生態鏈之推動。

## **1-2 國際設備大廠在臺供應鏈深化**

透過全球研發創新夥伴計畫，鼓勵國際設備大廠來臺從事創新研發活動，透過與臺灣產業互補互利合作，共構產業生態系統，進而促成國際創新研發合作，創造雙贏。

計畫可由單一國外企業申請，或由國外企業擔任主導企業結合本國企業聯合申請並執行計畫。計畫內容需闡明欲來臺製造之關鍵模組、欲引進關鍵技術、供應商評核機制、潛在國內供應商與規劃委託項目、供應商製造能力提升指標、 $\beta$ -site 測試等。

透過全球研發創新夥伴計畫，鼓勵國際設備

	<p>大廠來臺從事創新研發活動，透過與臺灣產業互補互利合作，共構產業生態系統，進而促成國際創新研發合作，創造雙贏。</p> <p>計畫可由單一國外企業申請，或由國外企業擔任主導企業結合本國企業聯合申請並執行計畫。計畫內容需闡明欲來臺製造之關鍵模組、欲引進關鍵技術、供應商評核機制、潛在國內供應商與規劃委託項目、供應商製造能力提升指標、<math>\beta</math>-site 測試等。藉此在臺進行技術研發，開發臺灣產業核心製造能力並深化供應鏈生態系，提升半導體關鍵零組件自製比率與外商在臺投資力道。</p>
<p>關鍵材料</p>	<p>■ 推動項目</p> <p><b>1. 優先研發管制材料：</b>本子項比對前述日本管制材料表與半導體前段製程選定下列項目作為優先開發項目：</p> <p>(1) DUV 光阻：KrF 光阻、ArF 光阻、TARC、BARC；</p> <p>(2) 鍍膜前驅材料：聚矽烷前驅物、高電阻矽碳烷、高電阻氮化銻鎳...；</p> <p>(3) 晶圓基板材料：SiC /GaN 單晶、III/V 族化合物異質磊晶；</p> <p>(4) 晶圓保護材料：氟化/非氟化聚醯亞胺單體及其化合物；</p> <p>(5) 其他：電磁波/光波吸收材料、襯裏材料(氧化鋯/氮化矽/氟化橡膠)等。</p> <p><b>2. 非管制材料</b></p> <p>本計畫由法人盤點國內半導體產業前後段材料供需狀況，並透過訪問的方式請國內半導體領導廠商依據材料供應現況、必要性、迫切性及技術可行性等要素，提出我國可發展</p>

之非管制材料如下：

(1) 前段製程

a. DUV 光阻原料：光起始劑、界面活性劑

b. CMP 相關材料：Colloidal type  $\alpha$ - $\text{Al}_2\text{O}_3$ ,  $\text{TiO}_2$  abrasive powder, Softpad

(2) 後段製程

a. AiP 晶圓封裝材料

b. 可線路化增層材料

c. 高真球度  $\text{SiO}_2$  原材料

未來計畫執行過程可以透過上中下游半導體用化學品與材料專家交流會議、廠商諮詢、技術交流會議、產業發展趨勢研究等方式，持續滾動修正調整推動項目，以符合產業之需求。

■ 推動方法

利用補助方式，鼓勵我國廠商投入管制/非管制材料項目開發與是量產，進行上下游整合，逐步強化國內上游原物料之供給能力。此外，為解決國內材料廠商生產批次穩定性不佳及缺乏驗證能力，法人將投入建置材料特性與製程驗證技術，亦可協助廠商導入品質管理工具及材料特性與製程驗證技術，協助評估產品特性，可確保製程材料的品質，增加材料廠商與半導體廠商使用誘因。

材料特性與製程驗證技術，將提供客製化電子級化學品與半導體原物料特性驗證，建構原物料端品質分析手法與管控線上化，除了促進本土化原物料供應鏈快速導入下世代製程 PCA (Principal Component Analysis) 驗證外，也為下游產線應用端製程穩定與良率提升把關，導入線上監控，鏈結上游(原料品質與履歷)與下游製程回饋，將可加速本土原物料落地應用。再者，透過異質材料介面特性分析與製程失效評估，驗證上游半導

	<p>體製程材料可靠度與中下游半導體製造廠商製程良率，建立上中下游廠商穩健的合作模式，加速元件量產時程，提高半導體產業競爭力。</p>
<p>Å 世代半導體技術</p>	<p><b>3-1 Beyond 5G/6G 半導體元件</b></p> <p><b>1.超高頻基礎元件技術：</b></p> <p>GaAs 雖擁有極高工作頻率之特性，但在 200 GHz 以下之毫米波電路應用，以 GaN 為基礎之元件擁有許多優勢，如功率大、效率高（PAE）、耐熱等特性，以 SiC 為基板時，GaN 或有較高之元件成本，但 GaN 元件之優越特性，可以大幅降低模組與系統之建置成本（簡化設計）與營運維護成本，尤其當以 Si 為基板時，GaN 之元件成本優勢將更加顯著。GaN on Si 技術重點為：</p> <p>(1)解決磊晶之問題，調整磊晶品質、降低磊晶缺陷，尤其由晶圓邊緣產生之裂紋、Slip lines 更易導致晶圓碎裂；降低磊晶缺陷可藉由緩衝層設計、磊晶溫控，調整晶圓邊緣輪廓可減少 Slip lines 與邊緣裂紋密度，以降低晶圓製程中破裂之機率；</p> <p>(2)提高電子遷移率，以提升元件高頻特性（fT/fmax）；</p> <p>(3)提高通道電子密度，提高電流驅動力與改進功率表現；(4)改善基板材料散熱特性或以輔助散熱結構加強散熱能力，提高元件功率輸出效率；</p> <p>總而言之在技術發展策略上以先著重磊晶品質，其次提升元件的極限頻率，最後為驗證元件之功率輸出能力。另外將嘗試聯合磊晶廠，除支援計畫技術開發外，並同步驗證開發量產級磊晶片，未來可迅速轉移至業界量產。</p> <p>6 吋以下的 GaN on Si 磊晶已有相對成熟產品問世，但是 8 吋以上產品尚有許多問題待克</p>

服，如基板彎曲或是邊緣產生裂紋的情況，導致難以導入正常量產。為了解決現有問題，此計畫將結合基板、設備與磊晶技術，透過磊晶結構與方法控制成長之應力，解決大尺寸磊晶成長之裂縫問題，並導入超薄主動層之 QB 厚度、鈍化層技術與低阻值磊晶結構來提升高頻特性。主要基本技術發展策略為：(1)與磊晶設備商合作，利用溫度區間控制，可以達成磊晶片翹曲時溫度均勻，並與基板廠合作，開發不易彎曲且應力不易累積在邊緣的基板；

(2)以自有專利超晶格結構技術來改善晶片應力並提升薄膜品質，利用 back barrier 結構增加主動層載子侷限，並使用超薄 AlN 位障層技術，搭配 in-situ SiN 磊晶等多項技術，開發出高均勻性、低彎曲度和高電導率的磊晶片。

在製程技術上也須針對 GaN 磊晶之特性，進行適當之調整，以降低製程中各種外力對磊晶片之衝擊，提高成功率。基礎製程技術建立後，再針對超高頻特性之要求進行各項模組技術之開發，如(1)超低阻值低於 100 ~ 50 nm 之閘極開發、低溫超低源／汲極接觸電阻以達到超高頻之特性，(2)同時須提升元件崩壓與輸出電流以提高元件功率操作能力。

元件模型之準確度為電路設計成功之基礎。同步發展元件模型，針對由特殊的測試鍵設計佈局、去嵌入方式及模型優化流程予以佈局，目前國際 foundry 廠所提供的 GaN device model，並無法同時 Cover 超高頻率及高功率下的準確度，尤其是大訊號表現，foundry 僅能展示在特定尺寸、固定操作頻率下的元件特性與模型準確度。此情況對於電路設計方面上會有許多限制，若設計上需要操作在更高頻率或使用不同的元件尺寸時，其模型會存在相當大的誤差，導致模擬結果與實際量測結果出現

偏移。本子項將針對計畫所開發 GaN on Si 元件，透過 DC、小信號、大信號等非理想效應之測試及驗證。其中 DC 信號測試可分為靜態與脈衝 IV 測試、為了將自我熱效應及陷阱效應等非線性效應獨立驗證及建模；小信號驗證重點在於超寬頻技術的去嵌入方式及測試鍵設計，以得到真實功率元件細胞的特性；大信號驗證重點在於透過 Load pull 系統，需有足夠 Gamma 的大信號量測系統來驗證元件最佳功率匹配阻抗，並同時於 CW 及 Pulse 模式來驗證，並優化模型準確度（單點指標特性誤差 $\leq 10\%$ ），可同時做為元件改善指標及電路設計所使用。

## **2. 高功率放大器設計、製作與天線模組整合：**

以發展高功率放大器與含天線陣列之模組驗證系統為主，開發重點為：

(1)開發超高頻、大輸出功率、大功率效率之功率放大器；(2)開發超高頻  $4 \times 8$  32 天線單元天線陣列之超高 EIRP 前端模組。

(3)發展超低熱阻 Antenna in SiP (AiSiP) 技術，結合高導熱低介損模封材與電磁屏蔽材料，實現多晶片模組化系統整合達成系統體積微小化與強化訊號傳輸效率等目標。

本計畫開發之超高頻半導體封裝材料將搭配 AiSiP 技術移轉予國內材料及半導體封測業者共同導入量產，推動 B5G/6G 關鍵半導體組件技術自主，加速產業鏈本土化。

## **3. 通訊前端模組：**

完成 100 GHz mmWave 含  $4 \times 8$  陣列天線之 FEM，頻寬 2.16 GHz，具高速中繼超高流量資料能力。

## **4. 自我挑戰目標說明：**

(1)B5G/6G 半導體元件子項全程 (110~114



年) 技術目標為完成  $f_{max} = 320$  GHz 高頻元件、100 GHz 射頻功率放大器開發。計畫團隊除如期完成各年度技術規格外，將逐年挑戰提前達成後續年度之技術目標(110 年挑戰 120 GHz 高頻元件/39 GHz 等級 PA 之設計、模擬；111 年挑戰 160 GHz 高頻元件/ 50 GHz 等級 PA 之設計、模擬；112 年挑戰 240 GHz 高頻元件/60 GHz 等級 PA 之設計、模擬；113 年挑戰 320 GHz 高頻元件/ 100GHz 等級 PA 之設計、模擬；114 年挑戰 450GHz 高頻元件/ 150GHz 等級 PA 之設計、模擬)，加速研發進程。

(2)高頻元件方面，元件結構設計首要在於模擬最佳之磊晶層結構，在獲致高 2-D 載子濃度之外同時具備高電子遷移率。模擬方法可以 Schrodinger Eq 聯合 Poisson Eq 計算 2-D 載子濃度，以 Monte-Carlo 估算電子遷移率。在 HEMT 元件結構設計模擬方面，模擬初步可以 Drift-diffusion eq 進行，探討更複雜之高階現象時(如 Self-Heating 等)，可以 Hydrodynamic Model 進行。目標在於探討閘極微縮後，元件在 450 GHz 時仍可維持良好之特性。功率放大器方面，功率放大器方面，取得 GaN 製程模型之  $f_{max} = 450$  GHz 電晶體(高頻元件)參數後，進行超高頻 150 GHz 最大增益模擬評估，以決定多級電晶體的級數，並選擇最佳電晶體尺寸，使輸出功率及效率最佳化。根據各級阻抗設計相對應匹配電路，且於輸出端設計低損耗之功率結合電路，完成 150 GHz 超高頻功率放大器模擬。計畫執行期間亦將持續關注國際間最新研發成果或技術趨勢，動態修正計畫目標與執行策略。

### **3-2 3D 集成/異質整合技術**

在 AIoT 少量客製化的產品特性下，本子項

將依系統設計、製程整合與系統整合驗證三大方向共同推動產業化落實，進而解決產線產品的良率無法有效提高、生產成本無法降低與產品開發時程無法縮短三大瓶頸，改善國內 AIoT 產品 time-to-market 以搶佔市場需求，使國內產業新增新增高值半導體少量客製化 AIoT 產業鏈。

本計畫產業化之規劃將與 AI 射月與 smart sensor/edge AI 相關計劃合作，共同推動與新創產品雛型驗證，期望增進產業 AIoT 創新競爭力，重點為：

(1) 半導體射月計畫包含：前瞻感測元件、無人載具、AR/VR 等。本計畫於規劃階段已與多位教授進行交流討論，後續雙方將藉由本計畫所開發之可程式化異質整合技術，以系統的方式整合晶片、感測器、載具等，以驗證雛型並進行展示。此外，亦會連結 AI on Chip 計畫及其臺灣人工智慧晶片聯盟(AITA) 內的系統應用廠商。以廠商的實際需求，滾動式調整本計畫所開發之技術，並定義詳細且具體的量化指標與里程碑。本計畫前兩年將鎖定 AIoT 之系統應用，建立具”記憶體+X”的可程式彈性設計平台。

(2) 使多樣生產之產品具商業化機會：新創產品雛型驗證包含工業自動化載具(亞 O 等公司)、行車紀錄器等(凌 O、威 O 等公司)，連結 AI 新創領航計畫，使 AI 相關新創公司，得以利用本計畫所開發之可程式化異質集成技術做為平台，開發建立新創產品雛型，加速少量客製化之系統應用落地。

(3) 創造 IC 產業新價值，讓客製化的系統整

	<p>合變為更簡單，開創臺灣 IC 產業的新機會。</p>
<p>人才培育與中心維運</p>	<p><b>公私（產學）共育國內外高階人才：</b>以匯聚半導體產業高階人才需求為核心，建構半導體高階人才發展平台，擴大延攬國內外優質人才；並藉由成立半導體國際產學交流聯盟，聚焦企業對高階人才之需求，推動公私產學共育方式，透過優質養成人才、高階國際化精進人才兩大模式，強化高階人才研發實務能力，推動我國 A 世代半導體產業能量之發展。</p> <p>本計畫之半導體高階人才發展平台的推動體系，將依國內外優秀人才來源及企業需求，規劃多元招募方式，進而導入優質養成人才及高階國際化精進人才模式，再將培育後之高階人才導入企業，系統性建立我國半導體高階人才能量提升管道。</p> <p>另在支援體系方面將包含高階人才招攬與宣傳、建立半導體國際產學交流聯盟，緊密契合企業人才需求。</p> <p>透過規劃半導體高階技術學程，從高階專業技術深化、結合場域實作、導入國際級師資等多元化策略，期望與企業共同努力提供人才發展前景與發展方向，吸引更多優秀人才投入或繼續於半導體領域發展成長，支援臺灣半導體產業持續成長之競爭優勢。</p>

### 三、達成目標之限制、執行時可能遭遇之困難、瓶頸與解決的方式或對策

本計畫在執行時可能面臨時之挑戰及因應方案說明如下：

#### 一、半導體設備

國內半導體設備業者屬中小企業，驗證時程長導致廠商面臨龐大的資

金壓力與失敗風險，協助廠商加速通過產線測試時程，降低資金壓力及研發風險為本分項面臨之挑戰，另一方面，因客戶端對品質與良率要求下，終端廠承受之風險及壓力較大，不輕易採用國產設備，皆是關鍵設備無法進入終端廠之困難因素，透過本計畫之補助資源及生態鏈的推動，協助具有製造能量的設備廠商與終端廠採購單位溝通討論，釋出設備採購規格，建立採購信心，讓設備廠商快速完成設備端  $\alpha$ -test、終端產線  $\beta$ -test，通過整機品質驗證，才有可能取得後續量產訂單。

## 二、關鍵材料

因半導體材料開發門檻高、時間長，利潤雖高但一旦材料出了問題影響製程之賠償金額也非常驚人，因此國內廠商不見得有意願投入表列計畫中管制項目/非管制項目清單中的材料開發，因此本計畫執行時搭配驗證技術建立與導入，以協助廠商縮短研發時間，並透過訪廠的方式增加廠商對於計畫的了解，降低投入疑慮，吸引廠商申請計畫。

## 三、Å 世代半導體技術

**Beyond 5G/6G 半導體元件**為達成高性能 GaN on Si HEMT 有許多關鍵步驟，第一如何達到高品質之磊晶特性與晶圓之取得，除由磊晶團隊基於基礎學理之探討與過去經驗之積累，來努力完成達到目標所需之磊晶品質外，同時也將與學界、磊晶業者與設備廠商共同探討達成高品質磊晶之開發。第二，GaN HEMT 在開發上將遇到如何製作低阻值的contact，同時在製程過程中極易受電漿衝擊傷害，影響元件特性。計畫將開發 regrowth GaN 技術同時為了避免製程過程造成之傷害，在計畫中已編列預算採購極為關鍵之 ALE 設備，以 ALE 製程降低元件受到之傷害，同時精準完成元件結構(原子層級)，以達到元件之最佳特性。在其他製程設備上，如薄膜沉積，由於工研院設備較為單一，若無法滿足製程要求時(更低電漿傷害之製程)，將規劃尋求 TRSI 或 Foundry 之協助，以適合之設備完成相關製程。

此外，在發展 **3D 整合異質集成技術**時，預期遭遇的困難與問題，以及解決方法與建議，說明如下：

- **預製核板翹曲程度控制難度高**：製備高密度 TSV 預製核板，需藉由晶

圓暫時接合技術進行晶圓厚度薄化，過程會因 TSV 銅與矽晶圓間的熱膨脹係數差異，造成接合晶圓的翹曲度大增，無法接續進行晶圓薄化製程。預計解決對策為另外增加 backside 製程，透過增加一層電鍍銅於預製核板背面，來抵銷接合晶圓製程段所造成的翹曲度，以達成製作高密度 TSV 預製核板之目標。

- **CMOS 可程式控制連接晶片設計難度高：**系統在高速傳輸下將面臨訊號損耗的問題，面對此挑戰已規劃使用高速連接通道電路，針對特定高速訊號進行資料的傳輸。另外，為了使連接的通道設定能夠被儲存，將透過記憶體電路來儲存資料，免除使用時需重新設定之困擾。
- **電路設計人員流動可能導致技術出現斷層：**執行研發過程可能出現人員流動之現象，導致技術交接出現斷層。解決的方式即導入 EDA 設計自動化平台，將研發過程中的任何設計、模擬、分析等數據與設計條件，皆紀錄於該平台，將人員流動進而影響研發進度的因素降至最低，保證研發工作的延續性。

#### 四、人才培育與中心維運

隨著 5G 與 AI 等新興科技帶動半導體需求重要性日益提升，有鑑於充裕優秀人才來源是延續產業成長之重要關鍵，檢視目前國內人才現況，面臨少子化趨勢，加上半導體人才需求逐步擴大，除正規教育之人才養成，透過產學共育規劃、聚焦前瞻技術主題學程設計等，多元吸納高階人才與培育交流，將有助於提升半導體人才研究動能。另呼應政府性平政策，於培訓中鼓勵女性專業人員，或透過發放性平文宣，期協助性別平等意識推廣與營造友善職場工作環境。

#### 四、與以前年度差異說明

年度 差異項目	110-111 年度	112-113 年度
促成半導體整機驗證補助	<ul style="list-style-type: none"> <li>• 藉由國內設備廠商諮詢訪視，促成廠商提出補助計畫申請，並進行補助案之審查與執行</li> <li>• 針對 110~111 年度半導體整機設備驗證補助案之成效進行訪視，確認後續擴散效益</li> </ul>	<ul style="list-style-type: none"> <li>• 針對110~112 年度半導體整機設備驗證補助案之成效進行訪視，確認後續擴散效益</li> </ul>
材料執行重點	<ul style="list-style-type: none"> <li>• 針對 110 年度投入開發的材料</li> </ul>	<ul style="list-style-type: none"> <li>• 推動計畫全程累計至少 9 案</li> </ul>

	<ul style="list-style-type: none"> <li>項目，推動導入 <math>\alpha</math> 及 <math>\beta</math>-site 製程驗證</li> <li>推動第二期管制／非管制材料開發項目</li> </ul>	<p>管制／非管制材料。</p> <ul style="list-style-type: none"> <li>材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證計畫全程累計至少總共 4 件</li> </ul>
B5G 年度階段性技術目標提升	<ul style="list-style-type: none"> <li>完成 120 GHz 高頻元件、39 GHz PA 開發</li> </ul>	<ul style="list-style-type: none"> <li>完成 240GHz 高頻元件、60 GHz PA 開發</li> </ul>
3D 異質年度階段性技術目標提升	<ul style="list-style-type: none"> <li>完成設計 switch 電路並整合於 TSV 預製核板</li> <li>整合 chiplet 集成系統，晶片整合數 <math>\geq 3</math></li> <li>訊號傳輸速度達到 2 Gbps</li> <li>促成可程式化異質整合技術投資累計 2.4 億</li> </ul>	<ul style="list-style-type: none"> <li>完成 Programmable Interconnection package 可程式系統基板開發</li> <li>整合系統層級 3D 集成技術開發與驗證，晶片整合數 <math>\geq 4</math></li> <li>訊號傳輸速度達到 4 Gbps</li> <li>促成可程式化異質整合技術投資累計 5.2 億</li> </ul>
人才培育與中心維運階段性目標提升	<ul style="list-style-type: none"> <li>建構半導體高階人才發展平台</li> <li>推動優質養成人才達 40 人次以上</li> <li>推動高階國際化精進人才達 1,900 人次以上</li> </ul>	<ul style="list-style-type: none"> <li>推動優質養成人才達 110 人次以上</li> <li>推動高階國際化精進人才達 1580 人次以上</li> </ul>

## 五、跨部會署合作說明

無跨部會署合作。

## 六、與本計畫相關之其他預算來源、經費及工作項目

無

## 肆、前期重要效益成果說明

### 一、分年度重要執行成果

110 年度重要執行成果如下：

#### 一、半導體設備

##### (一) 提升國內設備產業產值：

透過β-site 整機驗證補助，提供補助資源協助國內設備業者快速通過指標終端廠(如台積電、聯電、日月光等)品質及可靠度驗證，計有 22 案針對導入台積電、聯電、日月光及力成等客戶端驗證之國產設備提出補助申請，經審查後共 13 案核定通過，預計於 110~112 年執行設備驗證，開發項目包括前段晶圓離子佈植、物理氣相沉積、探針卡檢測等設備；先進封裝物理氣相沉積、塗佈顯影、光阻去除、晶片取放、晶片壓合等設備。

##### (二) 加速外商設備製造在地化：

#### 1. 美商應用材料：

- (1) 應材擬將 5 類 8 吋晶圓設備自美國移至臺灣生產製造，並規劃以「應用材料 8 吋設備在臺發展與驗證在地化計畫」為題申請研發補助，計畫內容主要引進測試驗證及性能升級等技術，加速落實 8 吋半導體設備在臺發展。
- (2) 經與臺灣應材相關高階主管討論，惟應材刻正加速於南科建置 8 吋整機生產線與提升產能，考慮公司總部之資源配置與時程規劃，將於產線建置告一段落，預計於明(111)年第四季再行提案。

#### 2. 日商優貝克：

- (1) 優貝克科技申請「半導體前段先進製程濺鍍設備與製程優化開發計畫」，已於 7 月 30 日核定通過，計畫期程 3 年(110 年 9 月至 113 年 8 月)，總經費 1.5 億，核定補助 5,400 萬元，已完成簽約。
- (2) 本計畫開發前段晶圓製程所需 12 吋鍍膜整機設備，執行地點分別為竹北工廠負責研發、南科工廠負責製造，刻正改建竹北工廠以符合本案研發與測試需求。

計畫類別	公司名稱	計畫名稱	核定補助款 (千元)	核定自籌款 (千元)	核定總經費 (千元)	核定年月
前瞻技術研發計畫	優貝克科技股份有限公司	半導體前段先進製程澱鍍設備與製程優化開發計畫	54,000	96,000	150,000	110年7月

## 二、 關鍵材料

### (一) 管制/非管制材料自主化:

為鼓勵業者投入管制材料與部分非管制材料項目研發在地化生產，政府推動 A 世代半導體計畫-優先研發管制材料，結合法人驗證能量，建立  $\alpha$ -site 與  $\beta$ -site 機制藉由法人建立驗證平台與下游應用端串聯產業鏈驗證以加速業者產品通過產線測試。今年完成簽約 7 案包含前段晶圓製程材料與後段先進封裝材料，期望能藉由本計畫推動廠商研發以利未來自主生產有利掌握未來關鍵化學品，拉高進入障礙，以維持我國半導體業領先優勢。提高半導體產業競爭差異化，及材料自主性以維持我國半導體領先優勢。未來除陸續收割成果，亦可針對結案計畫追蹤了解其後續成效。



驗證平台技術





### 三、Å 世代半導體技術

#### (一) 扶植業者轉型，衍生新產品開發:

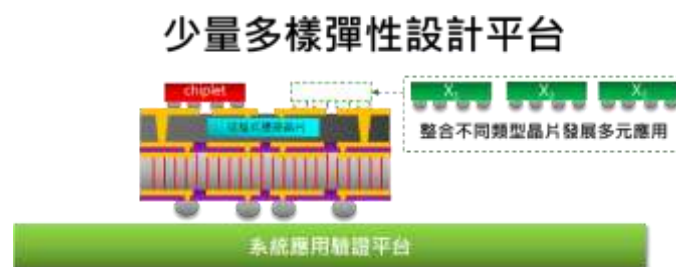
研發具技術創新之無裂縫翹曲磊晶技術，突破製程高溫易碎問題，並透過先期合作及技術移轉鏈結廠商需求，協助矽基板業者(合晶)縮短技術開發時程，扶植轉型衍生符合高頻磊晶之矽基板新產品開發。

#### (二) 鏈結國外設備大廠共同開發:

與英商牛津儀器合作，以氮化鎵元件技術協助業者驗證先進製程機台於關鍵製程模組開發能力，進一步協助產業轉型升級，建構臺灣高頻產業鏈佈局。

#### (三) 與業者共同打造少量多樣彈性設計平台:

促成不同晶片組合導入創新應用，以高彈性設計供應少量多樣產業開發；並與系統應用業者進行內視鏡膠囊設計，完成初步 module-level 功能性驗證版。



### 四、 人才培育與中心維運

#### (一) 培育契合企業需求高階人才:

籌組產、官、學半導體人才國家招募團隊，辦理國內頂大、馬來西亞、越南人才招募活動，建置國內/國際 473 位高階人才資料庫，拓展高階人才來源；鎖定前瞻技術主題，導入日本、新加坡(IEEE 專家)等國際級師資講授，促成台積電、聯發科、日月光等 1,165 人次參與，提升高階技術人才研發動能。

## 二、里程碑達成情形

110 里程碑目標	達成情形
1. 促成 4 項(含)以上國產半導體設備補助案申請	已促成 13 項國產半導體設備補助案申請，刻正執行中
2. 推動 1 家國際設備大廠來臺設立 demo lab	核定優貝克科技「半導體前段先進製程濺鍍設備與製程優化開發計畫」，執行期間 3 年(110 年 9 月至 113 年 8 月)，預計可帶動 50 家以上國內零組件業者參與，落實零組件國產率由現行約 30% 提升至 70% 以上
3. 運用產業升級創新平台輔導計畫主題式研發之補助計畫，推動第一期(110.1.1-111.12.31)補助款計畫，預計組成專家委員會，協助補助款計畫計畫審查與查核，協助國內廠商投入至少 4 案管制/非管制材料開發規劃	已成立專家委員會，完成補助款計畫計畫審查與查核，協助七家國內材料廠投入至少 7 案管制/非管制材料開發，並建立 2 項 $\alpha$ -site 驗證台協助廠商完成 Underfill 封裝材驗證與 5G AiP 模組材料驗證
4. 研發 GaN/Si 高頻元件製程及高功率放大器等核心關鍵技術，完成 $f_{max} = 100 \text{ GHz}$ , $P_{out}=1\text{W}/\text{mm}@28\text{GHz}$ 高頻元件、 $P_{sat} \geq 2\text{W}@28 \text{ GHz}$ , $PAE \geq 30\%$ 之功率放大器開發(自我挑戰： $120 \text{ GHz}$ , $P_{out}=2.2\text{W}/\text{mm}@39\text{GHz}$ 高頻元件、 $P_{sat} \geq 2\text{W}@39 \text{ GHz}$ , $PAE \geq 25\%$ 功率放大器設計、模擬；促成先期參與廠商 1 家次、帶動國內廠商投資達 1 億元	<ul style="list-style-type: none"> <li>• 完成 GaN-on-Si 之元件整合，其閘極寬度(Lg)最小可達 68nm (<math>\leq 100\text{nm}</math>)，且 <math>f_{max}</math> 可達 110GHz，<math>P_{out}</math> 達到 1W/mm@28GHz</li> <li>• 使用穩懋 0.15um GaN 製程完成 28 GHz 功率放大器的量測驗證；頻率 28 GHz，增益 18dB，最大飽和功率 4W(36dBm)，最大飽和功率之汲極效率為 31%，功率轉換效率為 23%</li> <li>• 與矽基板廠商合晶先期參與合作，以本計畫開發之磊晶技術，扶植業者轉型衍生符合高頻磊晶之矽基板新產品開發</li> <li>• FY110 帶動國內外廠商促成高頻技術投資共新臺幣 3.02 億</li> </ul>
5. 完成導通孔陣列核板，整合微處理器及記憶體，傳輸速度達到 1 Gbps；促成先期參與廠商 1 家次、帶動國內廠商投資達 1 億元	完成導通孔陣列核板並開發兩式少量多樣 package 佈局設計，以 Non-JEDEC 電路設計華邦 & 美光 記憶體 分別搭配聯發科 微處理器晶片，完成 Signal speed $\geq 1 \text{ Gbps}$ ；本計畫以一條龍完成可程式設計、封裝及 EVB，已促成系統廠商名威及微處理器廠商凌通進行口服膠囊設計先期參與，FY110 帶動國內外廠商促成可程式化異質整合技術投資共新臺幣 2.157 億

<p>6. 建構半導體高階人才發展平台 1 案，推動高階國際化精進人才達 950 人次以上</p>	<p>完成國際產學交流聯盟推動機制，建構半導體高階人才發展平台，鎖定前瞻技術主題，導入日本、新加坡(IEEE 專家)等國際級師資講授，推動高階國際化精進人才，促成 1,165 人次參與，提升高階技術人才研發動能</p>
---	---

### 三、可量化經濟效益

#### (一)創造就業機會

1. 透過  $\beta$ -site 整機驗證補助 13 案，執行業者於 110 年度新聘研發人力計 121 人。
2. 優貝克科技結案後 2 年內預計新增就業 14 人，衍生投資 1 億元。

#### (二)帶動公民營企業投資

1. 推動業者投入 2.3 億進行管制與非管制材料開發。
2. 開發 B5G/6G 高頻元件促成與國內磊晶產業先期參與合作，掌握上游材料端開發進程，結合毫米波元件、封裝測試、前端模組設計開發相關產業。110 年促成國內外業者投資金額約 3.02 億，包含合晶、牛津儀器、長興材料、立積、漢威、和澄等，創造國內半導體產業在下世代 B5G/6G 市場優勢。
3. 以異質集成技術促成國內半導體業者投入相關合作，內容包含 AI 晶片用先進載板相關製程、開發高速量測系統技術、AI 與高階智慧檢測技術以及建置先進製程設備研發，並以全世界首創的可程式異質整合基板協助系統應用業者開始進行內視鏡膠囊設計，總計 FY110 促成產業投資超過新臺幣 1 億元。

### 四、不可量化經濟效益

- (一)促成下世代通訊科技產業生態鏈：鏈結臺灣晶圓代工製程強項，建立 B5G/6G 需低成本之毫米波元件、模組設計、製程與測試等完整解決方案，藉以強化 B5G/6G 產業鏈，引領臺灣進入國際領先群。
- (二)與業者共同打造少量多樣彈性設計平台：可程式 3D 異質集成計畫以一條龍完成可程式設計、封裝及 EVB，促成不同晶片組合導入創新應用，以高彈性設計供應少量多樣產業開發。
- (三)創造半導體產業新機會：引導半導體設備自主化，於 110 年開始執行 13 項國產設備導入指標客戶品質驗證，分別針對前段晶圓離子佈植、物理氣相沉積、探針卡檢測等設備；後段先進封裝物理氣相沉積、塗佈顯影、光阻去除、晶片取放、晶片壓合等設備進行驗證，全程預計協助 15 項以上半導體前後段設備進入國內半導體終端廠通過品質驗證測試，

以提升國產設備技術實力，引進 2 家國際半導體設備大廠重要關鍵設備或模組來臺生產，建立規模化系統設計服務與整廠輸出，延伸我國產業全球布局。

- (四)推動高階國際化精進人才達 1,165 人次以上，與國內七件半導體關鍵材料開發，協助國內半導體下游廠商擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，協助半導體產業上下游供應商共同建構國內完整半導體供應鏈，且美中貿易對立越來越激烈下，半導體相關原物料及材料成為戰略物資，建立自有關鍵材料技術避免長期仰賴海外原料供給產生斷料風險中，提升我國半導體關鍵材料自主開發與生產能力，擺脫管制材料受制，穩固產業既有優勢，強化研發與製造實力促進產值提升，為我國Å世代半導體產業創造新價值。

## 伍、預期效益及效益評估方式規劃

### 一、預期效益

- 112-114 年完成至少 17 家以上半導體業者先期技術授權或技術合作 71,600K，透過布局 B5G/6G 元件及 3D 集成/異質整合，可提升產業附加價值以帶動新需求。
- 112 年促成至少 6 項國產半導體設備補助案申請、以及協助 1 家國際設備大廠來臺設立demo lab、建立臺灣半導體設備、材料、技術生態鏈體系，延伸我國產業全球布局，促進就業 51 人，並促成投資新臺幣 9 億元活絡市場，為我國 Å 世代半導體產業創造新機會。
- 114 年累積促成 15 項(含)以上國產半導體設備補助案申請，全程完成 15 項(含)以上國產半導體設備通過β-site 整機驗證，並累計 2 家以上國內廠商於國際設備大廠 demo lab 內完成β-site 測試。
- 112-114 年推動國內外優質養成人才達 140 人以上，高階國際化精進人才達 1,980 人次以上。
- 112-114 年推動計畫全程至少 9 案管制/非管制材料，材料導入α-site 及 β-site 製程驗證計畫全程累計至少總共 4 件。
- 112-114 年關鍵核心智財至少申請至少 22 件：掌握 B5G/6G 元件及 3D 集成/異質整合關鍵技術，進行重點專利布局。

### 二、效益評估方式規劃

- 評估終端廠設備需求項目與國內潛力供應業者，促成業者申請半導體設備補助方案，協助業者通過品質驗證。爾後，透過與終端廠建立之溝通平台並定期召開設備驗證進度討論會議，檢視計畫進度及成效，確保計畫標的符合終端廠需求。
- 協助國際半導體設備大廠來臺建立研發及測試據點(demo lab)部分，全程規劃推動 2 家國際設備大廠來臺，並累計 4 家以上國內廠商完成β-site 測試。於 110 年已核定日商優貝克科技「半導體前段先進製程濺鍍設備與製程優化開發計畫」，後續維持每半年進行期中查證(已列入本年度查核點)，以確認目標及效益達成情形。
- 110 已推動國內廠商投入 7 項半導體材料開發，112-114 年將推動業者產業投資累計 10 億(含)以上，並帶動產值累計增加 20 億(含)以上，並加速上游材料業者導入下游之 β-site 驗證累計 8 件(含)以上材料，強化供應鏈連結強度。
- Beyond 5G/6G 元件子項預計於 112-114 年促成 6 家業者針對高頻關鍵技術先期技術授權或技術合作 33,000K。110 年已與合晶、牛津儀

器、長興材料、立積電子等業者針對高頻關鍵技術共同合作，後續除與業者依約交付標的外，亦將定期與客戶保持聯繫，確保計畫目標及後續效益追蹤，持續洽談新案。預計於 112-114 年完成 22 件(含)以上高頻關鍵技術相關專利申請。為確保本計畫研發成果取得推廣先機，避免受限國外大廠，110 年已針對磊晶、元件製程、封裝及前端晶片模組等專利進行佈局，共 16 件；後續將定期檢視專利答辯、獲證情形，並將追蹤已獲證專利成果運用情形，確保計畫成果擴散產業，引領臺灣廠商提前布局下世代通訊。

- 3D 集成/異質整合子項預計 112-114 年完成至少 11 家以上半導體業者先期技術授權或技術合作 38,600K，透過布局先進製程與可程式化 3D 異質集成簡化系統整合難度，可提升產業附加價值以帶動新需求。強化布局範圍與攻防策略，優化核心專利，112-114 年分別完成國內外專利申請 10 件；技術暨專利移轉收入 38,600 仟元；技術服務收入 49,000 仟元，促成廠商投資 3.6 億元。
- 辦理國內外優質人才養成培訓，訓後媒合至企業服務達 140 人以上；聚焦半導體新興材料與技術，辦理在職高階人才培訓達 1,980 人次以上。

## 陸、自我挑戰目標

### 111 年度

- 原定目標透過計畫補助，111 年度新增國內設備產值達新臺幣 10 億元以上，挑戰目標為新增國內設備產值達新臺幣 12.5 億元以上。
- 原定目標推動 1 項管制材料，挑戰目標為推動 2 項管制/非管制材料。
- Beyond 5G / 6G 半導體元件原定目標: 完成  $f_{max} = 120$  GHz 高頻元件、39 GHz 高線性射頻功率放大器開發，自我挑戰目標: 完成  $f_{max} = 160$  GHz 高頻元件、50 GHz 射頻功率放大器設計、模擬。
- 3D 集成/異質整合技術除了 110 年原定目標促成先期參與廠商一家次外，111 年挑戰目標實際服務至少 2 家廠商的少量客製化 POC 樣品。完成應用於多顆晶片整合的電性設計準則及設計 SOP。
- 針對公私（產學）共育培育，本年度除進行高階國際化精進人才培育，亦增加優質養成人才培育人數，挑戰目標訂並擴大吸納國外人才培育，期擴大高階人才來源與提升人才競爭力。

### 112 年度

- 原定目標透過計畫補助，112 年度新增國內設備產值達新臺幣 10 億元以上，挑戰目標為新增國內設備產值達新臺幣 12.5 億元以上。
- 原定目標推動 1 項管制材料，挑戰目標為推動 2 項管制/非管制材料。
- Beyond 5G / 6G 半導體元件原定目標: 完成  $f_{max} = 160$  GHz 高頻元件、50 GHz 射頻功率電晶體設計與放大器開發，自我挑戰目標: 完成  $f_{max} = 240$  GHz 高頻元件、60 GHz 射頻功率放大器開發。(計畫團隊除如期完成各年度技術規格外，將逐年挑戰提前達成後續年度之技術目標，加速研發進程；並擬於計畫整體進度超前時，於 114 年努力挑戰超越 450 GHz 高頻元件(150 GHz 等級 PA)設計、模擬之目標)。
- 3D 集成/異質整合技術原定目標促成先期參與廠商 1 家次外，挑戰目標應用情境累計  $\geq 2$  種，完成少量客製化 POC 樣品。
- 推動公私（產學）共育模式，增加國內外高階研發人才養成與國際化精進人才培育人數，挑戰目標訂為擴展吸納非新南向國家之國際人才，聚焦前瞻技術培育，擴大高階人才來源與提升人才競爭力。

## 113 年度

- 原定目標透過計畫補助，113 年度及 114 年度每年新增國內設備產值達新臺幣 10 億元以上，挑戰目標為每年新增國內設備產值達新臺幣 12.5 億元以上。
- 原定目標推動 1 項管制材料，挑戰目標為推動 2 項管制/非管制材料。
- Beyond 5G / 6G 半導體元件原定目標: 完成  $f_{max} = 240$  GHz 高頻元件、50 GHz 高線性射頻功率放大器開發，自我挑戰目標: 完成  $f_{max} = 320$  GHz 高頻元件、100 GHz 射頻功率放大器設計、模擬。
- 3D 集成/異質整合技術原定目標促成先期參與廠商 1 家次外，挑戰目標應用情境累計  $\geq 4$  種，完成少量客製化 POC 樣品。
- 推動公私（產學）共育模式，持續增加國內外高階研發人才養成與國際化精進人才培育人數，挑戰目標訂為擴大導入國際級專家師資與國際交流，期能補充契合企業高階人才質量需求。

## 110 年度達成情形:

- 110 年促成 4 項國產半導體設備補助案申請、以及協助 1 家國際半導體設備大廠申請研發補助來臺建立研發及測試據點、建立臺灣半導體設備、材料、技術生態鏈體系，延伸我國產業全球布局，促進就業 51 人，並促成投資新臺幣 9 億元活絡市場，為我國  $\text{\AA}$  世代半導體產業創造新機會。
- 110 年運用產創平台主題式研發計畫規劃國內廠商開發 7 項半導體材料，並促成法人建立高密度覆晶封裝材料、5G AiP 材料 2 項  $\alpha$ -site 驗證平台。
- 元件部分根據 8 吋(CMOS 相容)製程之結構/製程參數，以模擬結果推測可達到  $f_{max}=153\text{GHz}$ ；並完成 39GHz 功率放大器模擬，Gain = 15 dB、PSAT = 33 dBm(2 Watt)。
- 3D 集成/異質整合技術促成業界先期參與 1 案，服務系統應用業者進行內視鏡膠囊 POC 設計，已完成初步 module-level 功能性驗證版。並完成 CMOS 連接晶片電路設計及驗證，將於 111 年搭配預製基板有助於降低廠商 NRE 費用。
- 110 年籌組產、官、學半導體人才國家招募團隊，辦理國內頂大、馬來西亞、越南人才招募活動，建置國內/國際 473 位高階人才資料庫，拓展高階人才來源；鎖定前瞻技術主題，導入日本、新加坡(IEEE 專家)等國際級師資講授，促成台積電、聯發科、日月光等 1,165 人次參與，提升高階技術人才研發動能。



柒、經費需求/經費分攤/槓桿外部資源

經費需求表(B005)

單位：千元

細部計畫名稱	計畫屬性	112 年度			113 年度			114 年度(8 月)		
		小計	經常支出	資本支出	小計	經常支出	資本支出	小計	經常支出	資本支出
半導體設備	產業服務與應用	282,000	282,000	0	282,000	282,000	0	163,800	163,800	0
關鍵材料	產業服務與應用	149,000	149,000	0	149,000	149,000	0	77,350	77,350	0
Å 世代半導體技術	產業技術研發	280,000	270,000	10,000	280,000	270,000	10,000	182,000	182,000	0
人才培育與中心維運	人才培育	49,000	49,000	0	49,000	49,000	0	31,850	31,850	0

## 112 年度經費需求表

### 經費需求說明

一、本綱要計畫因施政業務發展需要擬訂之科技發展計畫，其規劃經費計算標準及方式均依據『經濟部及所屬機關委辦計畫預算編列基準』辦理。

二、本綱要計畫因應業界及計畫需求，112 年規劃採購 1 台儀器設備，以協助國內產業之技術升級。

單位：千元

計畫名稱	細部計畫重點描述	主要績效指標 KPI	112 年度						
			小計	經常支出			資本支出		
				人事費	材料費	其他費用	土地建築	儀器設備	其他費用
<b>一、半導體設備</b> (一)β-site 整機驗證實測 (二)國際設備大廠在臺供應鏈深化	•β-site 整機驗證實測： (1) 結合指標客戶需求，提供補助資源，協助國內業者降低半導體設備開發風險，並通過終端廠之品質驗證及可靠度測試，提升國內設備產值。 (2) 藉由通過一線客戶品質驗證，後續擴散供應其他半導體相關製程客戶，提高國內半導體設備自主。	1. 累積促成 15 項(含)以上國產半導體設備補助案申請 2. 協助 1 家國際設備大廠來臺設立 demo lab，並累計 3 家以上國內廠商於國際設備大廠 demo lab	282,000	24,000	12,200	245,800	0	0	0

	<ul style="list-style-type: none"> <li>• 建構半導體設備生態鏈： 結合指標客戶及公協會廠商，建構半導體設備產業發展對話平台，針對國內半導體設備需求、資安標準、產業合作、關鍵模組供應媒合等面向提供溝通解決管道，並提供行政及幕僚支援，如追蹤計畫執行進度、研提半導體設備推動策略、決策支援建議、計畫成果推廣等，以落實半導體設備生態鏈之推動。</li> <li>• 協助國際半導體設備大廠來臺建立研發及測試據點。</li> </ul>	內完成 β-site 測試							
<b>二、關鍵材料</b> (一)優先研發管制材料	<ul style="list-style-type: none"> <li>• 優先研發管制材料：            (1) 藉由計畫補助，鼓勵國內廠商開發日本出口管制及非管制半導體材料，包含 DUV 光阻、鍍膜前驅材料、晶圓基板材料、晶圓保護材料、DUV 光阻原料...等項目，並導入終端驗證。            (2) 成立專家委員會，審查與監督推動項目技術可行性與進度。            建構半導體材料產業鏈：</li> </ul>	112 年推動計畫全程累計至少 6 項材料開發	149,000	14,185	6,745	128,070	0	0	0

	<p>(1) 建置材料特性、材料製程驗證、電性驗證技術，推動材料導入 <math>\alpha</math>-site 以利導入下游使用，加速產品之先期驗證流程以快速導入市場。</p> <p>(2) 整合終端客戶需求及國內外技術發展情況，協助材料廠商觸及最新資訊，藉此提升廠商競爭力。</p>								
<p>三、Å 世代半導體技術</p> <p>(一)Beyond 5G/6G 半導體元件</p> <p>(二)3D 集成/異質整合技術</p>	<ul style="list-style-type: none"> <li>• Beyond 5G/6G 半導體元件：針對下世代 B5G/6G 無線通訊往更高頻發展之趨勢，發展 III-V 族超高頻基礎元件技術，並結合超高頻功率放大器之開發、設計及前端模組設計技術，落實 B5G/6G 關鍵半導體組件技術自主。計畫開發含：(1)超高頻基礎元件技術含超高頻元件之設計、製程技術、電路模型與建構超高頻量測環境及量測技術；(2)高功率放大器設計與製作，透過超高頻功率放大器之開發、設計及超高頻前端模組設計，展示其超高頻之輸出功率與功率效率之性能。</li> <li>• 3D 集成/異質整合：為建立可程式封裝平台，提供少量生產彈性設計，發展彈性可程式化異質整合技術，一條龍完成可程式</li> </ul>	<ul style="list-style-type: none"> <li>• 112 年完成至少 6 家以上半導體業者先期技術授權或技術合作 25,100K，透過布局高頻 / 先進製程與可程式化 3D 異質集成簡化系統整合難度，可提升產業附加價值以</li> </ul>	280,000	97,788	36,863	135,349	0	10,000	0

	<p>結構設計、可程式連接晶片開發、封裝、及 EVB，以建立國內高值半導體少量多樣 AIoT 產業鏈。將於計畫中開發：(1)以創新 TSV 預製基板，達到可調適的互連線路設計及通用高彈性客製化製作需求；(2)以 System-in-Silicon 晶片與系統整合降低功耗，縮短 time-to-market 時程。</p>	<p>帶動新需求。</p> <ul style="list-style-type: none"> <li>•112 年高頻核心技術業界先期參與 1 家次。</li> <li>•112 年 3D 集成 / 異質整合關鍵核心技術業界先期參與案。</li> <li>•112 年關鍵核心智財申請 13 件：掌握高頻 / 3D 集成 / 異質整合關鍵技術，進行重點專利布局。</li> </ul>							
--	---	--	--	--	--	--	--	--	--

<p>四、人才培育與中心為運 (一)公私(產學)共育國內外高階人才</p>	<ul style="list-style-type: none"> <li>•以匯聚產業人才需求為導向，透過公私(產學)共育，建構半導體高階人才發展平台，輔以成立半導體國際產學交流聯盟，規劃優質養成人才學程，提升高階人才競爭力。</li> <li>•規劃高階國際化精進人才模式，導入國內外專家能量規劃前瞻技術研習，推動短期加值系列課程、企業客製化講座及國際專家論壇，提升產業人才專業能量。</li> </ul>	<p>推動國內外優質養成人才達50人以上，高階國際化精進人才達780人次以上。</p>	49,000	8,478	0	40,522	0	0	0
---	--	---	--------	-------	---	--------	---	---	---

## 113 年度經費需求表

### 經費需求說明

一、本綱要計畫因施政業務發展需要擬訂之科技發展計畫，其規劃經費計算標準及方式均依據『經濟部及所屬機關委辦計畫預算編列基準』辦理。

二、本綱要計畫因應業界及計畫需求，113 年規劃採購 1 台儀器設備，以協助國內產業之技術升級。

單位：千元

計畫名稱	細部計畫重點描述	主要績效指標 KPI	113 年度						
			小計	經常支出			資本支出		
				人事費	材料費	其他費用	土地建築	儀器設備	其他費用
<b>一、半導體設備</b> (一)β-site 整機驗證實測 (二)國際設備大廠在臺供應鏈深化	•β-site 整機驗證實測： (1) 結合指標客戶需求，提供補助資源，協助國內業者降低半導體設備開發風險，並通過終端廠之品質驗證及可靠度測試，提升國內設備產值。 (2) 藉由通過一線客戶品質驗證，後續擴散供應其他半導體相關製程客戶，提高國內半導體設備自主。	1. 完成 9 項國產半導體設備通過 β-site 整機驗證 2. 協助 1 家國際設備大廠來臺設立 demo lab，全程共計推動 2 家國際設備大廠來臺建立研發及測	282,000	24,000	12,200	245,800	0	0	0

	<ul style="list-style-type: none"> <li>• 建構半導體設備生態鏈： 結合指標客戶及公協會廠商，建構半導體設備產業發展對話平台，針對國內半導體設備需求、資安標準、產業合作、關鍵模組供應媒合等面向提供溝通解決管道，並提供行政及幕僚支援，如追蹤計畫執行進度、研提半導體設備推動策略、決策支援建議、計畫成果推廣等，以落實半導體設備生態鏈之推動。</li> <li>• 協助國際半導體設備大廠來臺建立研發及測試據點。</li> </ul>	試據點。							
<b>二、關鍵材料</b> (一) 優先研發管制材料	<ul style="list-style-type: none"> <li>• 優先研發管制材料：            (1) 藉由計畫補助，鼓勵國內廠商開發日本出口管制及非管制半導體材料，包含 DUV 光阻、鍍膜前驅材料、晶圓基板材料、晶圓保護材料、DUV 光阻原料...等項目，並導入終端驗證。            (2) 成立專家委員會，審查與監督推動項目技術可行性與進度。</li> <li>• 建構半導體材料產業鏈：            (1) 建置材料特性、材料製程驗證、電性</li> </ul>	113 年推動計畫全程累計至少 9 項材料開發	149,000	14,185	6,745	128,070	0	0	0



	<p>驗證技術，推動材料導入 <math>\alpha</math>-site 以利導入下游使用，加速產品之先期驗證流程以快速導入市場。</p> <p>(2)整合終端客戶需求及國內外技術發展情況，協助材料廠商觸及最新資訊，藉此提升廠商競爭力。</p>								
<p>三、Å 世代半導體技術</p> <p>(一)Beyond 5G/6G 半導體元件</p> <p>(二)3D 集成/異質整合技術</p>	<ul style="list-style-type: none"> <li>•Beyond 5G/6G 半導體元件：針對下世代 B5G/6G 無線通訊往更高頻發展之趨勢，發展 III-V 族超高頻基礎元件技術，並結合超高頻功率放大器之開發、設計及前端模組設計技術，落實 B5G/6G 關鍵半導體組件技術自主。計畫開發含：(1)超高頻基礎元件技術含超高頻元件之設計、製程技術、電路模型與建構超高頻量測環境及量測技術；(2)高功率放大器設計與製作，透過超高頻功率放大器之開發、設計及超高頻前端模組設計，展示其超高頻之輸出功率與功率效率之性能。</li> <li>•3D 集成/異質整合：為建立可程式封裝平台，提供少量生產彈性設計，發展彈性可程式化異質整合技術，一條龍完成可程式結構設計、可程式連接晶片開發、封裝、及 EVB，以建立國內高值半導體少量多樣 AIoT 產業鏈。將於計畫中開發：(1)以創新 TSV 預製基板，達到可調適的互連線</li> </ul>	<ul style="list-style-type: none"> <li>•113 年完成至少 6 家以上半導體業者先期技術授權或技術合作</li> <li>•26,500K，透過布局高頻 / 先進製程與可程式化 3D 異質集成簡化系統整合難度，可提升產業附加價值以帶動新需求。</li> <li>•113 年高頻 /3D 集成/異</li> </ul>	280,000	98,056	37,102	134,842	0	10,000	0

	<p>路設計及通用高彈性客製化製作需求；(2)以 System-in-Silicon 晶片與系統整合降低功耗，縮短 time-to-market 時程。</p>	<p>質整合關鍵核心技術業界先期參與 2 案</p> <ul style="list-style-type: none"> <li>• 113 年關鍵核心智財申請 13 件：掌握高頻 /3D 集成 / 異質整合關鍵技術，進行重點專利布局。</li> </ul>							
<p>四、人才培育與中心為運 (一)公私(產學)共育國內外高階人才</p>	<ul style="list-style-type: none"> <li>• 以匯聚產業人才需求為導向，透過公私(產學)共育，建構半導體高階人才發展平台，輔以成立半導體國際產學交流聯盟，規劃優質養成人才學程，提升高階人才競爭力。</li> <li>• 規劃高階國際化精進人才模式，導入國內外專家能量規劃前瞻技術研習，推動短期增值系列課程、企業客製化講座及國際專家論壇，提升產業人才專業能量。</li> </ul>	<p>推動國內外優質養成人才達 60 人以上，高階國際化精進人才達 800 人次以上。</p>	49,000	8,478	0	40,522	0	0	0

## 經費分攤表(B008)

112 年度

跨部會 主提/申請機關 (含單位)	細部計畫名稱	負責內容	112 年度額度(千元)			
			一般科技施政	重點政策	前瞻基礎建設	申請數合計
無						
各額度經費合計						

## 經費分攤表(B008)

113 年度

跨部會 主提/申請機關 (含單位)	細部計畫名稱	負責內容	113 年度額度(千元)			
			一般科技施政	重點政策	前瞻基礎建設	申請數合計
無						
各額度經費合計						

## 捌、儀器設備需求

### 申購單價新臺幣 1000 萬元以上科學儀器送審彙總表(B006)

申請機關：財團法人工業技術研究院

(單位：新臺幣千元)

年度	編號	儀器名稱	使用單位	數量	單價	總價	優先順序		
							1	2	3
112	1	訊號分析儀	資訊與通訊 研究所	1	10,000	10,000	V		
<b>總計</b>				<b>1</b>		<b>10,000</b>			
113	1	訊號產生器	資訊與通訊 研究所	1	10,000	10,000	V		
<b>總計</b>				<b>1</b>		<b>10,000</b>			

填表說明：

1. 申購單價新臺幣 1000 萬元以上科學儀器設備者應填列本表。
2. 本表中儀器名稱以中文為主，英文為輔。
3. 本表中之優先次序欄內，請確實按各項儀器採購之輕重緩急區分為第一、二、三優先。
  - (1) 「第一優先」係指為順利執行本計畫，建議預算有必要充分支援之儀器項目。
  - (2) 「第二優先」係指當本計畫預算刪減逾 10%時，得優先減列之儀器項目。
  - (3) 「第三優先」係指當本計畫預算刪減逾 5%時，得優先減列之儀器項目。

(經濟部技術處)

申購單價新臺幣 1000 萬元以上科學儀器送審表(B007)

中華民國 112 年度

申請機關(構)	財團法人工業技術研究院				
使用部門	資訊與通訊研究所				
中文儀器名稱	訊號分析儀				
英文儀器名稱	Signal Analyzer				
數量	1	預估單價(千元)	10,000	總價(千元)	10,000
購置經費來源	<input type="checkbox"/> 申請機構作業基金(基金名稱： ) <input type="checkbox"/> 行政院國家科學技術發展基金(計畫名稱： ) <input type="checkbox"/> 政府科技預算(政府機關名稱： ) <input checked="" type="checkbox"/> 前瞻基礎建設特別預算(計畫名稱： Å 世代半導體-先端技術與產業鏈自主發展計畫) <input type="checkbox"/> 其他(說明： )				
期望廠牌	Keysight Technologies Taiwan Ltd.				
型式	Vector Signal Analyzer				
製造商國別	美國設計/馬來西亞生產				
<b>一、儀器需求說明</b>					
1.需求本儀器之經常性作業名稱： 訊號品質量測					
2.儀器類別：(醫療診斷用儀器限醫療機構得勾選；公務用儀器係指執行法定職掌業務所需儀器，限政府機關得勾選) <input type="checkbox"/> 醫療診斷用儀器 <input type="checkbox"/> 政府機關公務用儀器 <input checked="" type="checkbox"/> 教學或研究用儀器					
3.儀器用途：本設備主要用於量測頻率最高達 110GHz 毫米波訊號品質，包含頻譜及確認解調變分析後的資料符合技術規範及要求，亦可用於毫米波高頻寬之 DPD 數位預失真技術之開發驗證量測。					

4.購置必要性說明：(請詳述購置需求，以免因無法檢視儀器必要性而導致負面審查結果)

目前工研院資訊通訊所實驗室高頻量測設備，所涵蓋頻率範圍最高不及50GHz；在 Å 世代半導體計畫中，依 112-114 年度規劃之 50GHz, 60GHz, 100GHz 之計畫目標，需要支援頻率範圍超過 50GHz 以上的量測設備。若無此設備，將無法發展頻率範圍涵蓋 50~100GHz，以 GaN-on-Si 設計之毫米波功率放大器、前端天線陣列模組、相關系統開發驗證，及毫米波高頻寬之 DPD 數位預失真技術之開發驗證。

## 二、目前同類儀器(醫療診斷及公務用儀器專用)

1.本儀器是

- 新購(申請機構無同類儀器)
- 增購(申請機構雖有同類儀器，但已不符或不敷使用)
- 汰購(汰舊換新)

2.若為增(汰)購，請將申請機構目前使用之同類儀器名稱、廠牌、型式、購買年份及使用狀況詳列於下：

儀器名稱	型式	廠牌	年份	數量	使用現況

## 二、目前同類儀器(教學或研究用儀器專用)

1.本儀器是

- 新購(申請機構所在區域無同類儀器)
- 增購(申請機構所在區域雖有同類儀器，但已不符或不敷使用)
- 汰購(汰舊換新)

2.若為增(汰)購，請將申請機構所在區域目前使用之同類儀器名稱、廠牌、型式、購買年份(未知可免填)及使用狀況詳列於下：

儀器名稱	儀器所屬機構名稱	型式	廠牌	年份	數量	使用現況


註：1000 萬元以上科學儀器請優先考量共用現有設備，並可至「貴重儀器開放共同管理平台」查詢同類儀器；如經查詢現有設備有規格不符需求、開放時段不敷使用、至設備所在位置交通成本偏高等情形，再考量購置之必要性。

### 三、儀器使用計畫

1. 請詳述本儀器購買後 5 年內之使用規劃及其預期使用效益。(非醫療診斷用儀器請務必填寫近 5 年可能進行之研究項目或計畫)

(1) 使用規劃：在 Å 世代半導體計畫中，使用此設備用來量測以 GaN-on-Si 設計之毫米波功率放大器、前端天線陣列模組、及進行系統開發驗證，頻率範圍可涵蓋 Å 世代半導體依 112-114 年度規劃之 50GHz, 60GHz, 100GHz 之計畫目標，亦可用於毫米波高頻寬之 DPD 數位預失真技術之開發驗證量測。

(2) 預期使用效益：透過此訊號分析儀設備之購入，將可以進行 B5G/6G 高頻高功率電子元件與模組之開發驗證，建構 Å 世代半導體 GaN 超高頻功率放大器與系統驗證技術。

2. 維護規劃：(請填寫儀器維護方式、預估維護費及經費來源等)

本設備所需可能之維護費用，將以其他經費支應。

3. 請詳述本儀器購買後 5 年內之擴充規劃(含配備升級等)，如儀器為整個系統之一部分，則請填寫系統擴充規劃。

(1) 儀器是否為整個系統之一部分？

否

是，系統名稱：\_\_\_\_\_

(2) 擴充規劃：

無

4. 儀器使用時數規劃

	1 月	2 月	3 月	4 月	5 月	6 月	7 月	8 月	9 月	10 月	11 月	12 月	總時數
可使用時數	153	153	153	153	153	153	153	153	153	153	153	153	1836



自用時數	130	130	130	130	130	130	130	130	130	130	130	130	1560
對外開放時數	23	23	23	23	23	23	23	23	23	23	23	23	276

(1) 可使用時數估算說明：

一年平均之標準工時預估為 1836 小時，平均每月 153 小時、每日 8 小時。

(2) 自用時數估算說明：

自用時數預估 85%，共 1560 小時。

(3) 對外開放時數及對象預估分析：

對外預計開放15%，共276小時。

預估對象包含：進行高頻晶片/模組設計、系統電路設計開發之學校/廠商，需要高頻電性量測分析者。

#### 四、儀器對外開放計畫

□儀器對外開放，開放規劃如下：(請就管理方式、服務項目、收費標準等詳細說明，開放方式可能包含提供使用者自行檢測及分析、接受委託檢測但由使用者自行分析、接受委託檢測及分析等)

□本儀器為整個系統之一部分，系統已對外開放，開放方式如下：

■不對外開放，理由為：(除醫療診斷用及政府機關公務用儀器外，教學或研究用儀器原則對外開放，如未開放須詳述具體理由)

□醫療診斷用儀器，為醫療機構執行醫療業務專用。

□儀器為政府機關執行法定職掌業務所需，以公務優先。

■教學或研究用儀器，說明：本所欲增購之訊號分析儀設備屬於 B5G/6G 毫米波關鍵設備，需要透過完善的規劃訓練後方可執行操作，故未提供對外使用，但可透過計畫合作的方式，由本實驗室專業人員代為操作。

#### 五、儀器規格

請詳述本儀器之功能及規格，諸如靈敏度、精確度及重要特性、重要附件與配合設施，並請附送估價單及規格說明書。

1. 詳述功能及規格：

量測頻率範圍: 2Hz~110GHz

解調變頻寬≥ 4GHz

支援向量訊號解調變分析

支援自定義 OFDM 解調變分析

Phase noise≥-105dBc/Hz (@100Hz offset, CF=1GHz)

DANL $\geq$ -100dBm/Hz (>100GHz)

具備支援外部解調器

具備支援外部混波器功能

2.估價單(除有特殊原因，原則檢附 3 家估價單)

僅附送 1 家估價單，原因為：評估目前市場上可信賴的毫米波量測設備廠商，僅 Keysight 與 R&S 兩家廠商符合本計畫所需；本計畫已取得 R&S 報價單，Keysight 已詢價，待原廠提供報價資料。

## 六、廠牌選擇與評估

1.如擬購他國產品，請說明其理由。

國產品

他國產品，原因為：評估目前市場上可信賴的毫米波訊號量測設備廠商，僅 Keysight 與 R&S 兩家廠商符合本計畫所需。

2.比較可能供應廠牌之型式、性能、購置價格、維護保固、售後服務等優缺點，以及對本單位之適合性。

	Keysight	R&S
性能	可進行DPD 技術開發	---
Analysis Bandwidth	可擴充至11GHz	Up to 5GHz
價格 K NTD	13,000	15,000
保固	3 年	主機3 年 配件1 年
售後服務	教育訓練 設備操作技術服務	操作使用教育訓練乙次 在臺工程師技術支援

## 七、人員配備與訓練

1.請詳列本儀器購進後使用操作人員簡歷(如有待聘人力，請於姓名欄位註明待聘，餘欄位填列待聘人力之學經歷要求)

姓名	性別	年齡	職稱	學歷	專長	有否受過相關訓練 (請列名稱)
----	----	----	----	----	----	--------------------

游銘傑	男	47	資深工程師	碩士	高頻電路設計與系統開發	高頻元件與系統整合量測訓練
何從廉	男	47	資深工程師	博士	數位預失真 DPD 演算法開發	毫米波放大器電路電氣特性量測

2.使用操作人員進用、調配、訓練規劃(待聘人力須述明進用規劃)

無

有，規劃如下：採購之設備送達實驗室後，進行原廠安排之操作訓練

## 八、儀器置放環境

1.請描述本儀器預定放置場所之環境條件。(非必要條件，請填無)

空間大小	10 平方公尺	相對濕度	50%~ 95 %
電壓幅度	100 伏特~ 120 伏特	除濕設備	---
不斷電裝置	---	防塵裝置	---
溫度	22°C~ 27°C	輻射防護	---
其他	---		

2.環境改善規劃

無，預定放置場所已符合儀器所需環境條件。

有，環境改善規劃及經費來源如下：

(1)擬改善項目包含：\_\_\_\_\_。

(2)環境改善措施所需經費計\_\_\_\_\_千元。

(3)環境改善措施經費來源：

尚待籌措改善經費。

改善經費已納入本申請案預估總價中。

改善經費已納入\_\_\_\_\_年度\_\_\_\_\_預算編列。

## 九、優先順序

請列出本儀器在機關提出擬購儀器清單中之優先購買順序，並說明其理由。

第一優先：為順利執行本計畫，建議預算充分支援之儀器項目。

第二優先：當本計畫預算刪減逾 10%時，得優先減列之儀器項目。

第三優先：當本計畫預算刪減逾 5%時，得優先減列之儀器項目。

理由說明：目前工研院資訊通訊所實驗室高頻量測設備，所涵蓋頻率不及 50GHz；在 Å 世代半導體計畫中，依 112-114 年度規劃之 50GHz, 60GHz, 100GHz 之計畫目標，需要使用此設備用來量測以 GaN-on-Si 設計之毫米波功率放大器、前端天線陣列模組、進行系統開發驗證，及毫米波高頻寬之 DPD 數位預失真技術之開發驗證量測。若無此設備，將無法進行相關技術研究開發。

(經濟部技術處)

申購單價新臺幣 1000 萬元以上科學儀器送審表(B007)

中華民國 113 年度

申請機關(構)	財團法人工業技術研究院				
使用部門	資訊與通訊研究所				
中文儀器名稱	訊號產生器				
英文儀器名稱	Signal Generator				
數量	1	預估單價(千元)	10,000	總價(千元)	10,000
購置經費來源	<input type="checkbox"/> 申請機構作業基金(基金名稱： ) <input type="checkbox"/> 行政院國家科學技術發展基金(計畫名稱： ) <input type="checkbox"/> 政府科技預算(政府機關名稱： ) <input checked="" type="checkbox"/> 前瞻基礎建設特別預算(計畫名稱： Å 世代半導體-先端技術與產業鏈自主發展計畫) <input type="checkbox"/> 其他(說明： )				
期望廠牌	Keysight Technologies Taiwan Ltd.				
型式	Vector Signal Generator				
製造商國別	美國設計/馬來西亞生產				
<b>一、儀器需求說明</b>					
1.需求本儀器之經常性作業名稱： 訊號產生與量測					
2.儀器類別：(醫療診斷用儀器限醫療機構得勾選；公務用儀器係指執行法定職業業務所需儀器，限政府機關得勾選) <input type="checkbox"/> 醫療診斷用儀器 <input type="checkbox"/> 政府機關公務用儀器 <input checked="" type="checkbox"/> 教學或研究用儀器					
3.儀器用途：本設備主要用於產生頻率最高達 110GHz 毫米波訊號，包含 single-tone 與調變訊號，符合技術規範及要求，用以開發 B5G/6G 超高頻超大頻寬毫米波功率放大器與前端模組，亦可用於毫米波高頻寬之 DPD 數位預失真技術之開發驗證。					
4.購置必要性說明：(請詳述購置需求，以免因無法檢視儀器必要性而導致負面審查結果)在 Å 世代半導體計畫規劃中，需要此設備用來產生毫米波訊號(頻率範					

圍需涵蓋 50-100GHz)，傳送至以 GaN-on-Si 製程、磊晶、元件模型開發、設計之毫米波功率放大器，及前端天線陣列模組，並在接收端進行量測。因目前工研院資訊通訊所實驗室高頻訊號產生器設備，所涵蓋頻率僅達 44GHz；依照 112-114 年度規劃之計畫目標，包含 GaN 功率放大器開發、前端天線陣列模組開發、系統驗證及毫米波高頻寬之 DPD 數位預失真技術之開發驗證，頻率範圍分別需要符合 50GHz, 60GHz, 100GHz。若無此設備，將無法進行相關技術開發。

## 二、目前同類儀器(醫療診斷及公務用儀器專用)

### 1. 本儀器是

- 新購(申請機構無同類儀器)
- 增購(申請機構雖有同類儀器，但已不符或不敷使用)
- 汰購(汰舊換新)

2. 若為增(汰)購，請將申請機構目前使用之同類儀器名稱、廠牌、型式、購買年份及使用狀況詳列於下：

儀器名稱	型式	廠牌	年份	數量	使用現況

## 二、目前同類儀器(教學或研究用儀器專用)

### 1. 本儀器是

- 新購(申請機構所在區域無同類儀器)
- 增購(申請機構所在區域雖有同類儀器，但已不符或不敷使用)
- 汰購(汰舊換新)

2. 若為增(汰)購，請將申請機構所在區域目前使用之同類儀器名稱、廠牌、型式、購買年份(未知可免填)及使用狀況詳列於下：

儀器名稱	儀器所屬機構名稱	型式	廠牌	年份	數量	使用現況

--	--	--	--	--	--	--	--

註：1000 萬元以上科學儀器請優先考量共用現有設備，並可至「貴重儀器開放共同管理平台」查詢同類儀器；如經查詢現有設備有規格不符需求、開放時段不敷使用、至設備所在位置交通成本偏高等情形，再考量購置之必要性。

### 三、儀器使用計畫

1. 請詳述本儀器購買後 5 年內之使用規劃及其預期使用效益。(非醫療診斷用儀器請務必填寫近 5 年可能進行之研究項目或計畫)

(1) 使用規劃：在 Å 世代半導體計畫中，使用此設備用來產生 50GHz~100GHz single-tone 或是調變訊號，提供給以 GaN-on-Si 製程設計之毫米波功率放大器、前端天線陣列模組、及進行系統開發驗證，頻率範圍可涵蓋 Å 世代半導體依 112-114 年度規劃之 50GHz, 60GHz, 100GHz 之計畫目標。亦可用於毫米波高頻寬之 DPD 數位預失真技術之開發驗證。

(2) 預期使用效益：透過此訊號產生器設備之購入，將可以進行 B5G/6G 高頻高功率電子元件與模組之開發驗證，建構 Å 世代半導體以 GaN-on-Si 製程設計之超高頻超大頻寬功率放大器、前端天線陣列模組及系統驗證技術及數位預失真技術。

2. 維護規劃：(請填寫儀器維護方式、預估維護費及經費來源等)

本設備所需可能之維護費用，將以其他經費支應。

3. 請詳述本儀器購買後 5 年內之擴充規劃(含配備升級等)，如儀器為整個系統之一部分，則請填寫系統擴充規劃。

(1) 儀器是否為整個系統之一部分？

否

是，系統名稱：\_\_\_\_\_

(2) 擴充規劃：

無

4. 儀器使用時數規劃

	1 月	2 月	3 月	4 月	5 月	6 月	7 月	8 月	9 月	10 月	11 月	12 月	總時數
可使用時數	153	153	153	153	153	153	153	153	153	153	153	153	1836
自用時數	130	130	130	130	130	130	130	130	130	130	130	130	1560
對外開放時數	23	23	23	23	23	23	23	23	23	23	23	23	276

(3) 可使用時數估算說明：

一年平均之標準工時預估為 1836 小時，平均每月 153 小時、每日 8 小時。

(4) 自用時數估算說明：

自用時數預估 85%，共 1560 小時。

(3)對外開放時數及對象預估分析：

對外預計開放15%，共276小時。

預估對象包含：進行高頻晶片/模組設計、系統電路設計開發之學校/廠商，需要高頻電性產生與量測分析者。

#### 四、儀器對外開放計畫

□儀器對外開放，開放規劃如下：(請就管理方式、服務項目、收費標準等詳細說明，開放方式可能包含提供使用者自行檢測及分析、接受委託檢測但由使用者自行分析、接受委託檢測及分析等)

□本儀器為整個系統之一部分，系統已對外開放，開放方式如下：

■不對外開放，理由為：(除醫療診斷用及政府機關公務用儀器外，教學或研究用儀器原則對外開放，如未開放須詳述具體理由)

□醫療診斷用儀器，為醫療機構執行醫療業務專用。

□儀器為政府機關執行法定職掌業務所需，以公務優先。

■教學或研究用儀器，說明：本所欲增購之訊號產生器設備屬於 B5G/6G 毫米波關鍵設備，需要透過完善的規劃訓練後方可執行操作，故未提供對外使用，但可透過計畫合作的方式，由本實驗室專業人員代為操作。

#### 五、儀器規格

請詳述本儀器之功能及規格，諸如靈敏度、精確度及重要特性、重要附件與配合設施，並請附送估價單及規格說明書。

1. 詳述功能及規格：

頻率範圍: 最高達 110GHz

調變頻寬≥ 4GHz

可支援外部 IQ 輸入

具備支援外部升頻器

支援 MATLAB 波形編輯功能

支援自定義 OFDM 調變訊號編輯功能

2. 估價單(除有特殊原因，原則檢附 3 家估價單)

■僅附送 0 家估價單，原因為：評估目前市場上可信賴的毫米波產生器設備廠商，僅 Keysight 此廠商符合本計畫所需(頻率達 110GHz, 頻寬 4GHz)。

已向廠商詢價，預計後續提供正式報價單。

## 六、廠牌選擇與評估

1. 如擬購他國產品，請說明其理由。

國產品

他國產品，原因為：評估目前市場上可信賴的毫米波訊號產生器設備廠商，僅 Keysight 與 R&S 兩家廠商，並且僅 Keysight 符合本計畫所需。

2. 比較可能供應廠牌之型式、性能、購置價格、維護保固、售後服務等優缺點，以及對本單位之適合性。

	Keysight	R&S
Frequency (with modulation)	110GHz	67GHz
Bandwidth	Up to 5GHz	Up to 2GHz
價格 K NTD	15,000	12,500
保固	3 年	主機3 年 配件1 年
售後服務	教育訓練 設備操作技術服務	操作使用教育訓練乙次 在臺工程師技術支援

## 七、人員配備與訓練

1. 請詳列本儀器購進後使用操作人員簡歷(如有待聘人力，請於姓名欄位註明待聘，餘欄位填列待聘人力之學經歷要求)

姓名	性別	年齡	職稱	學歷	專長	有否受過相關訓練 (請列名稱)
游銘傑	男	47	資深工程師	碩士	高頻電路設計與系統開發	高頻元件與系統整合量測訓練
何從廉	男	47	資深工程師	博士	數位預失真 DPD 演算法開發	毫米波放大器電路電氣特性量測

2. 使用操作人員進用、調配、訓練規劃(待聘人力須述明進用規劃)

無



有，規劃如下：採購之設備送達實驗室後，進行原廠安排之操作訓練

## 八、儀器置放環境

1. 請描述本儀器預定放置場所之環境條件。(非必要條件，請填無)

空間大小	10 平方公尺	相對濕度	50%~ 95%
電壓幅度	100 伏特~ 120 伏特	除濕設備	---
不斷電裝置	---	防塵裝置	---
溫度	22°C~ 27°C	輻射防護	---
其他	---		

2. 環境改善規劃

無，預定放置場所已符合儀器所需環境條件。

有，環境改善規劃及經費來源如下：

(1) 擬改善項目包含：\_\_\_\_\_。

(2) 環境改善措施所需經費計\_\_\_\_\_千元。

(3) 環境改善措施經費來源：

尚待籌措改善經費。

改善經費已納入本申請案預估總價中。

改善經費已納入\_\_\_\_\_年度\_\_\_\_\_預算編列。

## 九、優先順序

請列出本儀器在機關提出擬購儀器清單中之優先購買順序，並說明其理由。

第一優先：為順利執行本計畫，建議預算充分支援之儀器項目。

第二優先：當本計畫預算刪減逾 10% 時，得優先減列之儀器項目。

第三優先：當本計畫預算刪減逾 5% 時，得優先減列之儀器項目。

理由說明：目前工研院資訊通訊所實驗室高頻訊號產生器設備，所涵蓋頻率僅達 44GHz；依照 A 世代半導體依年度 112-114 規劃之計畫目標，包含功率放大器開發、前端天線陣列模組開發、系統驗證及毫米波高頻寬之 DPD 數位預失真技術之開發驗證，頻率範圍分別需要符合 50GHz, 60GHz, 100GHz。若無此設備，將無法進行相關技術研究發展。

玖、就涉及公共政策事項，是否適時納入民眾參與機制之說明

無

## 拾、附錄

### 一、政府科技發展計畫自評結果(A007)

(一)計畫名稱：Å 世代半導體-先端技術與產業鏈自主發展計畫

審議編號：112-1401-11-20-01

計畫類別：前瞻基礎建設計畫

(二)自評委員：張順志、蘇炎坤、洪子聖、李仁貴

日期：111 年 01 月 07 日

(三)審查意見及回復：

序號	審查意見	回復說明
1	計畫內容與化合物半導體計畫相近，彼此間的差異宜於計畫書內加以說明。	<p>謝謝委員指導。本計畫分別就設備、材料說明如下：</p> <p>1. 半導體設備： Å 世代半導體計畫所研發補助的設備，是針對 12 吋矽晶圓半導體元件製程、先進封裝製程之關鍵設備缺口，並透過指標客戶進行品質驗證，期望提升矽半導體元件製造時產線設備自主化。相較於矽半導體，目前臺灣在化合物半導體產業發展的問題，是碳化矽晶圓來源皆被國外大廠把持，故化合物半導體計畫研發補助優先鎖定 6/8 吋碳化矽晶圓長晶爐與氮化鎵金屬氧化物化學氣相沉積 (MOCVD) 等關鍵缺口設備，期望能建立碳化矽晶圓國產供應能力，避免產業發展受國外晶圓供應的牽制。故二計畫在設備品項及發展目的皆具差異性。將於計畫書 20 頁內補充說明。</p> <p>2. 關鍵材料：</p>

		<p>半導體材料推動計畫與化合物計畫之產業需求不同，半導體計畫為推動"矽晶圓"用半導體針對未來產業如高速行動通訊、製程需求或未來晶片微型化與3D結構所需材料推動廠商投入開發，化合物半導體材料計畫乃以電動車用之高功率元件材料應用為主，推動廠商開發相關SiC晶圓、磊晶製程、元件構裝用材料。我國晶圓代工產值列全球第一，矽基半導體占整體半導體產值9成，半導體材料使用量世界第一(全球22%)，關鍵材料長期仰賴外商供應，日、韓出口管制關鍵材料事件，美中貿易競爭，半導體相關原物料及材料成為戰略物資。故本計畫鼓勵我國業者投入管制材料與部分非管制材料項目研發，結合法人<math>\alpha</math>-site驗證，並導入下游廠<math>\beta</math>-site驗證加速產品通過產線測試，提升半導體材料自主性維持我國半導體領先優勢。</p>
2	<p>超高頻元件的開發宜加強展示的佈建，使之能應用於實際通訊系統。</p>	<p>謝謝委員建議。本計畫以超高頻元件技術開發為核心主軸，擴散至磊晶、製程、封裝、功率放大器及系統驗證相關技術。開發初期著重高頻元件之操作特性，除完成元件關鍵技術開發，並與磊晶技術團隊及業者共同合作驗證開發量產級磊晶片，有助未來加速轉移至業界；後續於技術成熟階段，將遵循委員建議，除轉移製程與元件技術於Foundry廠外，並與高頻元件開發領導廠商策略性合</p>


		作，佈署本項技術之產業化競爭力。同時，本計畫執行期間，將持續與高頻半導體產業鏈上中下游廠商確認需求，滾動修正計畫執行方式，確保成果未來可應用於實際通訊系統。
3	計畫書 45 頁所描述之至少 41 項導入β-site 產品驗證，應是誤植請修正。	謝謝委員指導。原版 41 項導入β-site 產品驗證為數據誤植，修正新版為計畫全程預計推動至少累計 4 項材料導入β-site 產品驗證，降低原材料依賴進口及斷鏈風險。
4	半導體設備產值的提升可考慮採比例而非金額的成長。Ex: 占全球半導體設備總產值1%卒年提升至 2%。	謝謝委員建議。後續在效益評估，將納入產值比例提升方式，呈現本計畫通過驗證設備所提升產值。
5	人才培育宜與半導體學院有所區隔，也有所合作，避免重覆養成同一位人才。對緩解人才數量不足問題方有助益。國外人才的招募引進可作為未來執行的重點。	謝謝委員指導。本計畫人才培育部份，推動重點為擴大既有人才供給來源，籌組產官學半導體人才國家招募團隊，舉辦國內外攬才活動(如國外新南向、國內基礎學科如數學、材料、化學、土木等人才)，藉由高階人才養成學程，訓後媒合投入產業，挹注產業人才需求。
6	材料回收再利用的設備，宜有適度的投資加以開發。	謝謝委員建議。半導體製造業主要產生的廢棄物種類為廢溶劑、廢液、廢光阻劑、污泥廢棄物等，目前因歐盟提出新的環保要求後，半導體廠有意願與廠商合作研發綠色材料，或是發展回收技術。目前廠商已有廢棄顯影劑回收處理、異丙醇廢液回收再利用技術但只能降級給一般工業使用，故本計畫未來也將推動業者開發高值化半導體材料回收再利用技術與設備，達到環保去化與提高附

		加價值。
7	106G Hz 高頻元件及 50G Hz 功率放大器開發可結合業界能量，導入 6G 通訊 RU 端的應用。	<p>謝謝委員建議。針對下世代通訊系統跨入 B5G/6G 以上頻段的趨勢，本計畫開發階段即定期召開產學專家諮詢會議，積極與高頻半導體業者鏈結，蒐集 B5G/6G 通訊市場最新趨勢與需求。然因 6G 頻譜與應用尚未明確，業者態度普遍保守觀望，本計畫透過法人先行投入新一代化合物半導體製程的提前布局，搭配 PA 電路與前端天線陣列模組的整合，開發出 B5G/6G 系統的射頻前端模組的可行方案原型後，預期將可吸引業者積極參與，部署未來 6G 通訊產學市場。本計畫產業化應用策略包含技轉高頻關鍵技術予相關製程、封裝與晶片模組等廠商，在國內建立自主的射頻前端上下游產業鏈，填補國內業者長期在行動通訊的技術缺口。</p>
8	材料分項可考慮比照設備分類，以產值提升作為計畫目標。	<p>謝謝委員建議。本計畫全程目標為推動至少累計 12 案管制/非管制材料，並推動材料導入 <math>\alpha</math>-site 及 <math>\beta</math>-site 製程驗證總共至少累計 4 件以加速開發材料商品化，全程計畫完成預計國內半導體材料產值累計增加 50 億(含)以上。</p>

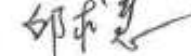
## 二、中程個案計畫自評檢核表

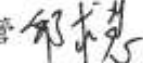
檢視項目	內容重點 (內容是否依下列原則擬擬)	主辦機關		主管機關		備註
		是	否	是	否	
1.計畫書格式	(1)計畫內容應包括項目是否均已填列(「行政院所屬各機關中長程個案計畫編審要點」(以下簡稱編審要點)第5點、第12點)	√		√		前期計畫尚在執行中，尚未辦理總結評估報告
	(2)延續性計畫是否辦理前期計畫執行成效評估，並提出總結評估報告(編審要點第5點、第13點)	√		√		
	(3)是否依據「跨域加值公共建設財務規劃方案」之精神提具相關財務策略規劃檢核表？並依據各類審查作業規定提具相關書件		√		√	
2.民間參與可行性評估	是否填寫「促參預評估檢核表」評估(依「公共建設促參預評估機制」)		√		√	未涉及公共政策事項
3.經濟及財務效益評估	(1)是否研提選擇及替代方案之成本效益分析報告(「預算法」第34條)		√		√	本計畫係屬科技計畫，故無研提財務計畫
	(2)是否研提完整財務計畫		√		√	
4.財源筹措及資金運用	(1)經費需求合理性(經費估算依據如單價、數量等計算內容) PG	√		√		1.本計畫非公共建設計畫，且不自償性 2.本計畫經費屬預算通過後概算額度
	(2)資金籌措：依「跨域加值公共建設財務規劃方案」精神，將影響區域進行整合規劃，並將外部效益內部化		√		√	
	(3)經費負擔原則：PG a.中央主辦計畫：中央主管相關法令規定 b.補助型計畫：中央對直轄市及縣(市)政府補助辦法、依「跨域加值公共建設財務規劃方案」之精神所擬訂各類審查及補助規定	√		√		
	(4)年度預算之安排及能量估算：所需經費能否於中程歲出概算額度內容納加以檢討，如無法納編者，應檢討調減一定比率之舊有經費支應；如仍有不敷，須檢附以前年度預算執行，檢討不經濟支出及自行檢討調整結果等經費審查之相關文件		√		√	
	(5)經費比1:2(「政府公共建設計畫先期作業實施要點」第2點)		√		√	
	(6)屬具自償性者，是否透過基金協助資金調度		√		√	
5.人力運用	(1)能否運用現有人力辦理	√		√		
	(2)擬請增人力者，是否檢附下列資料： a.現有人力運用情形 b.計畫結束後，請增人力之處理原則 c.請增人力之類別及運用方式 d.請增人力之經費來源		√		√	
6.營運管理計畫	是否具務實及合理性(或能否落實營運)	√		√		

檢視項目	內容重點 (內容是否依下列原則撰擬)	主辦機關		主管機關		備註
		是	否	是	否	
7.土地取得	(1)能否優先使用公有閒置土地房舍		√		√	1.無土地取得需求 2.本計畫無土地徵收項目 3.無涉及原住民保留地
	(2)屬補助型計畫，補助方式是否符合規定(中央對直轄市及縣(市)政府補助辦法第10條)		√		√	
	(3)計畫中是否涉及徵收或區段徵收特定農業區之農牧用地		√		√	
	(4)是否符合土地徵收條例第3條之1及土地徵收條例施行細則第2條之1規定		√		√	
	(5)若涉及原住民族保留地開發利用者，是否依原住民族基本法第21條規定辦理		√		√	
8.風險評估	是否對計畫內容進行風險評估	√		√		
9.環境影響分析(環境政策評估)	是否須辦理環境影響評估		√		√	本計畫非建設計畫
10.性別影響評估	是否填具性別影響評估檢視表	√		√		
11.無障礙及通用設計影響評估	是否考量無障礙環境，參考建築及活動空間相關規範辦理		√		√	實地已考量無障礙環境
12.高齡社會影響評估	是否考量高齡者友善措施，參考WHO「高齡友善城市指南」相關規定辦理		√		√	實地已考量高齡友善措施
13.涉及空間規劃者	是否檢附計畫範圍具座標之向量圖檔		√		√	
14.涉及政府辦公廳舍興建購置者	是否納入積極活化閒置資產及引進民間資源共同開發之理念		√		√	本計畫非建設計畫
15.跨機關協商	(1)涉及跨部會或地方權責及財務分攤，是否進行跨機關協商		√		√	
	(2)是否檢附相關協商文書資料		√		√	
16.依碳中和概念優先選列節能減碳指標	(1)是否以二氧化碳之減量為節能減碳指標，並設定減量目標		√		√	實地已考量
	(2)是否規劃採用綠建築或其他節能減碳措施		√		√	實地已考量
	(3)是否檢附相關說明文件		√		√	實地已考量
17.資通安全防護規劃	資訊系統是否辦理資通安全防護規劃	√		√		

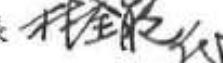
主辦機關核章：承辦人 

單位主管 

首長 

主管部會核章：研考主管 

會計主管 

首長 



### 三、性別影響評估檢視表

#### 中長程個案計畫性別影響評估檢視表【一般表】

##### 【第一部分】：本部分由機關人員填寫

【填表說明】各機關使用本表之方法與時機如下：

##### 一、計畫研擬階段

- (一) 請於研擬初期即閱讀並掌握表中所有評估項目；並就計畫方向或構想徵詢作業說明第三點所稱之性別諮詢員（至少 1 人），或提報各部會性別平等專案小組，收集性別平等觀點之意見。
- (二) 請運用本表所列之評估項目，將性別觀點融入計畫書草案：
1. 將性別目標、績效指標、衡量標準及目標值納入計畫書草案之計畫目標章節。
  2. 將達成性別目標之主要執行策略納入計畫書草案之適當章節。

##### 二、計畫研擬完成

- (一) 請填寫完成【第一部分—機關自評】之「壹、看見性別」及「貳、回應性別落差與需求」後，併同計畫書草案送請性別平等專家學者填寫【第二部分—程序參與】，宜至少預留 1 週給專家學者（以下稱為程序參與者）填寫。
- (二) 請參酌程序參與者之意見，修正計畫書草案與表格內容，並填寫【第一部分—機關自評】之「參、評估結果」後通知程序參與者審閱。

三、計畫審議階段：請參酌行政院性別平等處或性別平等專家學者意見，修正計畫書草案及表格內容。

四、計畫執行階段：請將性別目標之績效指標納入年度個案計畫管制並進行評核；如於實際執行時遇性別相關問題，得視需要將計畫提報至性別平等專案小組進行諮詢討論，以協助解決所遇困難。

註：本表各欄位除評估計畫對於不同性別之影響外，亦請關照對不同性傾向、性別特質或性別認同者之影響。

計畫名稱：Å 世代半導體計畫-先端技術與產業鏈自主發展計畫

<b>主管機關</b> (請填列中央二級主管機關)	經濟部	<b>主辦機關(單位)</b> (請填列提案機關/單位)	經濟部技術處
1. <b>看見性別</b> ：檢視本計畫與性別平等相關法規、政策之相關性，並運用性別統計及性別分析，「看見」本計畫之性別議題。			
<b>評估項目</b>			<b>評估結果</b>
<b>1-1【請說明本計畫與性別平等相關法規、政策之相關性】</b>			本計畫涉及性別平等政策綱領「環境、能源與科技」篇、「就

<p>性別平等相關法規與政策包含憲法、法律、性別平等政策綱領及消除對婦女一切形式歧視公約（CEDAW）可參考行政院性別平等會網站（<a href="https://gec.ey.gov.tw">https://gec.ey.gov.tw</a>）。</p>	<p>業、經濟與福利」篇與「性別工作平等法」所強調應積極改變科技、理工領域內慣有之水平與垂直性別隔離現象、建構友善就業環境以及保障性別工作平權之精神。</p>
評估項目	評估結果
<p><b>1-2【請蒐集與本計畫相關之性別統計及性別分析（含前期或相關計畫之執行結果），並分析性別落差情形及原因】</b></p> <p>請依下列說明填寫評估結果：</p> <p>a. 歡迎查閱行政院性別平等處建置之「性別平等研究文獻資源網」（<a href="https://www.gender.ey.gov.tw/research/">https://www.gender.ey.gov.tw/research/</a>）、「重要性別統計資料庫」（<a href="https://www.gender.ey.gov.tw/gecdb/">https://www.gender.ey.gov.tw/gecdb/</a>）（含性別分析專區）、各部會性別統計專區、我國婦女人權指標及「行政院性別平等會—性別分析」（<a href="https://gec.ey.gov.tw">https://gec.ey.gov.tw</a>）。</p> <p>b. 性別統計及性別分析資料蒐集範圍應包含下列 3 類群體：</p> <p>①<b>政策規劃者</b>（例如：機關研擬與決策人員；外部諮詢人員）。</p> <p>②<b>服務提供者</b>（例如：機關執行人員、委外廠商人力）。</p> <p>③<b>受益者</b>（或使用者）。</p> <p>c. 前項之性別統計與性別分析應盡量顧及不同性別、性傾向、性別特質及性別認同者，探究其處境或需求是否存在差異，及造成差異之原因；並宜與年齡、族群、地區、障礙情形等面向進行交叉分析（例如：高齡身障女性、偏遠地區新住民女性），探究在各因素交織影響下，是否加劇其處境之不利，並分析處境不利群體之需求。前述經分析所發現之處境不利群體及其需求與原因，應於後續【1-3 找出本計畫之性別議題】，及【貳、回應性別落差與需求】等項目進行評估說明。</p> <p>d. 未有相關性別統計及性別分析資料時，請將「強化與本計畫相關的性別統計與性別分析」列入本計畫之性別目標（如 2-1 之 f）。</p>	<p>本計畫以科技研發為主，研擬階段參與決策人員或外部諮詢人員及機關執行或委外人員預估參與人數為 190 人（男性：150 人、女性：40 人數）；目前仍有落差，其原因為理工科系的大專畢業生仍是以男性居多，導致機關執行人員性別落差，未來仍會持續留意兩性平衡參與。</p>
評估項目	評估結果
<p><b>1-3【請根據 1-1 及 1-2 的評估結果，找出本計畫之性別議題】</b></p> <p>性別議題舉例如次：</p> <p>a. <b>參與人員</b></p>	<p>本計畫參與人員之工作環境為性別友善環境，具備防治性騷擾措施、哺集乳室及員工對於家庭照顧之需求，提供彈性工作安排</p>

政策規劃者或服務提供者之性別比例差距過大時，宜關注職場性別隔離（例如：某些職業的從業人員以特定性別為大宗、高階職位多由單一性別擔任）、職場性別友善性不足（例如：缺乏防治性騷擾措施；未設置哺集乳室；未顧及員工對於家庭照顧之需求，提供彈性工作安排等措施），及性別參與不足等問題。

**b. 受益情形**

- ① 受益者人數之性別比例差距過大，或偏離母體之性別比例，宜關注不同性別可能未有平等取得社會資源之機會（例如：獲得政府補助；參加人才培訓活動），或平等參與社會及公共事務之機會（例如：參加公聽會/說明會）。
- ② 受益者受益程度之性別差距過大時（例如：滿意度、社會保險給付金額），宜關注弱勢性別之需求與處境（例如：家庭照顧責任使女性未能連續就業，影響年金領取額度）。

**c. 公共空間**

公共空間之規劃與設計，宜關注不同性別、性傾向、性別特質及性別認同者之空間使用性、安全性及友善性。

- ① 使用性：兼顧不同生理差異所產生的不同需求。
- ② 安全性：消除空間死角、相關安全設施。
- ③ 友善性：兼顧性別、性傾向或性別認同者之特殊使用需求。

**d. 展覽、演出或傳播內容**

藝術展覽或演出作品、文化禮俗儀典與觀念、文物史料、訓練教材、政令/活動宣導等內容，宜注意是否避免複製性別刻板印象、有助建立弱勢性別在公共領域之可見性與主體性。

**e. 研究類計畫**

研究類計畫之參與者（例如：研究團隊）性別落差過大時，宜關注不同性別參與機會、職場性別友善性不足等問題；若以「人」為研究對象，宜注意研究過程及結論與建議是否納入性別觀點。

等措施。未來將注意加強性別參與之平衡；另本計畫預計培訓中擴大鼓勵女性專業人員參與，或透過發性平文宣，協助性別平等意識推廣，並關注不同性別者受訓機會是否均等。

**貳、回應性別落差與需求：針對本計畫之性別議題，訂定性別目標、執行策略及編列相關預算。**

評估項目	評估結果
<p><b>2-1 【請訂定本計畫之性別目標、績效指標、衡量標準及目標值】</b> 請針對 1-3 的評估結果，擬訂本計畫之性別目標，並為衡量性別目標達成情形，請訂定相應之績效指標、衡量標準及目標值，並納入計畫書草案之計畫目標章節。性別目標宜具有下列效益：</p>	<p><input type="checkbox"/> 有訂定性別目標者，請將性別目標、績效指標、衡量標準及目標值納入計畫書草案之計</p>

<p><b>a. 參與人員</b></p> <p>① 促進弱勢性別參與本計畫規劃、決策及執行，納入不同性別經驗與意見。</p> <p>② 加強培育弱勢性別人才，強化其領導與管理知能，以利進入決策階層。</p> <p>③ 營造性別友善職場，縮小職場性別隔離。</p> <p><b>b. 受益情形</b></p> <p>① 回應不同性別需求，縮小不同性別滿意度落差。</p> <p>② 增進弱勢性別獲得社會資源之機會（例如：獲得政府補助；參加人才培訓活動）。</p> <p>③ 增進弱勢性別參與社會及公共事務之機會（例如：參加公聽會/說明會，表達意見與需求）。</p> <p><b>c. 公共空間</b></p> <p>回應不同性別對公共空間使用性、安全性及友善性之意見與需求，打造性別友善之公共空間。</p> <p><b>d. 展覽、演出或傳播內容</b></p> <p>① 消除傳統文化對不同性別之限制或僵化期待，形塑或推展性別平等觀念或文化。</p> <p>② 提升弱勢性別在公共領域之可見性與主體性（如作品展出或演出；參加運動競賽）。</p> <p><b>e. 研究類計畫</b></p> <p>① 產出具性別觀點之研究報告。</p> <p>② 加強培育及延攬環境、能源及科技領域之女性研究人才，提升女性專業技術研發能力。</p> <p><b>f. 強化與本計畫相關的性別統計與性別分析。</b></p> <p><b>g. 其他有助促進性別平等之效益。</b></p>	<p>畫目標章節，並於本欄敘明計畫書草案之頁碼：</p> <p>■ 未訂定性別目標者，請說明原因及確保落實性別平等事項之機制或方法。</p> <p>1. 參與人員：鼓勵更多理工背景之女性人員參與，以促進男女比例平衡。此外，計畫亦鼓勵具適當能力之女性人員參與，朝向達計畫團隊兩性比例平衡之目標邁進。</p> <p>2. 本研究計畫未來如舉辦技術研討會議時，將統計參加者人數，並注意性別均衡性。</p>
評估項目	評估結果
<p><b>2-2 【請根據 2-1 本計畫所訂定之性別目標，訂定執行策略】</b></p> <p>請參考下列原則，設計有效的執行策略及其配套措施：</p> <p><b>a. 參與人員</b></p> <p>① 本計畫研擬、決策及執行各階段之參與成員、組織或機制（如相關會議、審查委員會、專案辦公室成員或執行團隊）符合任一性別不少於三分之一原則。</p> <p>② 前項參與成員具備性別平等意識/有參加性別平等相關課程。</p> <p><b>b. 宣導傳播</b></p>	<p>■ 有訂定執行策略者，請將主要的執行策略納入計畫書草案之適當章節，並於本欄敘明計畫書草案之頁碼：63, 74</p> <p>本計畫聚焦推動半導體產業技術提升，為積極提升半導體產業人才性別平衡性，本計畫規劃於</p>

- ① 針對不同背景的目標對象（如不諳本國語言者；不同年齡、族群或居住地民眾）採取不同傳播方法傳布訊息（例如：透過社區公布欄、鄰里活動、網路、報紙、宣傳單、APP、廣播、電視等多元管道公開訊息，或結合婦女團體、老人福利或身障等民間團體傳布訊息）。
- ② 宣導傳播內容避免具性別刻板印象或性別歧視意味之語言、符號或案例。
- ③ 與民眾溝通之內容如涉及高深專業知識，將以民眾較易理解之方式，進行口頭說明或提供書面資料。

#### c. 促進弱勢性別參與公共事務

- ① 計畫內容若對人民之權益有重大影響，宜與民眾進行充分之政策溝通，並落實性別參與。
- ② 規劃與民眾溝通之活動時，考量不同背景者之參與需求，採多元時段辦理多場次，並視需要提供交通接駁、臨時托育等友善服務。
- ③ 辦理出席民眾之性別統計；如有性別落差過大情形，將提出加強蒐集弱勢性別意見之措施。
- ④ 培力弱勢性別，形成組織、取得發言權或領導地位。

#### d. 培育專業人才

- ① 規劃人才培訓活動時，納入鼓勵或促進弱勢性別參加之措施  
（例如：提供交通接駁、臨時托育等友善服務；優先保障名額；培訓活動之宣傳設計，強化歡迎或友善弱勢性別參與之訊息；結合相關機關、民間團體或組織，宣傳培訓活動）。
- ② 辦理參訓者人數及回饋意見之性別統計與性別分析，作為未來精進培訓活動之參考。
- ③ 培訓內涵中融入性別平等教育或宣導，提升相關領域從業人員之性別敏感度。
- ④ 辦理培訓活動之師資性別統計，作為未來師資邀請或師資培訓之參考。

#### e. 具性別平等精神之展覽、演出或傳播內容

- ① 規劃展覽、演出或傳播內容時，避免複製性別刻板印象，並注意創作者、表演者之性別平衡。
- ② 製作歷史文物、傳統藝術之導覽、介紹等影音或文字資料時，將納入現代性別平等觀點之詮釋內容。

辦理人才發展平台及國際產學交流聯盟之各項招募時，將透過透過發性平文宣(計畫書第63、74頁)，協助性別平等意識推廣，以確保不同性別獲得參訓機會與管道之可近性，藉以逐步樹立我國女性半導體人才典範，擴大影響效益。

□未訂執行策略者，請說明原因及改善方法：



<p>③ 規劃以性別平等為主題的展覽、演出或傳播內容（例如：女性的歷史貢獻、對多元性別之瞭解與尊重、移民女性之處境與貢獻、不同族群之性別文化）。</p> <p><b>f. 建構性別友善之職場環境</b>          委託民間辦理業務時，推廣促進性別平等之積極性作法（例如：評選項目訂有友善家庭、企業托兒、彈性工時與工作安排等性別友善措施；鼓勵民間廠商拔擢弱勢性別優秀人才擔任管理職），以營造性別友善職場環境。</p> <p><b>g. 具性別觀點之研究類計畫</b></p> <p>① 研究團隊成員符合任一性別不少於三分之一原則，並積極培育及延攬女性科技研究人才；積極鼓勵女性擔任環境、能源與科技領域研究類計畫之計畫主持人。</p> <p>② 以「人」為研究對象之研究，需進行性別分析，研究結論與建議亦需具性別觀點。</p>	
評估項目	評估結果
<p><b>2-3【請根據 2-2 本計畫所訂定之執行策略，編列或調整相關經費配置】</b></p> <p>各機關於籌編年度概算時，請將本計畫所編列或調整之性別相關經費納入性別預算編列情形表，以確保性別相關事項有足夠經費及資源落實執行，以達成性別目標或回應性別差異需求。</p>	<p><input type="checkbox"/> 有編列或調整經費配置者，請說明預算額度編列或調整情形：</p> <p><input checked="" type="checkbox"/> 未編列或調整經費配置者，請說明原因及改善方法：</p> <p>本計畫將辦理人才發展平台及國際產學交流聯盟之各項招募宣導作業等促進性別平等事項，要求廠商加強延攬女性科研人才及女性學員參訓，推動性別友善職場；於人才培訓宣導過程關注宣導多元形式與管道，各項推動事宜將融入原計畫經費切實推動，尚無需特別新增編列經費。</p>
<p><b>【注意】</b> 填完前開內容後，請先依「填表說明二之（一）」辦理【第二部分一程序參與】，再續填下列「參、評估結果」。</p>	
<p><b>參、評估結果</b></p>	

請機關填表人依據【第二部分－程序參與】性別平等專家學者之檢視意見，提出綜合說明及參採情形後通知程序參與者審閱。

3-1 綜合說明	本計畫已參採委員建議修正第一部分之性別影響評估檢視表評估內容。	
3-2 參採情形	3-2-1 說明採納意見後之計畫調整（請標註頁數）	已依照委員意見訂定執行策略，請參見計畫書參、計畫目標與執行方法二、執行策略及方法及三、達成目標之限制、執行時可能遭遇之困難、瓶頸與解決的方式或對策(p.63、74)
	3-2-2 說明未參採之理由或替代規劃	均已參採。
<b>3-3 通知程序參與之專家學者本計畫之評估結果：</b> 已於 109 年 07 月 17 日將「評估結果」及「修正後之計畫書草案」通知程序參與者審閱。		

- 填表人姓名： 陳曼蝶 職稱： 技正 電話： 02-23946000#2589 填表日期：109 年 07 月 17 日
  - 本案已於計畫研擬初期  徵詢性別諮詢員之意見，或  提報各部會性別平等專案小組（會議日期：      年      月      日）
  - 性別諮詢員姓名： 張瓊玲 服務單位及職稱： 台灣警察專科學校教授 身分：符合中長程個案計畫性別影響評估作業說明第三點第 1 款（如提報各部會性別平等專案小組者，免填）
- （請提醒性別諮詢員恪遵保密義務，未經部會同意不得逕自對外公開計畫草案）

## 【第二部分—程序參與】：由性別平等專家學者填寫

程序參與之性別平等專家學者應符合下列資格之一：

- 1.現任臺灣國家婦女館網站「性別主流化人才資料庫」公、私部門之專家學者；其中公部門專家應非本機關及所屬機關之人員（人才資料庫網址：<http://www.taiwanwomencenter.org.tw/>）。
- 2.現任或曾任行政院性別平等會民間委員。
- 3.現任或曾任各部會性別平等專案小組民間委員。

### (一) 基本資料

1.程序參與期程或時間	109年7月25日至109年7月28日
2.參與者姓名、職稱、服務單位及其專長領域	張瓊玲，臺灣警察專科學校教授兼海巡科主任，經濟部性別平等專案小組委員，性別平等政策綱領主筆人
3.參與方式	<input type="checkbox"/> 計畫研商會議 <input type="checkbox"/> 性別平等專案小組 <input checked="" type="checkbox"/> 書面意見

(二) 主要意見（若參與方式為提報各部會性別平等專案小組，可附上會議發言要旨，免填 4 至 10 欄位，並請通知程序參與者恪遵保密義務）

4.性別平等相關法規政策相關性評估之合宜性	請修正為：本計畫依據「經濟部性別平等推動計畫(108至111年)」執行，已遵循性別平等政策綱領、促進性別平等之基本精神。
5.性別統計及性別分析之合宜性	請列出本計畫之研擬、規劃等相關參與人員之性別統計，以利呈現性別比例。
6.本計畫性別議題之合宜性	合宜
7.性別目標之合宜性	本計畫之相關性別統計後，再據此寫出合宜的性別目標，如對不同性別者的參與期望與鼓勵等。
8.執行策略之合宜性	依據《性別平等政策綱領》中之〈環境能源科技篇〉之精神要旨，本計畫係屬之，故請除了盡量鼓勵具有高科技專業知識之女性人才參與外，並請言明將落實友善性別環境之建置。
9.經費編列或配置之合宜性	合宜，惟文字請修正為：本計畫經費之編制與性別無直接相關。



10.綜合性檢視意見	本計畫請於執行時，請留意性別參與比例之衡平性與性別友善環境相關法規之要求，以增進女性經濟力，俾符合《性別平等政策綱領》中之〈環境能源科技篇〉之精神要旨。
(三) 參與時機及方式之合宜性	合宜
<p>本人同意恪遵保密義務，未經部會同意不得逕自對外公開所評估之計畫草案。</p> <p>(簽章，簽名或打字皆可) <u>張瓊玲</u></p>	

## 中長程個案計畫性別影響評估檢視表【簡表】

### 【填表說明】

一、符合「中長程個案計畫性別影響評估作業說明」第四點所列條件，且經諮詢同作業說明第三點所稱之性別諮詢員之意見後，方得選用本表進行性別影響評估。（【注意】：請謹慎評估，如經行政院性別平等處審查不符合選用【簡表】之條款時，得退請機關依【一般表】辦理。）

二、請各機關於研擬初期即閱讀並掌握表中所有評估項目；並就計畫方向或構想徵詢性別諮詢員（至少 1 人），或提報各部會性別平等專案小組，收集性別平等觀點之意見。

三、勾選「是」者，請說明符合情形，並標註計畫相關頁數；勾選「否」者，請說明原因及改善方法；勾選「未涉及」者，請說明未涉及理由。

註：除評估計畫對於不同性別之影響外，亦請關照對不同性傾向、性別特質或性別認同者之影響。

計畫名稱：

<b>主管機關</b> （請填列中央二級主管機關）		<b>主辦機關（單位）</b> （請填列擬案機關／單位）	
------------------------------	--	---------------------------------	--

本計畫選用【簡表】係符合「中長程個案計畫性別影響評估作業說明」第四點第\_\_\_\_\_款

評估項目 （計畫之規劃及執行是否符合下列辦理原則）	符合情形	說明
<b>1.參與人員</b>		
1-1 本計畫研擬、決策及執行各階段之參與成員、組織或機制符合任一性別不少於三分之一原則（例如：相關會議、審查委員會、專案辦公室成員或執行團隊）。	<input type="checkbox"/> 是 <input type="checkbox"/> 否	
1-2 前項之參與成員具備性別平等意識/有參加性別平等相關課程。	<input type="checkbox"/> 是 <input type="checkbox"/> 否	
<b>2.宣導傳播</b>		
2-1 針對不同背景的目標對象（例如：不諳本國語言者；不同年齡、族群或居住地民眾）採取不同傳播方法傳布訊息（例如：透過社區公布欄、鄰里活動、網路、報紙、宣傳單、APP、廣播、電視等多元管道公開訊息，或結合婦女團體、老人福利或身障等民間團體傳布訊息）。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	

2-2 宣導傳播內容避免具性別刻板印象或性別歧視意味之語言、符號或案例。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	
<b>3.促進弱勢性別參與公共事務</b>		
3-1 規劃與民眾溝通之活動時（例如：公共建設所在地居民公聽會、施工前說明會等），考量不同背景者之參與需求，採多元時段辦理多場次。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	
3-2 規劃前項活動時，視需要提供交通接駁、臨時托育等友善服務。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	
3-3 辦理出席活動民眾之性別統計；如有性別落差過大情形，將提出加強蒐集弱勢性別意見之措施。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	
<b>4.建構性別友善之職場環境</b>		
委託民間辦理業務時，推廣促進性別平等之積極性作法（例如：評選項目訂有友善家庭、企業托兒、彈性工時與工作安排等性別友善措施；鼓勵民間廠商拔擢弱勢性別優秀人才擔任管理職），以營造性別友善職場環境。	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 未涉及	
<b>5.其他重要性別事項：</b>		

· 填表人姓名：\_\_\_\_\_ 職稱：\_\_\_\_\_ 電話：\_\_\_\_\_ 填表日期：\_\_\_\_年\_\_\_\_月\_\_\_\_日

· 本案已於計畫研擬初期徵詢性別諮詢員之意見，或提報各部會性別平等專案小組（會議日期：\_\_\_\_年\_\_\_\_月\_\_\_\_日）

· 性別諮詢員姓名：\_\_\_\_\_ 服務單位及職稱：\_\_\_\_\_ 身分：符合中長程個案計畫性別影響評估作業說明第三點第\_\_\_\_款（如提報各部會性別平等專案小組者，免填）

（請提醒性別諮詢員恪遵保密義務，未經部會同意不得逕自對外公開計畫草案）

#### 四、風險管理評估檢視表

【第一部分】：計畫現有風險圖像

嚴重 (3)			
中度 (2)			
輕微 (1)	設備驗證期間遭遇終端廠規格變更		
影響程度 可能性	不太可能 (1)	可能 (2)	非常可能 (3)

【第二部分】：計畫風險評估及處理彙總表

風險項目	風險情境	現有風險對策	可能影響層面	現有風險等級		現有風險值 (R)= (L)x(I)	新增風險對策	殘餘風險等級		殘餘風險值 (R)= (L)x(I)
				可能性 (L)	影響程度(I)			可能性 (L)	影響程度(I)	
1-1-1 設備驗證期間遭遇終端廠規格變更	設備廠商驗證期間可能會因為終端廠實際需求而使得測試規格與原申請規格不同	加強追蹤設備廠商執行進度，協助廠商進行計畫變更	設備廠商需備齊變更文件及增加行政作業	1	1	1	計畫管考宣導及建立快速溝通管道	1	1	1
2-1-1 欲開發材料之上游原物料斷貨	因政治角力因素，仰賴進口的上游物料恐成為談判碼，因而遭受出口管制	目前臺灣半導體材料多以進口為主，故無其上游原物料斷貨之風險。	因上游原物料斷貨影響關鍵材料開發時程，延宕自主化供應時程。	1	1	1	1. 尋找第二 / 第三料源供應國，分散風險 2. 投入半導體材料	1	1	1

風險項目	風險情境	現有風險對策	可能影響層面	現有風險等級		現有風險值 (R)= (L)x(I)	新增風險對策	殘餘風險等級		殘餘風險值 (R)= (L)x(I)
				可能性 (L)	影響程度(I)			可能性 (L)	影響程度(I)	
							上游原物料開發			
2-1-2 先進製程未定可能影響材料的採用	因先進製程仍在開發中，材料亦在測試階段，目前開發之材料未必符合最終製程之需求。	國內廠商為降低投入風險，選擇較低階產品投入。	先進製程所需材料仍掌握於資金雄厚、資源豐沛的國外大廠手中。	2	1	2	與國內半導體大廠策略合作，再藉由政府資源補助，增進廠商投入意願。	1	1	1
3-1-1 設備、材料及元件交付與費用支應恐無法依規劃如期達成	因 Covid-19 疫情持續影響，可能將使計畫執行過程中與國外接洽部分（如	1. 提前與國外進行接洽，進行交期確認。 2. 多接洽其他潛在廠商。	因 Covid-19 疫情持續影響，國內廠商投資意願普遍降低。	1	1	1	1. 改以採購其他國家及國內廠商的替代品項。 2. 運用政府補助政	1	1	1

風險項目	風險情境	現有風險對策	可能影響層面	現有風險等級		現有風險值 (R)= (L)x(I)	新增風險對策	殘餘風險等級		殘餘風險值 (R)= (L)x(I)
				可能性 (L)	影響程度(I)			可能性 (L)	影響程度(I)	
	設備、材料等)會遭遇延遲。						策協助吸引廠商投資。			
4-1-1 邀請國際講師、活動辦理等恐受影響	受 Covid-19 疫情持續影響，相關國際講師邀請、活動辦理等恐受影響	與合作單位、講師等洽談辦理線上模式之可行性。	採線上模式辦理研習或研討，可能影響參與講師或國內外人才之意願。	1	1	1	提早規劃線上模式辦理之可行性，或在計畫期程內延後辦理時間。	1	1	1

【第三部分】：計畫殘餘風險圖像

嚴重 (3)			
中度 (2)			
輕微 (1)	計畫目標部分未能達成		
影響程度 可能性	不太可能 (1)	可能 (2)	非常可能 (3)

極度風險： 項( %)

高度風險： 項( %)

中度風險： 項( %)

低度風險： 項( %)



## 五、政府科技發展計畫審查意見回復表(A008)

審議編號：112-1401-11-20-01

計畫名稱：A世代半導體計畫-先端技術與產業鏈自主發展計畫

申請機關(單位)：經濟部(技術處/工業局)

序號	最終審查意見	回復說明	修正頁碼
1.	本計畫為以強化產業生態系暨半導體產業鏈為戰略重點，提出整體精進發展計畫，建構臺灣成為國際級半導體前瞻中心，推升臺灣數位經濟。本計畫分為四個面向執行，計畫目標打造我國成為半導體先進製程中心，規劃內容補足關鍵設備缺口，開發前瞻關鍵技術，管制關鍵研發材料，建立設備測試驗證環境，培育半導體高階人才等，期許提升產業自主及強化半導體產業競爭能力，整體規劃內容及執行策略具體可行。	謝謝委員意見 本計畫將依規畫之四個面向持續進行，關鍵設備缺口補足，前瞻關鍵技術開發，管制關鍵研發材料，以及高階人才育成。掌握戰略技術與資源，支撐產業數位轉型，推升臺灣數位經濟。	-
2.	本計畫 112 年度為第三年度，該年總經費約七億（全程約三十七億）。前兩分項(設備、材料)的經費主要用於補助廠商共計約三億七千萬元；第三分項供法人工研院開發 GaN 元件製程及 100GHz 功率放大器、3D 異質整合技術等，經費二億八千萬。人才分項則配置經費 4900 餘萬元。計畫目標、架構與內容合理，目標及關鍵成果大部分妥適，後續規劃執行之可行性高。	謝謝委員意見 本計畫將依規畫執行。	-
3.	但本計畫部分績效目標與KPI應滾動式檢討調整。例如管制材料分項應提出具體產業效益，目前僅寫推動案數，建議增加國產材料自製率/供給率、產業投資、帶動產值、強化供應鏈程度。人才培育分項應以培育產業所需高階人才、引進國際人才為主，目前僅列舉辦理一般講座/研討會參加人次為 KPI，應以培育人數引介至產業界為指標。另計畫書	謝謝委員意見 <b>1. 增列半導體前後段製程關鍵材料所帶動產值:</b> 管制材料分項為協助國內下游半導體業者及上游原物料廠商合作，共同開發管制與關鍵半導體前段製程：成膜、黃光、晶圓保護材料，與後段製程：封裝、IC 載板材料，讓臺灣的半導體產業鏈更加完整。 112-114 年將推動業者產業	-

	<p>內提高國內半導體設備產值累計增加 30 億 (含)以上，只比上年度高出 10 億，有點保守。因累計增加應該可以超線性遞增，應提高國內半導體設備產值增加累計至 32.5 億以上(含) (更新目標)，挑戰 35 億 (更新挑戰目標)。</p> <p>本計畫部分績效目標與KPI 已經依初審意見調整，未來仍應滾動式檢討。人才培育分項，未來應以培育人數引介至產業界之量化成果與質化效益來追蹤。</p>	<p>投資累計 10 億(含)以上，並帶動產值累計增加 20 億(含)以上，並加速上游材料業者導入下游之<math>\beta</math>-site 驗證累計8 件(含)以上材料，強化供應鏈連結強度。</p> <p>2. 增列優質人才培訓媒合至企業服務人次: 人才培育分項以挹注契合產業人才質量需求為目標，聚焦半導體前瞻技術與新興材料領域，藉由半導體高階人才發展平台，鎖定國內非領域基礎學科生(數學、材料、化學等)或招募新南向理工相關國際生，112-114 年辦理優質人才養成培訓，訓後媒合至企業服務達 140 人以上，增加人才供給的「量」；並積極推動量子科技、衛星與高頻通訊、前瞻半導體元件與材料、前瞻晶片設計等技術研討，導入國際級專家師資，112-114 年培育在職高階人才達 1,980 人次以上，提升產業人員先進技術的「質」。</p> <p>3. 補助國內設備業者進入終端客戶產線進行品質驗證：考量個案結案時程陸續於 111-112 年完成，並於客戶驗收後爭取量產訂單，依客戶訂單預估可累計提升國內設備產值 30 億新臺幣，另挑戰 32.5 億增加產值目標，未來將持續滾動式檢討計畫績效目標。</p>	
4.	<p>在人才培育統計方面，建議計畫後續彙整重要執行成果之半導體高階人才數，宜增列性別統計，以了解女性實際受益情形。</p>	<p>謝謝委員意見</p> <p>本計畫培訓對象為半導體產業在職人士或欲進入產業之待業人士，理工類科系以男性為主，惟未限特定性別、性傾向或性別認同者，亦積極推廣女性參與，後續將每季統計分析女性參訓</p>	

		情形，做為改進績效指標及評估機制之參考。	
5.	<p>另請部會按上期期末審查綜合意見表明確修正 112 年計畫，改進並追蹤管考修正項目，前述修正項目並列為本期追蹤列管項目。特別是 110 年進度中 13 案設備自主化β-site，7 項關鍵材料應提供詳細技術規格，以及跟國際領導廠商的競爭評比。法人執行之第三分項（高頻元件與可調適電路彈性設計平台）第一年度的進度與原規劃時程相符，但尚未有特殊突破，其實質競爭力與成果（落地）尚待呈現。前述項目都應持續追蹤並於後續報告中提出最終結果。</p> <p>目前 110 年進度中 13 案設備自主化β-site，7 項關鍵材料應提供詳細技術規格，以及跟國際領導廠商的競爭評比已經都有補充，未來應持續與產業界之技術水平持續比較。法人執行之第三分項，目前已有部分電路參考設計成果且已經吸引業界先期參與，但是其實質競爭力與成果落地尚待完整呈現。</p>	<p>情形，做為改進績效指標及評估機制之參考。</p> <p>謝謝委員意見</p> <p>1. 推動 13 項設備在地化規格如下:</p> <p>(1)90 奈米製程厚鋁物理氣相沉積設備：一次性完成厚鋁鍍膜&gt;4um</p> <p>(2)3 奈米製程晶圓離子佈植機：離子植入角度<math>\leq \pm 0.5^\circ</math></p> <p>(3)化學機械研磨 PAD 量測設備：面域量測方式，解析度 0.15um</p> <p>(4)晶圓光罩表面電漿清潔設備：量測150×150mm<sup>2</sup> 範圍內 36 個點之水滴角值，電漿處理後水滴角值為<math>&lt; 10^\circ</math></p> <p>(5)SoIC 銅導線光阻去除設備：光阻須完全去除無殘留</p> <p>(6)RDL 製程厚膜光阻塗佈顯影設備：60um 光阻膜厚不均勻度&lt;3%</p> <p>(7)RDL 製程金屬種子層物理氣相沉積設備：孔內鍍膜厚度達表面厚度 50%、膜厚不均勻度&lt;5%</p> <p>(8)RDL 製程介電層貼合設備：加壓貼合最大壓力 5kg/cm<sup>2</sup>，最高溫度 130°C</p> <p>(9)晶片取放固晶設備：晶粒貼合精度<math>\pm 3\mu\text{m}</math></p> <p>(10)元件封裝抗電磁波鍍膜設備：靶材利用率<math>\geq 75\%</math>，膜厚不均勻度<math>\leq 5\%</math></p> <p>(11)探針卡光學檢量測設備：AOI 光學解析度<math>\leq 20</math> 微米</p> <p>(12)探針卡電性測試設備：POWER TRACE 量測阻值 0.1 OHM<math>\pm 10\%</math></p>	32-36 40-43

		<p>(13) 晶圓電子束掃描檢測設備：最小檢測缺陷 100nm</p> <p>詳細技術規格，以及跟國際領導廠商的競爭評比更新於附件計畫書 p.32~p.36。未來亦會依委員建議持續與產業界之技術水平進行比較及精進。</p> <p>2. 開發 7 項關鍵材料技術規格如下：</p> <p>(1) 低導電載子濃度半絕緣碳化矽材料</p> <p>(2) 高純度 TSA 金屬離子含量 &lt; 3ppb</p> <p>(3) 晶圓保護用聚醯亞胺介電材具高解析深寬比關鍵材料 <math>\geq 1.5</math></p> <p>(4) 高純度提高顯影對比關鍵材料 Metal content <math>\leq 0.5\text{ppb}</math></p> <p>(5) 微細間距半導體構裝用高流動性晶片封裝底部填充膠</p> <p>(6) 毫米波低損耗 (0.002@20-100GHz) 晶片構裝型低溫共燒陶瓷材料</p> <p>(7) 低溫固化 <math>\leq 180</math> 度 IC 封裝用感光性聚醯亞胺絕緣材料</p> <p>詳細技術規格，以及跟國際領導廠商的競爭評比更新於附件計畫書 p.40~p.43。未來將持續關注產業界技術產品規格以保持競爭力。</p> <p>3. 磊晶、元件高頻關鍵技術創新，攜手國內外多家業者先期合作：發氮化鎵(GaN)磊晶於 8 吋矽晶圓專利緩衝層技術，克服易碎問題，與國際領先大廠 OMMIC 相比，破片率降低 10% 以上，並協助合晶轉型為國內首家高頻氮化鎵</p>	
--	--	---	--

		<p>磊晶圓供應商；氮化鎵晶圓 T 型閘極元件結構達到 85nm 製程線寬，領先歐洲 imec (110nm)，鏈結英商牛津儀器合作元件量產製程；後續將推動與國內高頻產業鏈業者合作(如環球晶、穩懋、長興材料等)，促使研發成果落地擴散，提升實質競爭力。</p> <p>4. <b>開發全球首創可程式封裝架構，布局核心預先製造結構獨特性專利：</b>本計畫開發全球首創可程式封裝架構，布局國內外核心預先製造結構之獨特性專利；結合國內外業者(聯發科 MPU、華邦 LPDDR4、美光 LPDDR4)裸晶，建立兩式電路參考設計；與系統應用業者合作無線感測膠囊，促成多家廠商(凌通、名威、明健聯合)進行先期參與，後續將持續擴散應用。針對廠商產品 roadmap 已鎖定 3 款不同感測智慧膠囊規劃載具與驗證並配合廠商做實際產品的開發驗證。促使研發成果落地擴散，提升研發競爭力，將技術落實在台達電 A+ 計劃的電動自行車馬達預診，透過 AI 晶片運算與無須額外加裝感測器來建置此系統。3D 異質整合技術於該計畫幫助加速開發流程，並提升該產品的研發競爭力。</p>	
--	--	---	--

序號	特殊審查意見	回復說明	修正頁碼
1.	KPI 應滾動式檢討調整目標，已依前期專家群規劃。管制材料分項建議提出產業效益，目前僅寫推動案數，建議增加國產材料自製率/供給率、產業投資、帶動產值、強化供應鏈程度。人才培育分項建議以培育產業所需高階	<p>謝謝委員意見。</p> <p>1.本計畫管制材料分項為協助國內下游半導體業者及上游原物料廠商合作，共同開發管制與關鍵半導體前段製程：成膜、黃光、晶圓保護材料，與後段製程：封裝、IC 載板材料，讓臺灣的半導</p>	4 8-10 57

	<p>人才、引進國際人才為主，目前僅辦理一般講座/研討會之參加人次為 KPI，應以培育人數引介至產業界為指標。</p>	<p>體產業鏈更加完整。112-114 年將推動業者 產業投資累計 10 億(含)以上，並帶動產值累計增加 20 億(含)以上，並加速上游材料業者導入下游之β-site 驗證累計 8 件(含)以上材料，強化供應鏈連結強度。</p> <p>2. 人才培育分項聚焦半導體前瞻技術與新興材料領域，藉由半導體高階人才發展平台，鎖定國內非領域基礎學科生(數學、材料、化學等)或招募新南向理工相關國際生，112-114 年辦理優質人才養成培訓，訓後媒合至企業服務達 140 人以上；並積極推動量子科技、衛星與高頻通訊、前瞻半導體元件與材料、前瞻晶片設計等技術研討，導入國際級專家師資，112-114 年培育在職高階人才達 1,980 人次以上，提升產業人員先進技術能量。</p> <p>3. 檢討與調整計畫 KPI 更新於附件計畫書 p.4、p.8~10、p.57。</p>	
2.	<p>預期效益妥適，但未有評估方式，仍須提出追蹤前期效益。</p>	<p>謝謝委員指導。分就半導體設備、關鍵材料、Å 世代半導體技術、人才培育與中心維運分項，依原定預期效益，補充效益評估方式及提出追蹤前期效益，詳細內容更新於附件計畫書 p.82~p.83。</p>	82-83
3.	<p>本計畫涉及人才培育，建議計畫後續彙整重要執行成果之半導體高階人才數，宜增列性別統計，以了解女性實際受益情形。</p>	<p>謝謝委員建議。本計畫培訓對象為半導體產業在職人士或欲進入產業之待業人士，理工類科系以男性為主，惟未限特定性別、性傾向或性別認同者，亦積極推廣女性參與，後續將每季統計分析女性參訓情形，做為改進績效指標及評估機制之參考。</p>	

### 六、資安經費投入自評表(A010)

部會		經濟部		單位	技術處/工業局		
審議編號	計畫名稱	期程 (年)	總經費 (千元) (A)	資訊 總經費 (千元) (B)	資安 經費 (千元) (C)	比例 <sup>註1</sup> (D)	備註
112-1401- 11-20-01	Å 世代半導體計畫-先端技術與產業鏈自主發展計畫	110	964,350	7,830	470	6%	
		111	879,850	14,600	880	6%	
		112	760,000	49,500	2,970	6%	
		113	760,000	54,500	3,270	6%	
		114	455,000	71,166	4,270	6%	
資安經費投入項目							
項次	年度	投入項目類別 <sup>註2</sup>	投入項目			預估經費 (千元)	
1-1	110	B1	建置必要之網站防火牆、防毒軟體、電子郵			400	

			件過濾機制等。	
1-2	110	B2	依據資通安全管理法—資通安全責任等級分級辦法之「資通系統防護需求分級原則」，完備「資通系統防護基準」之各項措施。	70
2-1	111	B1	建置必要之網站防火牆、防毒軟體、電子郵件過濾機制等。	810
2-2	111	B2	依據資通安全管理法—資通安全責任等級分級辦法之「資通系統防護需求分級原則」，完備「資通系統防護基準」之各項措施。	70
3-1	112	B1	建置必要之網站防火牆、防毒軟體、電子郵件過濾機制等	2,900
3-2	112	B2	依據資通安全管理法—資通安全責任等級分級辦法之「資通系統防護需求分級原則」，完備「資通系統防護基準」之各項措施。	70
4-1	113	B1	建置必要之網站防火牆、防毒軟體、電子郵件過濾機制等	3,200
4-2	113	B2	依據資通安全管理法—資通安全責任等級分級辦法之「資通系統防護需求分級原則」，完備「資通系統防護基準」之各項措施。	70



5-1	114	B1	建置必要之網站防火牆、防毒軟體、電子郵件過濾機制等	4,200
5-2	114	B2	依據資通安全管理法—資通安全責任等級分級辦法之「資通系統防護需求分級原則」，完備「資通系統防護基準」之各項措施。	70
總計				11,860

七、其他補充資料  
無